シリコン量子コンピュータに向けた工学的連携研究

東京工業大学工学院電気電子系 小寺 哲夫

2021年度量子情報工学研究会 量子情報工学の最前線 2021年10月5日(火) @Zoom

工学

自己紹介

1998年3月 開成高校卒業 物理 東京大学理学部物理学科卒業 2002年3月 東京大学理学系研究科物理学専攻 樽茶研究室 修士課程入学 2002年4月 Qubitグループ立ち上げ(樽茶先生とW. G. van der Wielの計3人) 東京大学理学系研究科物理学専攻 博士(理学)取得 (GaAs量子ビット) 2007年3月 東京大学ナノ量子情報エレクトロニクス研究機構 荒川研究室 特任助教 2007年4月 日立ケンブリッジ研究所 訪問研究員(3か月)(Si量子ビットとの出会い) 5月 東京工業大学量子ナノエレクトロニクス研究センター 小田研究室 助教 2009年4月 Si量子ビット研究開始。小田研究室学生を日立ケンブリッジに派遣。 ケンブリッジ大学 訪問研究員 (3か月、日立ケンブリッジとの共同研究) 2012年6月 東京工業大学理工学研究科電子物理工学専攻 波多野研究室 准教授 2014年5月 (ミッションはパワー、エネルギー系) 2016年10月 JST-CREST(荒川総括)の樽茶チームに参画(2022年3月まで継続) 2018年4月 東京工業大学工学院電気電子系 准教授 研究室主宰 (ミッションは量子技術、回路・システムとの連携、企業・研究機関との連携) 2018年10月 QLEAPプロジェクト [基礎基盤研究(5)]「シリコン量子ビットによる量子計算 機向け大規模集積回路の実現 I参画 (研究代表者: AIST 森貴洋博士) QLEAP人材育成プログラム「量子技術教育のためのオンラインコース・ 2020年4月 サマースクール開発プログラム |参画 (代表者:東京大学 野口篤史先生) 2020年11月 ムーンショット型研究開発事業 目標6 「大規模集積シリコン量子

コンピュータの研究開発 |参画 (PM:日立製作所 水野弘之博士)



Tokyo Tech	<u>Riken</u>	The Univ. of Tokyo	<u>Hitachi</u>
		Y. Arakawa	H. Mizuno
M. Hatano	T. Nakajima		R. Tsuchiya
K. Uchida	K. Ono	Hitachi Cambridge	Y. Kanno
J. Yoneda	K. Takeda	T. Ferrus	N. Lee
AIST	A. Noiri	A. Andreev	G. Shinkai
T. Mori	Tohoku Uni	v. D. A. Williams	TU Delft
K. Kato	T. Otsuka	Twente Univ.	R. Ishihara
Y. Liu		W. G. van der Wiel	
			A

先生方や研究室の方々には、これまでに多大なご指導、ご支援を 頂いております。改めて深く感謝申し上げます。

本研究を遂行するにあたり、JST-CREST (JPMJCR1675), MEXT Quantum Leap Flagship Program (MEXT Q-LEAP Grant Number JPMXS0118069228), JSPS科研費 Grants-in-Aid (No. 20H00237)、ムーンショット型研究開発事業(JPMJMS2065)の助成を受けております。改めて感謝申し上げます。

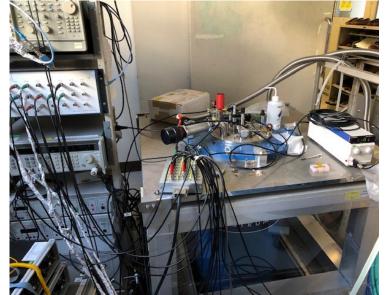
立ち上げ風景(実験室)

2018年度



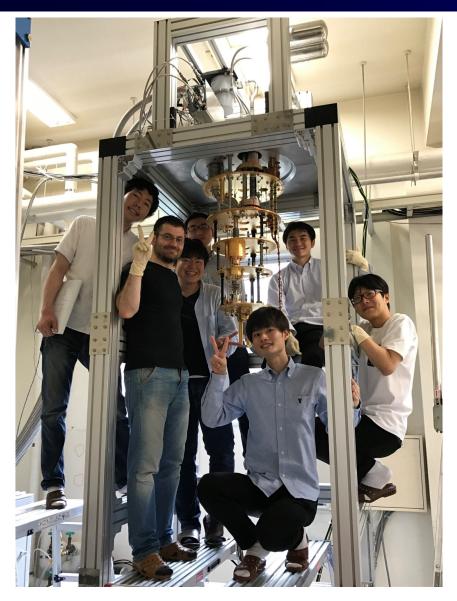


2020年度





立ち上げ風景(無冷媒希釈冷凍機)





2019年7月撮影

2021年3月撮影

目次

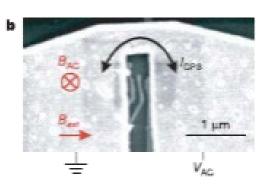
- •研究背景
- ・シリコン量子ビット研究の最近の動向
- •我々の研究の進捗 Si/SiGe、Si-MOS
- 今後の展望

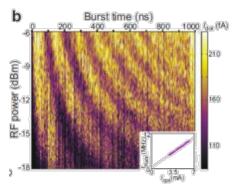
スピン量子ビット

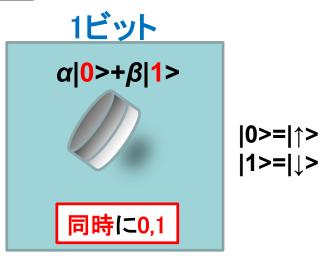
電子(もしくは正孔)の箱のようなもの

量子ドット中のスピン状態の重ね合わせ

電子スピン量子ビットの研究は20年近く前から GaAs系で進められてきた [1-4]







- [1] K.Ono, et al., Science **297**, 1313 (2002).
- [2] J. R. Petta, et al., Science **309**, 2180 (2005).
- [3] F. H. L. Koppens et al., Nature (London) **442**, 766 (2006).
- [4] T. Kodera, et al., Phys. Rev. Lett. 102, 146802 (2009).

|0>=|↑>

|1>=|↓>

シリコン電子スピン量子ビット

電子(もしくは正孔)の箱のようなもの

量子ドット中のスピン状態の重ね合わせ

電子スピン量子ビットの研究は20年近く前から GaAs系で進められてきた

問題点: 電子スピン・核スピン間の相互作用のため、 情報を担う電子スピンの状態が乱されやすい



同時に0,1 シリコン量子ドット

→長いコヒーレンス時間を有する ・95% のシリコンが核スピンを持たない

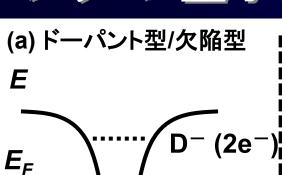
既存のシリコンテクノロジー との相性がよい

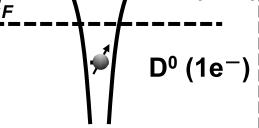


1ビット

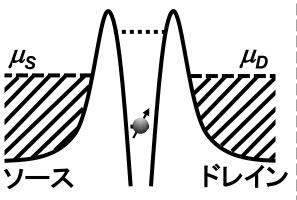
 $\alpha | 0 > + \beta | 1 >$

シリコン量子ドット (QD) の種類





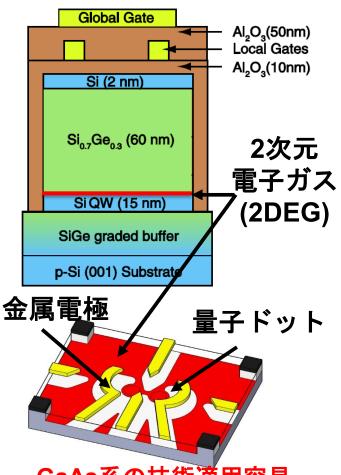
*X, Y, Z*ı



深い準位=スピン状態安定

UNSW, Simon Fraser, AIST-Riken

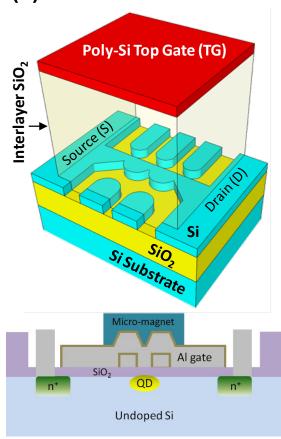
(b) Si/SiGeヘテロ構造型



GaAs系の技術適用容易

Delft, Wisconsin, HRL Riken-TokyoTech

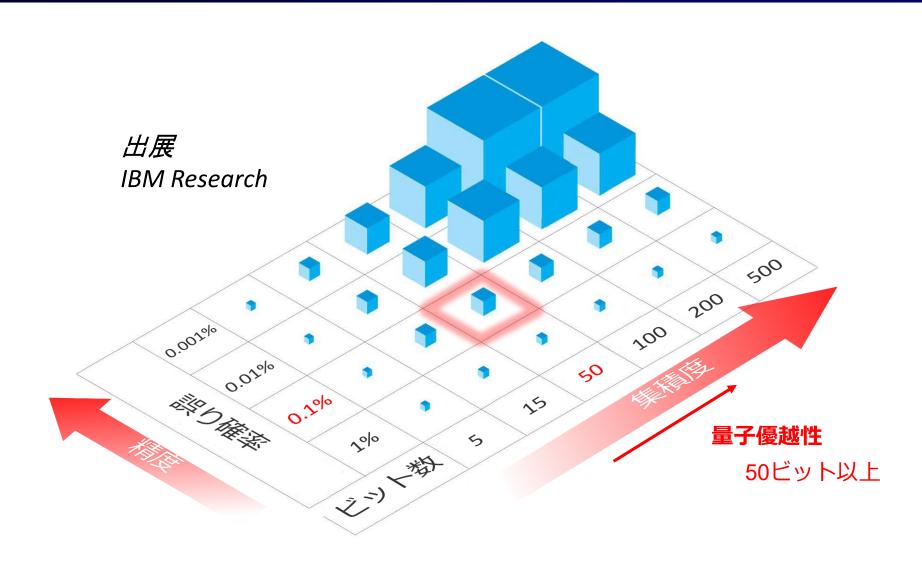
(c) Si-MOS型



シリコンテクノロジー・集積

TokyoTech-AIST, UNSW, Delft-Intel, Leti, UCLA, ...

Quantum Volume (精度と集積度)



精度(>99.9%)と集積度の両立

高忠実度化(Si/SiGe, Si-MOS系)

(2006 Proposal of fault-tolerant quantum computing)

A. G. Fowler, et al., Phys. Rev. A 86, 032324. (2012).

2014 99.6 % for 1-qubit operation

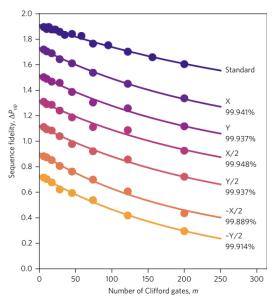
M. Veldhorst, Nat. Nanotech. 9, 981 (2014).

2018 99.9 % for 1-qubit operation

J. Yoneda, Nat. Nanotech. 13, 102. (2018).

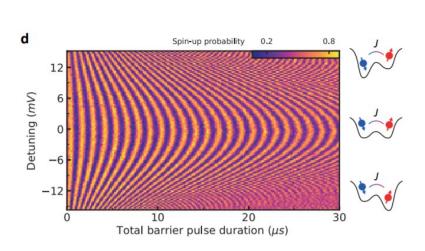
2021 99.65 % for 2-qubit operation

X. Xue, et al., arXiv:2107.00628 (2021).



1-qubit operation fidelity

[Yoneda2018NatNanotech]



2-qubit operation fidelity

[Xue2021arXiv]

集積化

(2006 Single spin qubit in GaAs QD)

F. H. L. Koppens, et al., Nature 442, 766 (2006).

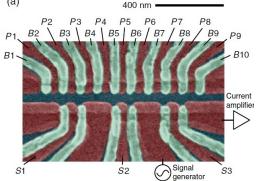
2012 Single singlet-triplet qubit B. M. Maune Nature 481, 344 (2012).

2014 Single spin qubit
M. Veldhorst, et al., Nat. Nanotechnol. 9, 981 (2014).

2015 Two spin qubits
M. Veldhorst, et al., Nature 526, 410 (2015).

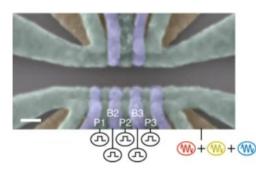
2016 Serial nine-QD array
D. M. Zajac, et al., Phys. Rev. Applied 6, 054013 (2016).

2021 Three spin qubits
K. Takeda, et al., Nat. Nanotechnol. 16, 965 (2021).



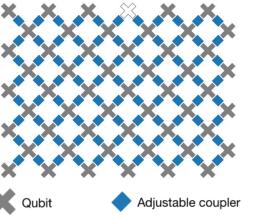
Nine QD array

[Zajac2016PhysRevAppl]



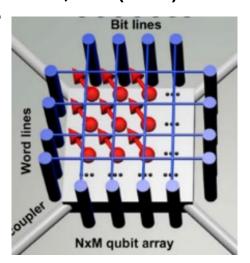
Three spin qubits

[Takeda2021NatNanotech]



53 superconducting qubits

F. Arute, et al., Nature 574, 505 (2019).

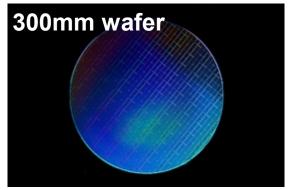


L. M. K. Vandersypen, et al., npj Quantum Inf. 3, 34 (2017).



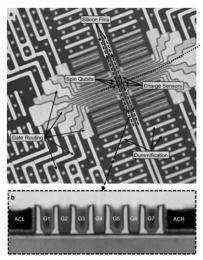
Intel

Si/SiGe platform



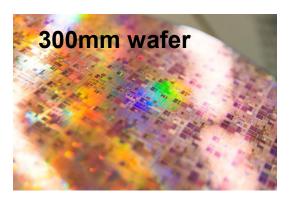
Intel news 15Feb 2018

Si-CMOS platform

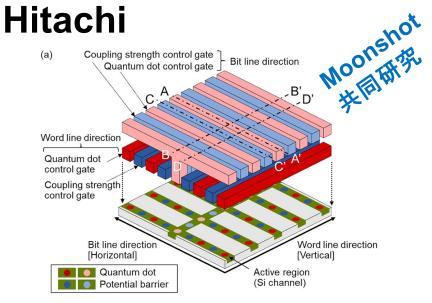


A. M. J. Zwerver, et al., arXiv:2101.12650 (2021).

Leti Si-CMOS platform



Leti news 23 Mar 2018



N. Lee, TK et al., Appl. Phys. Lett. 116, 162106 (2020); Featured articles

集積化における課題

- Qubit number: 1D & 2D architecture, Resonator coupling
- CMOS compatible qubits and wiring problem
- Cryo-electronics (Drive, readout and feedback of qubits)
 High-temperature qubit operation (> 1 K)

200 nm

J.L. Colless PRL 2013

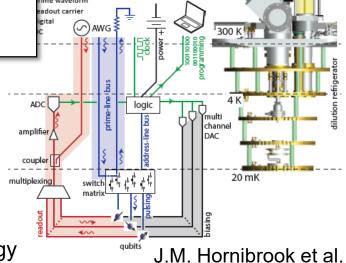
- Auto-tuning of gate voltages

QD formation

by fewer gates

- Material quality improvement of ²⁸Si

Cryo-electronics



Dispersive readout

QPC
RP

OPC

OPC

N

Soon nm

L=210 nH

Disastee

dc

Si technology

Phys. Rev. Appl. 3(2) 1-9 (2015).

M. Veldhorst et al. Nat. Commun. 2017

集積化 (読み出し技術)

(2004 Spin readout by DC sensor current in GaAs QD) J. M. Elzerman, et al., Nature 430, 431 (2004).

(2007 RF reflectometry in GaAs QD)

D. J. Reilly, et al., Appl. Phys. Lett. 91, 162101 (2007).

2015 Gate-based RF reflectometry in Si QD

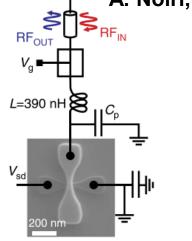
M. F. Gonzalez-Zalba, et al., Nature Communications 6, 6084. (2015).

2019 Proposal of DRAM-like architecture

S. Schaal, et al. Nature Electronics 2, 236 (2019)

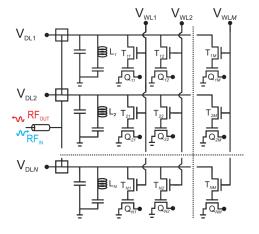
2020 Fast readout by RF reflectometry using Si QD

A. Noiri, et al., Nano Letters, 20, 974. (2020).



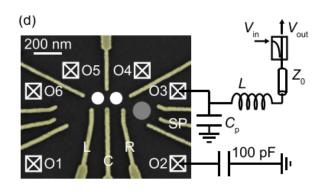
Gate-based readout

[Gonzalez-Zalba2015NatComm]



DRAM-like structure

[Schaal2019NatElectron]

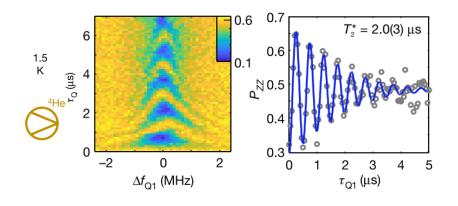


RF reflectometry of charge sensor

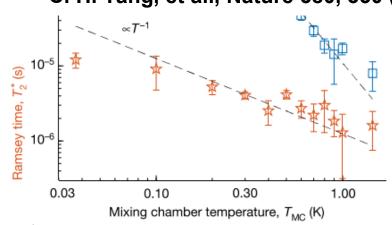
[Noiri2020NanoLett]

集積化 (高温動作 Hot spin qubit)

Electron spin qubit at 1.5 K (UNSW)
C. H. Yang, et al., Nature 580, 350 (2020).

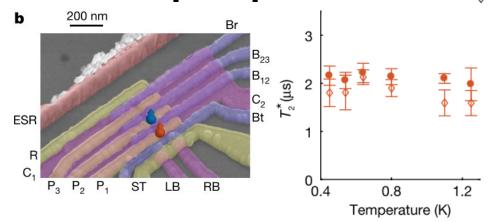


 $f_{\rm Rabi} \sim 500 \; \rm kHz$ (MM EDSR)



 $T_2^* \sim 2 \mu s$ Fidelity ~ 99 % (at ~1 K)

Electron spin qubit at 1.25 K (TU Delft)



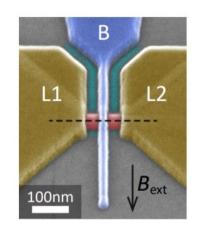
L. Petit, et al., Nature 580, 355. (2020).

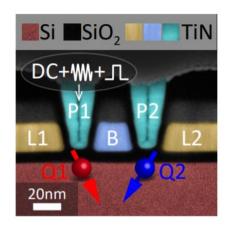
$$f_{\rm Rabi} \sim 100 \ \rm kHz$$
 (MW ESR)
 $T_2^* \sim 2 \ \mu s$
Fidelity $\sim 99 \ \%$ (at ~1 K)

集積化(高温動作Hot spin qubit)

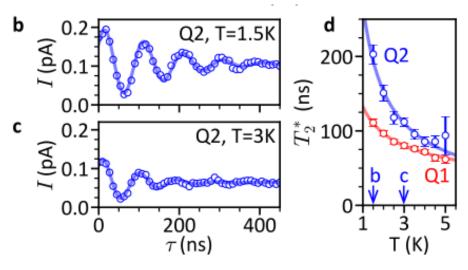
Hole spin qubit at 4.2 K (IBM)

L.C. Camenzind, et al., arXiv:2103.07369v1. (2021)





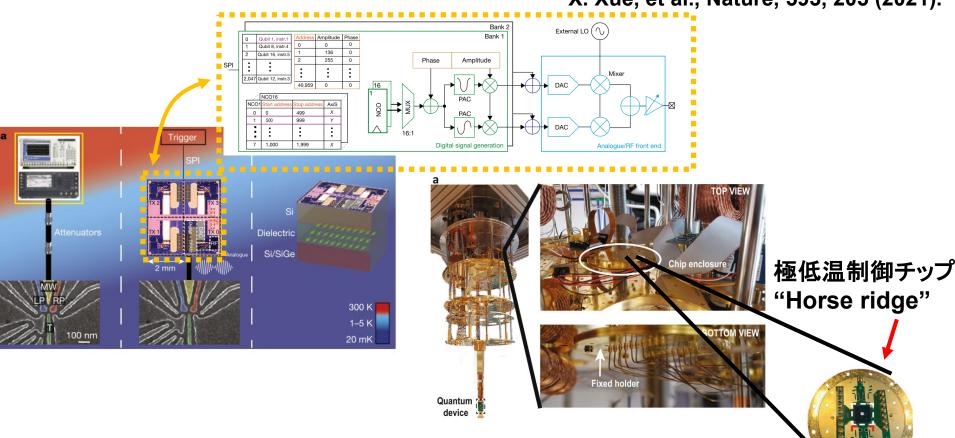
 $f_{\rm Rabi}$ up to 150 MHz $T_2^* = 440 \text{ ns}$ Fidelity ~ 99 % at 1.5 K



スピン量子ビットは 比較的高温で動作(~1 K) →周辺回路との集積化 に適していると期待

集積化 (極低温CMOS制御系)





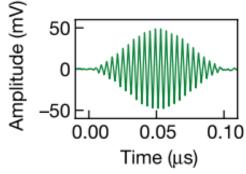
制御用チップの極低温(3 K)動作
 サイズ:4 mm²、消費電力:384 mW)

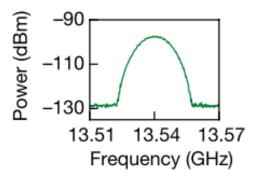
・ 極低温制御チップによるIQ変調MW波の生成

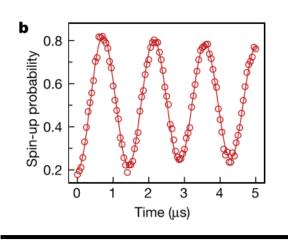
集積化(極低温CMOS制御系)

X. Xue, et al., Nature, 593, 205 (2021).

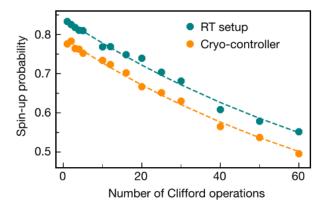








極低温チップによる 量子ビット操作



室温制御と極低 温制御における Randomized benchmarking の比較

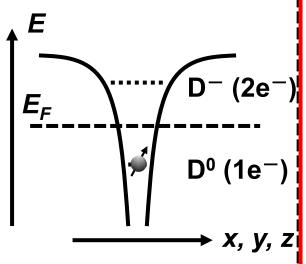
極低温CMOS制御チップによる量子ビット制御 →従来と同程度の忠実度の達成(Fidelity ~ 99.7%)

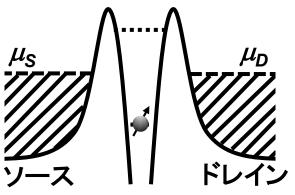
目次

- •研究背景
- ・シリコン量子ビット研究の最近の動向
- •我々の研究の進捗 Si/SiGe、Si-MOS
- 今後の展望

シリコン量子ドットの種類



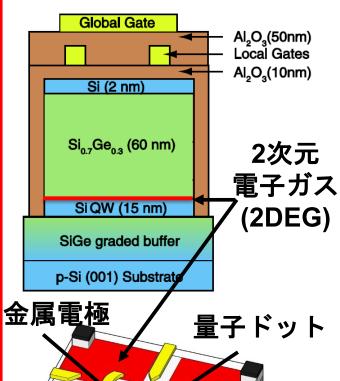




深い準位=スピン状態安定

UNSW, Simon Fraser, AIST-Riken

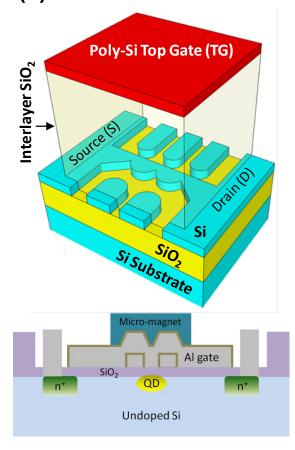
(b) Si/SiGeヘテロ構造型



GaAs系の技術適用容易

Delft, Wisconsin, HRL Riken-TokyoTech 樽茶研(理研)との共同研究

(c) Si-MOS型



シリコンテクノロジー・集積

TokyoTech-AIST, UNSW, Delft-Intel, Leti, UCLA, ...

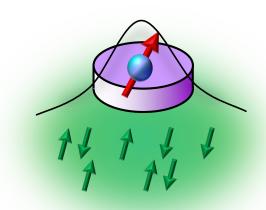
Si安定同位体

natSi

	核スピン	存在比
²⁸ Si	0	92.2 %
²⁹ Si	1/2	4.7 %
³⁰ Si	0	3.1 %

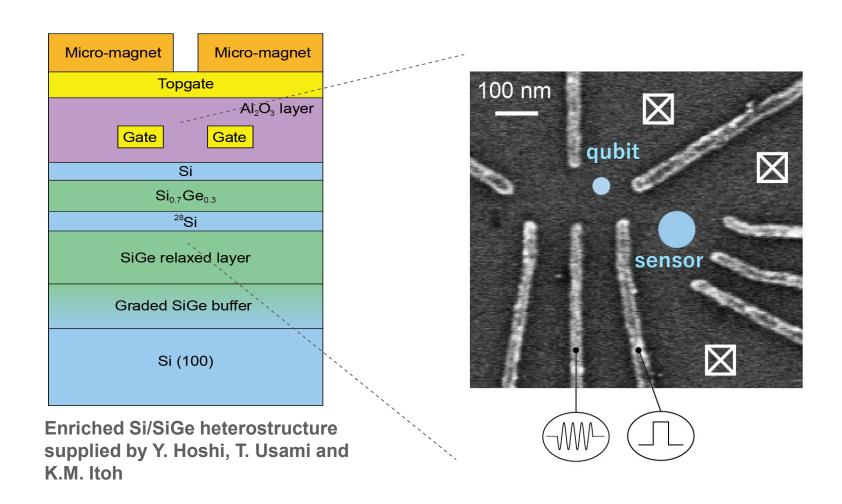
²⁸Si



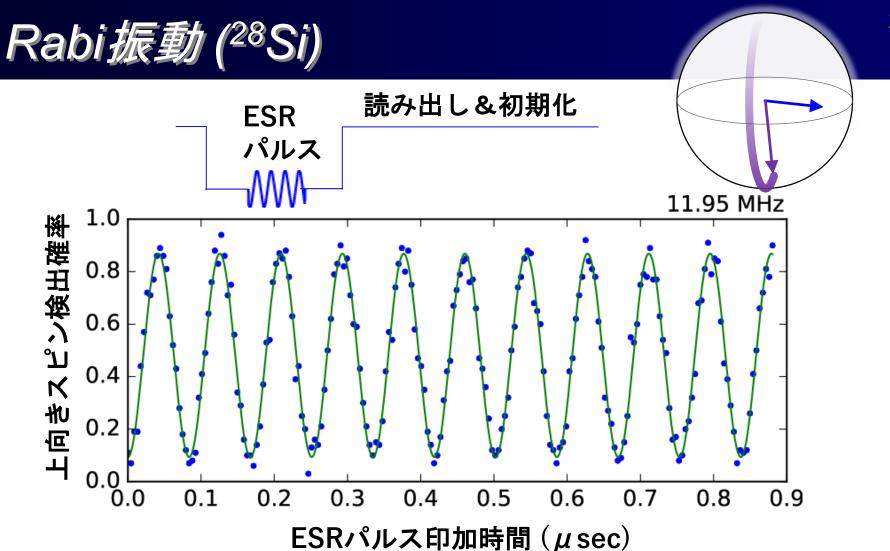


K. M. Itoh & H. Watanabe, MRS Comm. (2014)

 29 Si核スピン場による位相緩和 $\sigma \sim 5~\mu$ T



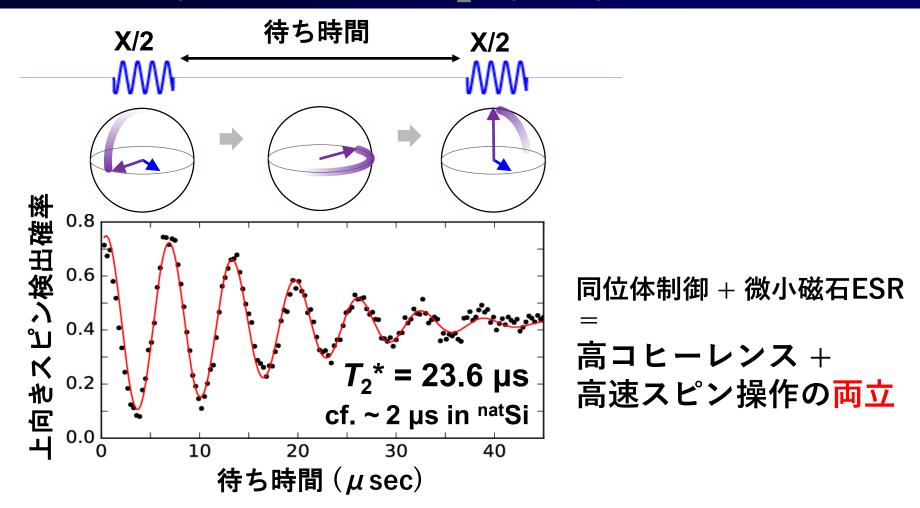
J. Yoneda, K. Takeda, T. Otsuka, T. Nakajima, M. R. Delbecq, G. Allison, T. Honda, T. Kodera, S. Oda, Y. Hoshi, N. Usami, K. M. Itoh, and S. Tarucha, "A quantum-dot spin qubit with coherence limited by charge noise and fidelity higher than 99.9%" Nature Nanotechnology, 13, 102 (2018)



高速スピン反転。20振動周期以上、減衰の兆候なし

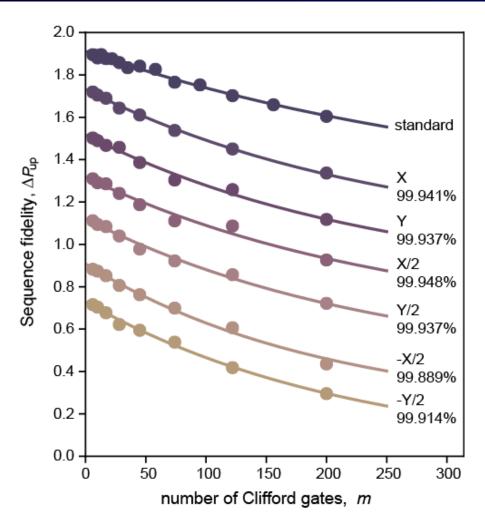
J. Yoneda, K. Takeda, T. Otsuka, T. Nakajima, M. R. Delbecq, G. Allison, T. Honda, T. Kodera, S. Oda, Y. Hoshi, N. Usami, K. M. Itoh, and S. Tarucha, "A quantum-dot spin qubit with coherence limited by charge noise and fidelity higher than 99.9%" Nature Nanotechnology, 13, 102 (2018)

Ramsey測定によるT₂* (²⁸Si)



J. Yoneda, K. Takeda, T. Otsuka, T. Nakajima, M. R. Delbecq, G. Allison, T. Honda, T. Kodera, S. Oda, Y. Hoshi, N. Usami, K. M. Itoh, and S. Tarucha, "A quantum-dot spin qubit with coherence limited by charge noise and fidelity higher than 99.9%" Nature Nanotechnology, 13, 102 (2018)

量子操作忠実度ベンチマーク(²⁸Si)



1-F reduced to 0.07 % (F = 99.93%)

J. Yoneda, K. Takeda, T. Otsuka, T. Nakajima, M. R. Delbecq, G. Allison, T. Honda, T. Kodera, S. Oda, Y. Hoshi, N. Usami, K. M. Itoh, and S. Tarucha, "A quantum-dot spin qubit with coherence limited by charge noise and fidelity higher than 99.9%" Nature Nanotechnology, 13, 102 (2018)

Si/SiGe量子ビットの進展

高速なRF反射測定

A. Noiri, K. Takeda, J. Yoneda, T. Nakajima, T. Kodera, and S. Tarucha, "Radio-Frequency-Detected Fast Charge Sensing in Undoped Silicon Quantum Dots" Nano Letters 20, 2, 947-952 (2020)

量子非破壊測定

J. Yoneda, K. Takeda, A. Noiri, T. Nakajima, S. Li, J. Kamioka, T. Kodera, and S. Tarucha, "Quantum non-demolition readout of an electron spin in silicon" Nature Communications, 11, 1144-1-7 (2020)

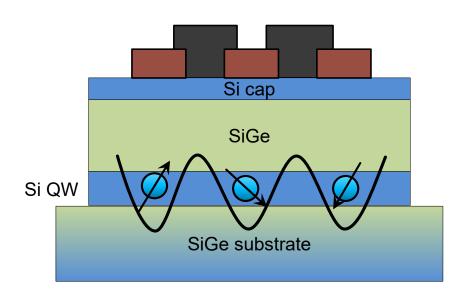
Overlapping-Gate Si/SiGe量子ドットへ

高速なRF反射測定

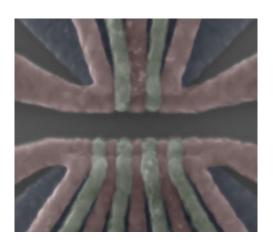
A. Noiri, K. Takeda, J. Yoneda, T. Nakajima, T. Kodera, and S. Tarucha, "Radio-Frequency-Detected Fast Charge Sensing in Undoped Silicon Quantum Dots" Nano Letters 20, 2, 947-952 (2020)

量子非破壊測定

J. Yoneda, K. Takeda, A. Noiri, T. Nakajima, S. Li, J. Kamioka, T. Kodera, and S. Tarucha, "Quantum non-demolition readout of an electron spin in silicon" Nature Communications, 11, 1144-1-7 (2020)



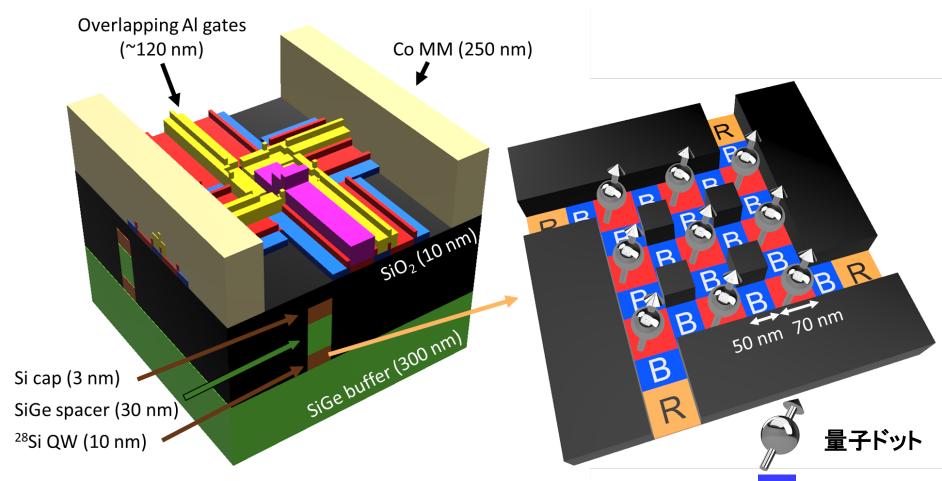
蓄積用のゲートと、障壁形成用のゲート



— 200nm

K. Takeda, et al., Nat. Nanotechnol. 16, 965 (2021)

集積構造の提案



理研(樽茶研)との共同研究

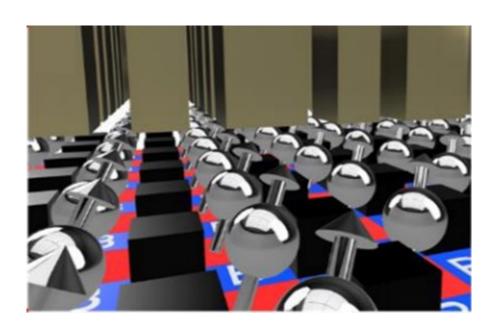
M. Tadokoro, T. Nakajima, T. Kobayashi, K. Takeda, A. Noiri, K. Tomari, J. Yoneda, S. Tarucha and T. Kodera "Designs for a two-dimensional Si quantum dot array with spin qubit addressability", Sci. Rep. 11, 19406 (2021).

B バリアゲート

R リザバー

エッチング 領域

集積構造の提案



グローバルな微小磁石+ ローカルな微小磁性ゲート電極

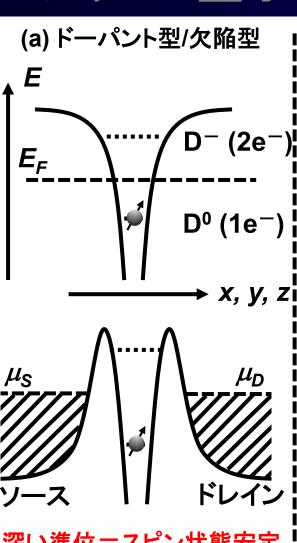
40×40の量子ドット配列について シミュレーション

- ·高速なスピン操作(40 MHz)
- ・各量子ビットの共鳴周波数は 100 MHz以上離れており、
 - →個別の量子ビット制御が可能

理研(樽茶研)との共同研究

M. Tadokoro, T. Nakajima, T. Kobayashi, K. Takeda, A. Noiri, K. Tomari, J. Yoneda, S. Tarucha and T. Kodera "Designs for a two-dimensional Si quantum dot array with spin qubit addressability", Sci. Rep. 11, 19406 (2021).

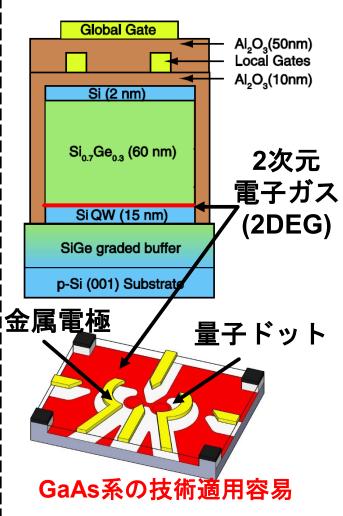
シリコン量子ドットの種類



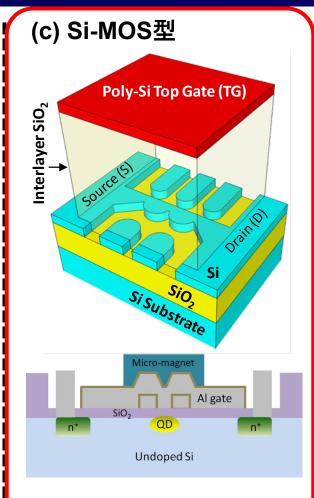
深い準位=スピン状態安定

UNSW, Simon Fraser, **AIST-Riken**

(b) Si/SiGeヘテロ構造型



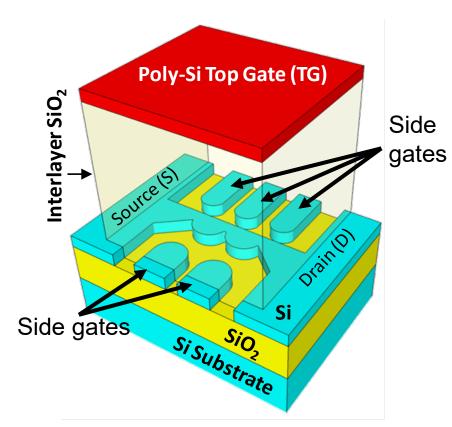
Delft, Wisconsin, HRL Riken-TokyoTech



シリコンテクノロジー・集積

TokyoTech-AIST, UNSW, Delft-Intel, Leti, UCLA, ...

デバイス構造

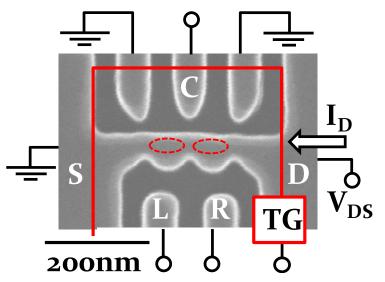


- Utilizing Si technology
- MOS structure
- Small number of gates
- Strong confinement potential
- Relatively high temperature
- ⇒ Original advantageous structure for integration

Top gate (TG)
Induce carriers to the Si layer
Side gates

Control the potential of the double QDs (DQDs) and coupling between the QDs

デバイス作製



Double QD (DQD) structure

p-channel device

Ion implantation (B+~10¹⁹ cm⁻³))
Bonding pads(Al) fabricated by photo lithography and EB evaporation

<u>Initial wafer: Si on insulator (~40 nm)</u>

Control of the thickness by thermal oxidation

Patterning of a DQD and side gates

Electron beam lithography followed by reactive ion etching with SF₆ gas

Formation of gate oxides

Thermal oxidation (30 min at 1000 $^{\circ}$ C) and LPCVD (thickness: ~50 nm)

Formation of poly-Si top gate

LPCVD (thickness: ~200 nm, P: ~10²⁰ cm⁻³) Photo lithography, Plasma etching

Formation of source (S) and drain (D)

Ion implantation (P: ~10¹9 cm⁻³)

Bonding pads(Al) fabricated by Photo lithography and EB evaporation

n-channel device

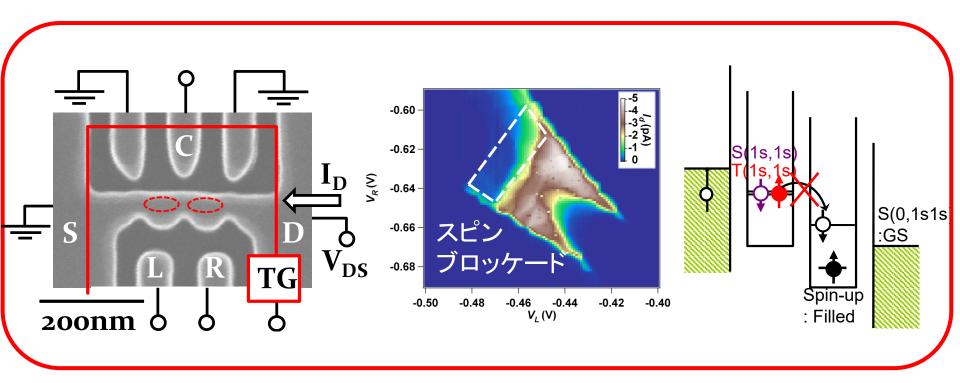
物理形成Si-MOS型量子ドットの特性評価

n-channel device

Single or double QDs

Single electron tunneling, Charge sensing, Spin blockade

- G. Yamahata, TK, et al. APEX 2, 095002 (2009).: 構造の新提案と動作
- K. Horibe, TK, et al. J. Appl. Phys. 111, 093715 (2012).: 少数電子単一量子ドット、電荷計
- G. Yamahata, TK, et al. Phys. Rev. B 86, 115322 (2012).: スピンブロッケード(*)



物理形成Si-MOS型量子ドットの特性評価

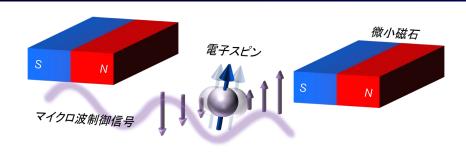
n-channel device

Single or double QDs

Single electron tunneling, Charge sensing, Spin blockade

- T. Kambara, TK, et al. Jpn. J. Appl. Phys. 52 04CJ01 (2013).:電荷計とゲートの二重機能
- K. Horibe, TK, et al. Appl. Phys. Lett. 106, 053119 (2015).:少数電子2重量子ドット
- K. Horibe, TK, et al. Appl. Phys. Lett. 106, 083111 (2015).:電荷計のバックアクション
- S. Ihara, TK, et al. Appl. Phys. Lett. 107, 013102 (2015).:極薄膜SOI量子ドット
- R. Mizokuchi, S. Oda, and T. Kodera,
- "Physically defined triple quantum dot systems in silicon on insulator"
- Appl. Phys. Lett. 114, 073104, (2019). :正三角形配置3重量子ドット
- S. Hiraoka, K. Horibe, R. Ishihara, S. Oda and T. Kodera,
- "Physically defined silicon triple quantum dots charged with few electrons in metal-oxide-semiconductor structures"
- Appl. Phys. Lett. 117, 074001 (2020) Editor's Pick :少数電子直列3重量子ドット
- M. Tadokoro, R. Mizokuchi, and T. Kodera
- "Pauli spin blockade in a silicon triangular triple quantum dot"
- Jpn. J. Appl. Phys. 59, SGGI01 (2020) :正三角形配置3重量子ドットでの スピンブロッケード

正孔系へ



- ・集積には微小磁石構造が 無い方が有利
- ・電界で高速操作したい

p-channel device

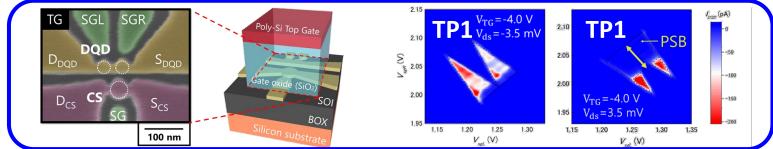
アイデア:

- →正孔スピン系を利用
- →スピン軌道相互作用による スピン操作
- →微小磁石を排除できる。
- →集積に有利

しかもバレーによる緩和もない (一方で、スピン軌道相互作用 による緩和は大きい)

Single hole tunneling, Charge sensing, Spin blockade

K. Yamada, TK, et al. Appl. Phys. Lett. **105**, 113110 (2014):少数正孔2重量子ドットY. Yamaoka, TK, et al. Jpn. J. Appl. Phys. **56**, 04CK07 (2017).:スピンブロッケード(*) M. Marx, TK, et al. Jpn. J. Appl. Phys. **58**, SBBI07 (2019).:スピン軌道相互作用

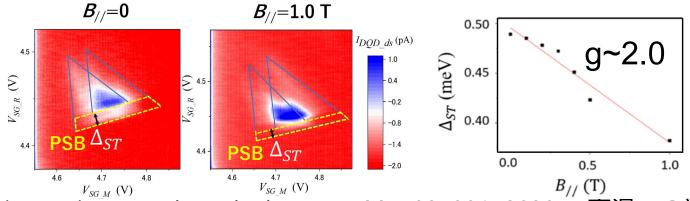


正孔輸送特性

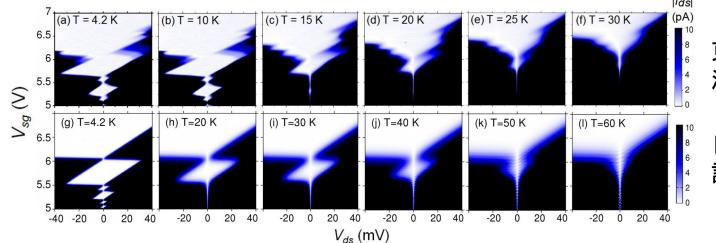
p-channel device

Single hole tunneling, Charge sensing, Spin blockade

H. Wei, TK, et al. Jpn. J. Appl. Phys. 59, SGGI10 (2020).: g因子の見積もり



N. Shimatani, TK, et al. Appl. Phys. Lett. 117, 094001 (2020).: 高温での単正孔輸送

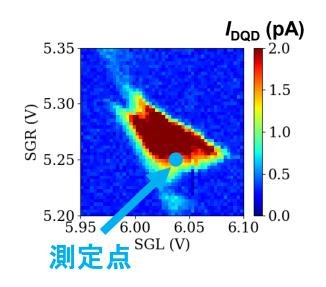


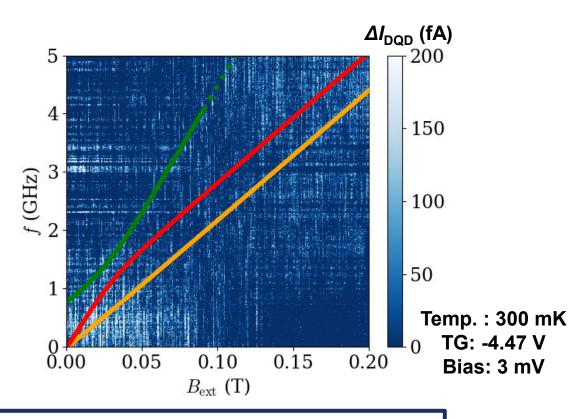
† Editor's pick

東工大での 測定結果

日立ケンブリッジでの 計算による再現

正孔スピン操作(EDSR)信号



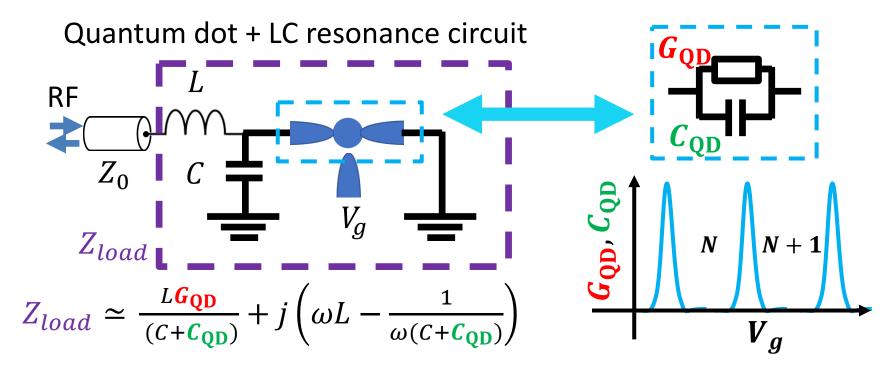


物理形成量子ドットにおけるEDSRの観測に成功

田所、小寺、他、2021年 第68回応用物理学会春季学術講演会 16a-Z26-8 田所 修士優秀論文賞 東京工業大学(2021)

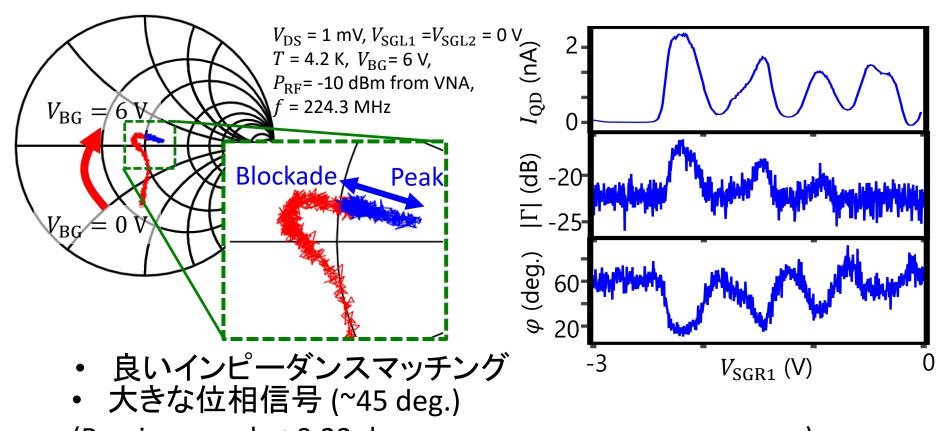
集積に向けた読み出し技術

量子ドット(QD)+LC共振回路



- 近傍の電荷分布に敏感なQD + 広帯域な抵抗・キャパシタンスの測定 →電荷スピン情報変換を介した高速なスピン読み出しに利用可能
- R. Mizokuchi, TK, et al., Sci Rep., 11, 5863 (2021)
- S. Bugu, TK et al. Jpn. J. Appl. Phys., 60, SBBI07 (2021)
- 米田淳, 溝口来成, 小寺哲夫「(トピックス)シリコン量子ドット単一キャリアスピンの 高周波反射計測」 固体物理 56, 265-276 (2021)

集積に向けた読み出し技術



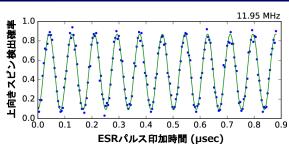
(Previous work: ~0.23 deg. M. F. Gonzalez-Zalba, Nat. Commun. 6, 6084 (2015).)

R. Mizokuchi, TK, et al., Sci Rep., 11, 5863 (2021) 米田淳, 溝口来成, 小寺哲夫「(トピックス)シリコン量子ドット単一キャリアスピンの 高周波反射計測」 固体物理 56, 265-276 (2021)

我々の研究の進捗のまとめ

Si//SiGe量子ドット

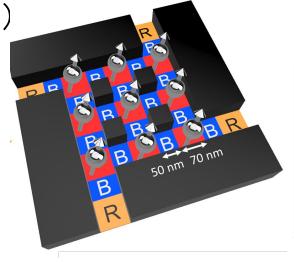
- •同位体濃縮²⁸Si T_2 * = 23.6 µs T_{π} = 0.04 µs ゲート忠実度99.93%
- 量子非破壊測定に成功

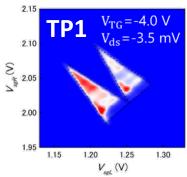


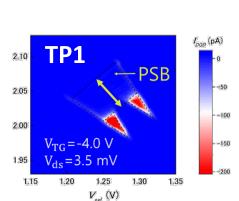
物理形成MOS型量子ドット(nMOS, pMOS)

- ・単電荷状態、スピンブロッケード、スピン回転
- ・読み出し技術の検討
- •量子ビットの集積に適した構造の検討

(2次元、アレイ)







 $V_{\rm SGR1}$ (V)

目次

- •研究背景
- ・スピン量子ビット研究 20年の進展
- ・シリコン量子ビット研究の最近の動向
- •我々の研究の進捗 Si/SiGe、Si-MOS
- •今後の展望

集積化における課題

- Qubit number: 1D & 2D architecture, Resonator coupling
- CMOS compatible qubits and wiring problem
- Cryo-electronics (Drive, readout and feedback of qubits)
 High-temperature qubit operation (> 1 K)

200 nm

- Auto-tuning of gate voltages

QD formation

OPC

bias tee

J.L. Colless PRL 2013

 $L = 210 \, \text{nH}$

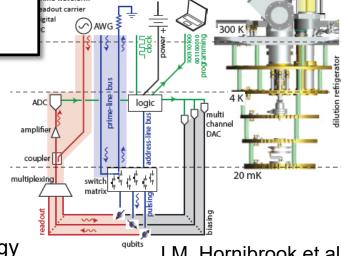
C ~ 0.2 pF

Dispersive readout

by fewer gates

- Material quality improvement of ²⁸Si

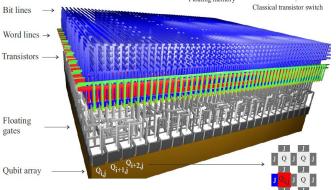
Cryo-electronics



Si technology

J.M. Hornibrook et al.

Phys. Rev. Appl. 3(2)
1-9 (2015).



M. Veldhorst et al. Nat. Commun. 2017 今後の課題は、量子ビットの集積 3次元配線も含めて集積に向けた本格的な設計が必要。 量子状態の高度な制御のため、低温動作信号源、低雑音 低温アンプ、低温CMOS等も必要。

半導体を用いた量子コンピュータの実現に向けて、既存の 半導体技術を活用し、材料、デバイス、回路、システムを 連携して、研究開発を推進することが重要。

Q-LEAP、ムーンショット等、国プロ連携によって、着実に推進していきたい。