

第 57 回東京工業大学精密工学研究所シンポジウム

応用物理学会・集積化 MEMS 技術研究会共催

第 1 回 集積化 MEMS 技術研究ワークショップ

講 演 予 稿 集

期 日：2009 年 7 月 14 日（火）

会 場：東京工業大学 すすかけ台キャンパス すすかけホール

第 57 回東京工業大学精密工学研究所シンポジウム

応用物理学会・集積化 MEMS 技術研究会共催

第 1 回 集積化 MEMS 技術研究ワークショップ

東京工業大学精密工学研究所

益 一哉

応物集積化 MEMS 技術研究会

委員長 石田 誠

第 57 回精密工学研究所シンポジウムとして、応用物理学会集積化 MEMS 技術研究会と共催で、集積化 MEMS 技術に関するワークショップを開催します。本ワークショップでは、東京工業大学の MEMS 関連技術への取り組みをご紹介しますと共に、今後の集積化 MEMS 技術について広く議論することを目的とします。

集積化 MEMS は、次世代のデバイス・システム研究開発を担う More than Moore の一つの解として近年特に脚光を浴びています。応用物理学会でも、昨年、集積化 MEMS 技術研究会が設立されました。その活動は、MEMS と LSI の両技術分野の融合と新たなテーマ開拓に向けて、幅広い技術分野を視野に、学問的見地から実用化に至るまでの議論の場を提供しています。本ワークショップ開催により、東京工業大学精密工学研究所と集積化 MEMS 技術研究会とのより深い交流の場が生まれ、シーズとニーズのマッチングが生じることを期待しています。

【開催日時】 平成 21 年 7 月 14 日（火） 10:00～19:00

【開催会場】 東京工業大学 すずかけ台キャンパスすずかけホール 3 F 多目的ホール

【プログラム】

10:00～10:05 開 会

10:05～10:25 一般講演「MEMS 技術とコンビナトリアル技術の融合」東京工業大学 秦 誠一

10:25～10:45 一般講演「MEMSpice による MEMS-制御電子回路の連成解析」

数理システム 望月俊輔

10:45～11:05 一般講演「マイクロ流体技術による乳化操作と微粒子設計」

東京工業大学 西迫貴志

11:05～11:45 招待講演「最近の RF MEMS デバイスの開発動向」富士通研究所 上田知史

11:45～13:00 昼 休

13:00～13:40 基調講演「集積強誘電体技術の現状－強誘電体膜の不揮発メモリ、センサ、

アクチュエータ応用」東京工業大学 石原 宏

13:40～14:00 一般講演「サブミクロン Au 粒子を用いた気密封止パッケージング向けウェーハ

接合技術」ズース・マイクロテック(株) 石田 博之

14:00～14:30 特別講演「MEMS 共振器を用いた面発光レーザの波長制御」

東京工業大学 小山二三夫

14:30～14:50 一般講演「電気回路シミュレータ Qucs を用いた MEMS アクチュエータの

連成解析手法」東京大学 丸山智史

14:50～15:00 休 憩

15:00～16:00 実験室見学（事前申し込み者のみ）

15:00～19:00 ポスターセッション

（すずかけホールラウンジ、下記特別講演、懇親会と同時進行）

16:00～16:30 特別講演「薄化ウエハ基盤を用いた三次元積層技術」東京大学 大場隆之

17:30～19:00 懇親会（すずかけホールラウンジ）

【ポスターセッションプログラム】

15:00~19:00 すずかけホールラウンジ

P1

電気回路シミュレータQucs を用いたMEMS アクチュエータの連成解析手法

Mixed-Signal Analysis of MEMS Actuators based on Electrical circuit Simulator Qucs

東京大学・工学系研究科・電気系工学専攻¹ 宇宙航空研究開発機構・宇宙科学研究本部² 東京大学・生産技術研究所³

○丸山智史¹ 三田 信² 藤田博之³ 年吉 洋³

The University of Tokyo¹, ISAS/JAXA², Institute of Industrial Science, The University of Tokyo³

○Satoshi Maruyama¹, Makoto Mita², Hiroyuki Fujita³, and Hiroshi Toshiyoshi³

P2

サブミクロンAu 粒子を用いた気密封止パッケージング向けウェーハ接合技術

Wafer bonding technology for hermetic packaging using sub-micron Au particles

ブース・マイクロテック(株)¹, 田中貴金属工業(株)²

○石田 博之¹, 小柏 俊典², 矢崎 拓也¹, 西森 尚²

SUSS MicroTec KK¹, Tanaka Kikinzoku Kogyo K.K.²

○Hiroyuki Ishida¹, Toshinori Ogashiwa², Takuya Yazaki¹, Takashi Nishimori²

P3

エピタキシャル γ -Al₂O₃/Si 基板を用いたSi 集積化強誘電体薄膜デバイス

Integration of Si and Ferroelectric Thin Film Devices on Epitaxial γ -Al₂O₃/Si Substrates

豊橋技科大 VBL¹, 電気・電子工学系², JST-CREST³

○赤井 大輔¹, 澤田 和明^{1,3}, 石田 誠^{2,3}

VBL¹, Dept. EEE, Toyohashi Univ. Tech.², JST-CREST³

○Daisuke Akai¹, Kazuaki Sawada^{1,3}, Makoto Ishida^{2,3}

P4

MEMSpice によるMEMS-制御電子回路の連成解析

Coupled Analysis of MEMS and control circuits using MEMSpice

(株)数理システム¹

○望月俊輔¹, 水田千益¹

Mathematical Systems Inc.¹,

○Shunsuke Mochizuki¹, Chieki Mizuta¹

P5-1

STP 法による薄膜形成技術

Thin Film Formation Technology with Spin-coating Film Transfer and Hot-pressing Technology

NTT マイクロシステムインテグレーション研究所¹, NTT アドバンステクノロジー²,

○小野 一善¹, 亀井 敏和², 桑原 啓¹, 高河原 和彦¹, 矢野 正樹², 町田 克之², 佐藤 康博¹

NTT MI Labs.¹, NTT Advanced Technology²,

○K. Ono¹, T. Kamei², K. Kuwabara¹, K. Takagahara¹, M. Yano², K. Machida², and Y. Sato¹

P5-2

エレクトレットを用いたMEMS振動子によるEnergy harvesting

Energy Harvesting by MEMS Vibrational Device using Electret

NTTマイクロシステムインテグレーション研究所¹, NTT先端技術総合研究所²

○小野 一善¹, 佐藤 昇男¹, 島村 俊重¹, 桑原 啓¹, 宇賀神 守¹, 武藤 伸一郎¹, 森村 浩季², 石井 仁¹, 小館 淳一¹, 佐藤 康博¹

NTT Microsystem Integration Laboratories¹, NTT Science and Core Technology Laboratory Group²

○K. Ono¹, N. Sato¹, T. Shimamura¹, K. Kuwabara¹, M. Ugajin¹, S. Mutoh¹, H. Morimura², H. Ishii¹, J. Kodate¹, and Y. Sato¹

P6

容量型指紋センサLSI の画質向上のための高感度化手法の検討

Sensitivity Enhancement Scheme for Image Quality Improvement on Capacitive Fingerprint Sensor LSI

NTT マイクロシステムインテグレーション研究所¹、NTT アドバンステクノロジー (株) ²

○島村俊重¹、森村浩季¹、重松智志¹、中西衛¹、町田克之²

NTT Microsystem Integration Labs.¹, NTT Advanced Technology Corp. ²,

○T. Shimamura¹, H. Morimura¹, S. Shigematsu¹, M.Nakanishi¹, K. Machida²

P7

ISFET を集積化したpH センサLSI 回路の設計

Design of a pH Sensor LSI Circuit Integrated with ISFET

NTT アドバンステクノロジー株式会社¹、株式会社堀場製作所²、東京工業大学³

○小西 敏文¹、石原 昇³、田邊 裕貴²、町田 克之¹、野村 聡²、益 一哉³

NTT Advanced Technology Corporation ¹, HORIBA, Ltd. ², Tokyo Institute of Technology³

○T. Konishi¹, N. Ishihara³, H. Tanabe², K. Machida¹, S. Nomura², K. Masu³

P8

圧電駆動型RF-MEMS 可変キャパシタの高Q 値実現

Realization of High Q value of Piezoelectric RF-MEMS Tunable Capacitors

株式会社東芝 研究開発センター¹、東芝リサーチ・コンサルティング株式会社²

○西垣 亨彦¹、長野 利彦¹、大野 浩志¹、川久保 隆²、板谷 和彦¹

Corporate R&D center Toshiba Corp.¹, Toshiba research consulting corp. ²

○Michihiko Nishigaki¹, Toshihiko Nagano¹, Hiroshi Ono¹, Takashi Kawakubo², Kazuhiko Itaya¹

P9

加圧オープンによるMEMS 封止膜の硬化プロセス

Curing Process using Pressure oven for MEMS Sealing Films

NTT アドバンステクノロジー(株)¹、NTT マイクロシステムインテグレーション研究所²

○亀井敏和¹、小野一善²、桑原啓²、高河原和彦²、工藤和久¹、矢野正樹¹、佐藤康博²、町田克之¹

NTT-AT¹, NTT MI Labs.²

○T. Kamei¹, K. Ono², K. Kuwabara², K. Takagahara², K. Kudou¹, M. Yano¹, Y. Sato², and K. Machida¹

P10

MEMS デバイスの評価技術の紹介

The evaluation technique of the MEMS devices

東レリサーチセンター

○関 洋文、高橋 和巳、橋本 秀樹

Toray Research Center Inc.,

○Hirofumi Seki, Kazumi Takahashi, Hideki Hashimoto

P11

超小型・薄型光マイクロセンサによるレーザドップラー速度計測

Laser-Doppler velocity measurements using an ultra-compact and thin microsensor

東京大学¹、九州大学²

○中村志伸¹、茅野大祐¹、日暮栄治¹、須賀唯知¹、澤田廉士²

The University of Tokyo ¹, Kyushu University ²

○Shinobu Nakamura ¹, Daisuke Chino ¹, Eiji Higurashi ¹, Tadatomo Suga ¹, Renshi Sawada ²

P12

XeF₂ プラズマによるSi のドライエッチング

Dry Etching of Si using XeF₂ Plasma

東工大 半導体・MEMS支援センター¹、サムコ²、東工大精研³

○松谷晃宏¹、大槻秀夫²、小山二三夫³

Center for Semiconductor & MEMS Processes, Tokyo Tech¹ Samco², P&I, Tokyo Tech³

○Akihiro Matsutani¹, Hideo Ohtsuki², Fumio Koyama³

P13

超臨界CO₂を用いた無電解めっき法による高分子表面上の金属形成

Metallization on polymer by electroless plating with Supercritical CO₂

東京工業大学 精密工学研究所

ウ・ビョンフン, ○曾根正人, 柴田暁伸, 石山千恵美、肥後矢吉

P&I, Tokyo Tech,

Woo Byunghoon, Masato Sone, Akinobu Shibata, Chiemi Ishiyama, Yakichi Higo

P14

SU-8 微小構造部材—シリコン基板間の接合強度に及ぼす超臨界二酸化炭素処理の影響

Effects of Supercritical CO₂ treatment on Adhesive strength between SU-8 Microsized components and Si substrate

東京工業大学 精密工学研究所

○石山 千恵美, 柴田 暁伸, 曾根 正人, 肥後 矢吉

P&I, Tokyo Tech

○Chiemi Ishiyama, Akinobu Shibata, Masato Sone, Yakichi Higo

P15

MEMS技術とコンビナトリアル技術の融合

The Fusion of MEMS Technology and Combinatorial Technology

東京工業大学 精密工学研究所

○秦 誠一

Precision and Intelligence Laboratory, Tokyo Institute of Technology,

○Seiichi Hata

P16

マイクロ流体技術による乳化操作と微粒子設計

Microfluidic technologies for emulsification and microparticle design

東京工業大学 精密工学研究所

○西迫 貴志

P&I, Tokyo Tech, ○Takasi Nisisako

P17

RF MEMSインダクタの特性評価

Evaluation of RF MEMS inductors characteristics

東京工業大学統合研究院

○水落 裕, 天川 修平, 石原 昇, 益 一哉

Tokyo Tech,

○Yutaka Mizuochi, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu

その他, 東京工業大学精密工学研究所の全研究室紹介ポスターを展示.

スケジュール

時間	すずかけホール 多目的ホール	ラウンジ	見学
10:00～10:05	開会の辞（豊橋技術科学大学 石田 誠）		
10:05～10:25	一般講演 「MEMS 技術とコンビナトリアル技術の融合」（東京工業大学 秦 誠一）		
10:25～10:45	一般講演 「MEMSpice による MEMS・制御電子回路の連成解析」（数理システム 望月俊輔）		
10:45～11:05	一般講演 「マイクロ流体技術による乳化操作と微粒子設計」（東京工業大学 西迫貴志）		
11:05～11:45	招待講演 「最近の RF MEMS デバイスの開発動向」（富士通研究所 上田知史）		
11:45～13:00	昼休	ポスター準備	
13:00～13:40	基調講演 「集積強誘電体技術の現状－強誘電体膜の不揮発メモリ、センサ、アクチュエータ応用」（東京工業大学 石原 宏）		
13:40～14:00	一般講演 「サブミクロンAu 粒子を用いた気密封止パッケージング向けウェーハ接合技術」（ブース・マイクロテック㈱ 石田 博之）		
14:00～14:30	特別講演 「MEMS 共振器を用いた面発光レーザの波長制御」（東京工業大学 小山二三夫）		
14:30～14:50	一般講演 「電気回路シミュレータ Qucs を用いた MEMS アクチュエータの連成解析手法」（東京大学 丸山智史）		
14:50～15:00	休憩		
15:00～16:00		ポスターセッション	実験室見学
16:00～16:30	特別講演 「薄化ウエハ基盤を用いた三次元積層技術」（東京大学 大場隆之）		
16:30～17:30			
17:30～19:00		懇親会	

会場案内図



一般講演 1 (10:05~10:25)

MEMS技術とコンビナトリアル技術の融合

The Fusion of MEMS Technology and Combinatorial Technology

東京工業大学 精密工学研究所

Precision and Intelligence Laboratory, Tokyo Institute of Technology,
shata@pi.titech.ac.jp

○秦 誠一

○Seiichi Hata

近年、半導体回路の微細化の限界が指摘され、いわゆる More than Moore, Beyond CMOS の掛け声のもと、MEMS技術による回路の三次元化や機能化が、その解決策の一つとなっている。この流れは、半導体プロセスから派生したMEMS技術の先祖帰り（放蕩息子の凱旋！？）として、興味深い。同時に、電気・電子系のみならず、機械系、材料系を横断（放浪）するMEMS技術は、各分野の特徴や文化を巻き込み、新しい材料や加工法を生みだしている。

これら新しい材料やプロセスを、「使える」ものとするためには、各種物性、特性の迅速な評価と、その調整が必要である。そのためには、多数の微小サンプルの集積化と、その迅速評価を特徴とするコンビナトリアル技術が有効なツールとなり得る。また、サンプルと、その評価技術の微細化、集積化により、従来の評価方法では実現困難な新しい評価法も可能になっている。さらには、材料のみならず、半導体やMEMSのプロセス条件最適化にコンビナトリアル技術を適用し、条件決定を迅速化する試みも、すでに一部実用化されている。

本講演では、異種あるいは同種の要素の集積化とその微細化という点で、多くの共通性を有するMEMS技術とコンビナトリアル技術との融合について、近年の研究例を交えて紹介する。

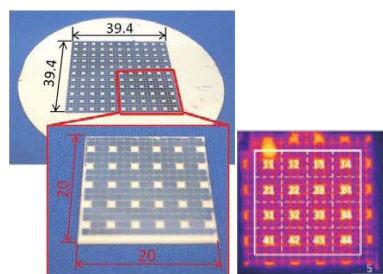


Fig. Thin film library for novel crystallization temperature measurement method

一般講演 2 (10:25~10:45)

MEMSpice による MEMS-制御電子回路の連成解析

Coupled Analysis of MEMS and control circuits using MEMSpice

(株)数理システム¹ ○望月俊輔¹, 水田千益¹

Mathematical Systems Inc.¹,

email: motiduki@msi.co.jp, HP: <http://www.msi.co.jp/eda/memsone/>

○Shunsuke Mochizuki¹, Chieki Mizuta¹

昨今、MEMS 機構部と制御電子回路の連成解析手法に注目が集まっている[1,2]。数理システムでは、20 年来に渡る回路設計・解析ツールの開発経験を生かして、電子回路シミュレータ SPICE3 をベースにした独自の MEMS-制御電子回路連成解析ツール「MEMSpice」の開発に尽力してきた[3]。MEMSpice では、MEMS 素子という機械部品を GUI 上で自由に組合せて MEMS 機構部をモデル化し、制御電子回路とともに解析を行う。MEMSpice を用いれば、静電駆動マイクロステップモータの動的特性のような FEM 解析では難しい解析が可能である他、自励発振デバイス(図 1)の様な MEMS 機構部と電子回路が密接に連携した系を解析することができる。その他にも、共振周波数の算出など、MEMS 機構部のみの解析も可能であり、容易かつ迅速に形状パラメータの依存性を把握できる。本発表では、MEMSpice における連成解析の原理とその解析事例を述べ、良い点・悪い点を含め、現状の MEMSpice をありのままにお伝えしたい。

[1] MEMS 等価回路ジェネレータ <http://memspedia.mmc.or.jp/WebLibrarySystem/>

[2] M. Mita and H. Toshiyoshi, "An Equivalent-circuit model for MEMS electrostatic actuator using open-source software Quacs," IEICE Electronics Express, vol.6 pp.256-263 (2009).

[3] MEMSpice (MEMS 用設計・解析支援ツール MemsONE の 1 機能モジュール) : 詳細は、http://www.msi.co.jp/eda/mems_circuit/

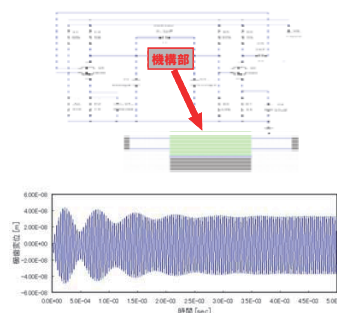


図 1. 自励発振櫛歯デバイスの過渡応答

一般講演 3 (10:45~11:05)

マイクロ流体技術による乳化操作と微粒子設計

Microfluidic technologies for emulsification and microparticle design

東京工業大学 精密工学研究所

○西迫 貴志

P&I, Tokyo Tech,

○Takasi Nisisako

nisisako@pi.titech.ac.jp

近年、MEMSの研究開発にて培われたナノ・マイクロ加工技術によって微細な流路（マイクロ流路）を作製し、微小なエマルション滴の生成（＝乳化操作）に利用する技術が世界中で盛んに研究されている。この技術は、(a) サイズの均一なエマルション滴を規則正しい周期で連続生成できる、(b) 流量制御により液滴サイズおよび生成周期を柔軟且つ精密に操作できる、という従来手法にない特長を有するため、生化学分析チップ等のバイオ MEMS 分野から、機能性微粒子生産プラント等のマイクロ化学プロセス分野に至るまで、幅広い領域においてさまざまな応用が見込まれている。本講演では、こうした技術において用いられるデバイスの概要、生成されるエマルション滴(Fig. 1)や微粒子の種類、スケールアップ技術や最新の応用事例について、講演者のこれまでの取り組み[1-5]を中心として簡単に紹介する。

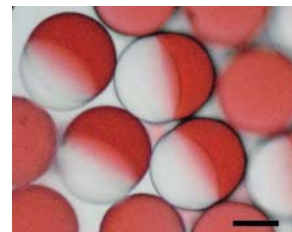


Fig. 1 Biphase Janus droplets. Scale bar is 50 μm .

[1] T. Nisisako, "Microstructured devices for preparing controlled multiple emulsions", *Chem. Eng. Technol.* **2008**, 31, 1091–1098.

[2] T. Nisisako et al., "Microfluidic large-scale integration on a chip for mass production of monodisperse droplets and particles", *Lab Chip* **2008**, 8, 287–293.

[3] T. Nisisako et al., "Formation of biphase Janus droplets in a microfabricated channel for the synthesis of shape-controlled polymer microparticles", *Adv. Mater.* **2007**, 19, 1489–1493.

[4] T. Nisisako et al., "Synthesis of monodisperse bicolored Janus particles with electrical anisotropy using a microfluidic co-flow system", *Adv. Mater.* **2006**, 18, 1152–1156.

[5] T. Nisisako et al., "Droplet formation in a microchannel network", *Lab Chip* **2002**, 2, 24–26.

招待講演 (11:05~11:45)

RF MEMS デバイスの開発動向

RF MEMS Devices for Radio Front-End Applications

株式会社富士通研究所 ナノエレクトロニクス研究センター ○上田知史, 島内岳明, 中谷忠司, ミイ・シャオユウ, 中澤文彦

FUJITSU LABORATORIES LTD. Nanotechnology Research Center

○Satoshi Ueda, Takeaki Shimanouchi,

Tadashi Nakatani, Mi Xiaoyu, Humihiko Nakazawa

ueda_satoshi@jp.fujitsu.com

近年の携帯電話の使用が、音声通信からインターネットを介したデータ通信が中心となり、データ転送レートの高速化要求に対応するため、通信システムは、現在の2G、3Gから、今後のスーパー3G、さらに高速な4Gへと新しいシステムの導入が計画されている。携帯電話にはGPS、Bluetooth、赤外線通信などの無線モジュールも搭載されており、携帯電話の中で無線通信機能を担うRFフロントエンド部の構成は複雑なものになっている。RF MEMS デバイスは半導体の微細化プロセス技術をベースに作製される可変機能を備えた高周波デバイスである。半導体デバイスに比べてQ値が高く線形性にも優れた高性能なデバイスが実現できる。RF MEMS デバイスを用いて異なる通信システムや異なる周波数に柔軟に対応できるチューナブルなRFフロントエンドが実現できれば、小型化、低消費電力化、低コスト化が大きく進展すると期待されている。MEMS キャパシタやMEMS スイッチについては、チャージングや動作性能が大きな温度依存性をもつなどの課題を克服し、数社が既にサンプル出荷可能とアナウンスしている。

本講演では、MEMS スイッチやMEMS キャパシタを中心に、最近のRF MEMS デバイスの開発動向を、幾つかの開発例を紹介しながら述べる。また、東京工業大学と富士通とで共同受託し、チューナブルRFフロントエンドの開発を目指す、NEDO技術開発機構の「ドリームチップ」プロジェクトについて、富士通のRF MEMS デバイスの開発結果も交えて紹介し、今後の開発課題についても述べる。

基調講演 (13:00~13:40)

集積強誘電体技術の現状 —強誘電体膜の不揮発メモリ、センサ、アクチュエータ応用—

Title: Current Status of Integrated Ferroelectrics

東京工業大学 大学院総合理工学研究科

石原 宏

Interdisciplinary Graduate School of Science and Technology, Tokyo Tech. Hiroshi Ishiwara

ishiwara.h.aa@m.titech.ac.jp

はじめに: $\text{Pb}(\text{Zr,Ti})\text{O}_3$ (PZT) などの強誘電体材料は、強誘電性のみならず、圧電性、焦電性、電気光学効果などの多くの特異な性質を示すため、様々な機能デバイスに用いられている。特に最近、素子の小型化や駆動電圧の低減を目的として、数 10 nm から数 100 μm の薄膜、厚膜を用いる例が多い。本稿では、このような集積強誘電体技術の現状について述べる。

キャパシタ応用: 強誘電体キャパシタの残留分極の方向を、バイナリ情報の“0”, “1”に対応させることにより、不揮発性メモリが実現できる。書き込み、読み出し速度は数 10 ns 程度であるので、ランダムアクセスが可能であり、2 M ビットまでの単体メモリや組み込みメモリが作製されている。さらに、不揮発性ロジックという待機電力を必要としない論理回路への応用も検討されている。一方で、さらなる大容量化を目指すためには、長期間の信頼性を確保しつつ、セルを微細化する必要がある。メモリ以外への応用では、直流バイアス電圧により材料の比誘電率が変化することを利用したマイクロ波デバイス用の可変キャパシタが実用化されている。

センサ・光デバイス応用: 材料の焦電性を利用した赤外線センサ、圧電性を利用した圧力センサ、電気光学効果を利用した光シャッターなどが作製されている。強誘電体フォトリソニック結晶は、光スイッチ・光変調器などの光機能デバイスの小型化に有効である。また、Si 基板上に単結晶成長させた PZT 膜において赤外光の低損失伝播が実現されており、光機能デバイスの集積化、さらには Si 集積回路との一体化が期待される。

アクチュエータ応用: アクチュエータ応用の場合には、数 μm 以上の比較的厚い膜が用いられる。超音波モーター、超音波メス、カンチレバーなどが作製されている。

一般講演 4 (13:40~14:00)

サブミクロン Au 粒子を用いた気密封止パッケージング向けウェーハ接合技術

Wafer bonding technology for hermetic packaging using sub-micron Au particles

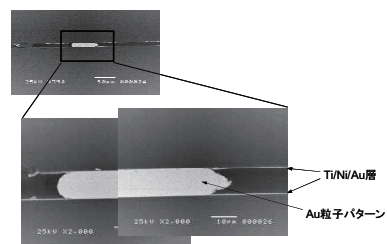
ズース・マイクロテック(株)¹, 田中貴金属工業(株)² ○石田 博之¹, 小柏 俊典², 矢崎 拓也¹, 西森 尚²

SUSS MicroTec KK¹, Tanaka Kikinzoku Kogyo K.K.² ○Hiroyuki Ishida¹, Toshinori Ogashiwa², Takuya Yazaki¹, Takashi Nishimori²

h.ishida@suss.jp

MEMS デバイスのパッケージングにおいて、ダイシング工程での異物混入防止やデバイス性能維持のため、従来から気密封止接合が必要とされている。近年、携帯端末や民生機器への MEMS デバイスの応用が広がる中、素子の小型化が求められるとともに、更なる高機能化に向け、制御用 LSI や他デバイスとの集積化・複合化が検討されている。このような製品動向・技術要求に応えるプロセスとして、封止枠の細線化や気密封止、電気接続が可能である金属層を用いた接合（金属拡散接合、共晶接合等）が注目されている。

我々は、200℃程度で接合可能なサブミクロン Au 粒子を用いた接合方法[1]に着目し、気密封止+電気接続が可能な接合プロセスの開発を進めている。本報告では、加熱による粒子結合の進展について得られている基礎結果を紹介し、ウェーハレベルでのサブミクロン Au 粒子のパターン形成プロセス、および気密封止接合の実験結果について報告する。



サブミクロン Au 粒子接合 断面 SEM 像 (線幅 50 μm)

[1]小柏俊典 他, “サブミクロン Au 粒子焼結体を用いた低温接合技術”, エレクトロニクス実装学会誌, Vol. 10, No. 7, pp. 560-566, 2007.

特別講演 (14:00~14:30)

MEMS 共振器を用いた面発光レーザの波長制御

Wavelength Control of Surface Emitting Lasers with MEMS Vertical Cavity

東工大・精研 ○小山二三夫

Precision & Intelligence Laboratory, Tokyo Institute of Technology Fumio Koyama

Email: koyama@pi.titech.ac.jp

光通信システムの超大容量化,あるいはネットワークの多機能化を実現するためには,異なる波長の光波を大規模に多重化する波長多重化技術の開拓が必須である.大容量の波長分割多重(WDM)光通信システムや将来の光波ネットワークでは,波長可変半導体レーザや光フィルタがキーデバイスとなる.基板と垂直に共振器を形成する面発光レーザは,共振器の長さが波長の数倍の微小共振器であるため,完全な単一縦モードが可能であり,共振器長の僅かな変化で発振波長を連続的に変化させることができる.マイクロマシン技術の波長可変レーザへの応用が注目されている.駆動部分の大きさを小さくすることにより,速度も大型の機械仕掛けの装置よりも大幅に向上できる.さらに,面発光レーザでは,面内の共振器厚さを精密に制御することにより,一括して多波長集積光源を形成することが可能であり,マイクロマシン構造により発振波長の温度係数を零にすることや,多波長アレー集積も可能である.これまで上部DBR反射鏡をマイクロマシン構造にすることで電気的あるいは熱的に変位制御するMEMS VCSELが研究されてきた[1].これまで,我々は熱応力で駆動する片持ち梁構造の上部DBR反射鏡を有する光デバイスを製作し,アサーマルレーザなど,新しい機能を実現してきた[2-4].ここでは,マイクロマシン構造を用いた面発光レーザの波長制御技術,特に波長温度無依存化,波長可変動作,多波長集積化,利得追尾による温度特性向上などについて述べる.

参考文献: [1] C.J. Chang-Hasnain, "IEEE JSTQE, vol.6, no.6, pp978-987, Nov./Dec. 2000.

[2] T. Amano, F. Koyama, T. Hino, M. Arai, and A. Matsutani, JOURNAL OF LIGHT TECHNOLOGY, vol.21, no.3, pp.596-601, Mar. 2003.

[3] W. Janto, K. Hasebe, N. Nishiyama, C. Caneau, T. Sakaguchi, A. Matsutani, F. Koyama, and C.E. Zah, ISLC 2006, pp.121-122, PD1, Sep. 2006.

[4] H. Sano, A. Matsutani and F. Koyama, Applied Physics Express, " vol. 2, no.7, 2009.

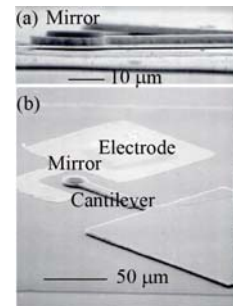
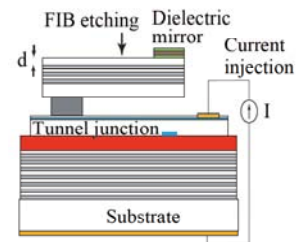


Fig. 1 Structure and SEM image of athermal InP-based VCSEL with a thermally-actuated cantilever structure [3].

一般講演 5 (14:30~14:50)

電気回路シミュレータ Qucs を用いた MEMS アクチュエータの連成解析手法

Mixed-Signal Analysis of MEMS Actuators based on Electrical circuit Simulator Qucs

東京大学-工学系研究科-電気系工学専攻¹ 宇宙航空研究開発機構-宇宙科学研究本部² 東京大学-生産技術研究所³○丸山智史¹ 三田 信² 藤田博之³ 年吉 洋³The University of Tokyo¹, ISAS/JAXA², Institute of Industrial Science, The University of Tokyo³○Satoshi Maruyama¹, Makoto Mita², Hiroyuki Fujita³, and Hiroshi Toshiyoshi³ satomaru@iis.u-tokyo.ac.jp

近年の MEMS 研究は集積回路との一体化を必要とする例が多く,中でも加速度センサやジャイロ스코プ,シリコンマイクなどへと応用が拡大している.集積化 MEMS の基盤技術は単に CMOS-MEMS 集積プロセスだけではなく,それらの連成解析(mixed-signal analysis)が重要な研究要素となっている.現在までに,機械・電気アナロジーを用いて器械的振動子の等価回路を生成し,SPICE などの電気回路シミュレータを用いて連成解析する手法が提案されている.ただし,静電アクチュエータのプルイン現象や動作ヒステリシス,振動時の負のばね定数効果などの非線形性を包括した連成解析モデルは提案されていない.そこで本研究では静電マイクロアクチュエータを例にして,その運動方程式をアナログ電子演算器として表現し,PC ベースの電気回路シミュレータ Qucs を用いて解析する方法を検討した.通常,運動方程式は 2 階の積分回路として表現され,Matlab/simulink などではラプラス変換の積分形式 $1/s$ を用いてブロックダイアグラムを組む.本研究では $1/s$ の積分回路として理想的な静電容量 C を用い,電流入力値を積分して電圧出力する方式をとった.また,回路シミュレータ Qucs の特徴である数式表現型の電流源(EDD: Equation Defined Device)を用いて,プルインの条件分岐や静電アクチュエータの出力特性を数式で記述する方法を開発した.これにより,静電アクチュエータの非線形特性を理論解析モデルどおりに再現することができた.また,本研究は電気回路シミュレータをベースにしているため,静電マイクロアクチュエータを 2 端子素子とみなして電気回路との連成解析を容易に再現できた.特に,MEMS 共振子をコルピッツ型の発振回路に組み込んで連成解析できることを確認した.このほか,本研究では静電アクチュエータのモデルとして平行平板型,歯歯型,トーションミラー型などの部品化(サブサキット化)を行っており,MEMS 部品を電子パーツのように扱える解析ソフトを構築中である.

特別講演 (16:00~16:30)

薄化ウエハ基盤を用いた三次元積層技術

Thinned Wafer Multi-stack 3DI Technology counter to Device Scaling

東京大学 大学院工学系研究科 総合研究機構

The University of Tokyo, School of Engineering, Institute of Engineering Innovation (IEI)

ohba@sogo.t.u-tokyo.ac.jp

大場 隆之

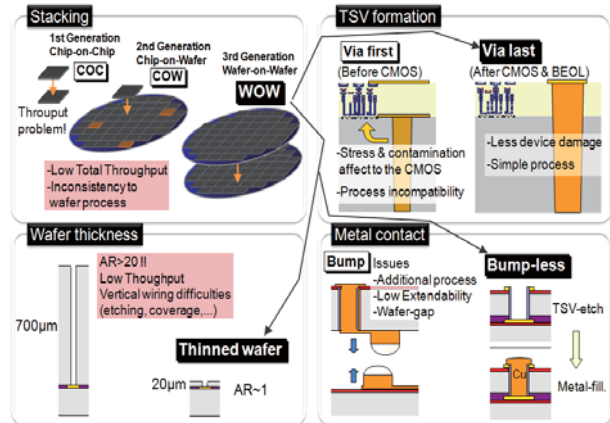
Takayuki OHBA

【はじめに】これまでのような収益性とバランスする微細化が難しくなり、三次元積層技術を利用した高集積化時代を迎える。三次元の歴史を遡れば「三次元回路素子プロジェクト」(1981年)から数えて約30年経ったことになる。実にさまざまな三次元技術が提案され、今後はさらなる量産効果が見込める積層方法と、これを実現する装置インフラの構築が焦点になる。本報告ではWOW (Wafer-on-a-Wafer) アライアンス¹⁾で開発したウエハレベル積層技術について報告する^{2),3)}。

【WOW技術】低コスト化のカギは前工程と同じウエハ様式で積層することにある。前工程で培ったプロセス・装置技術の応用が可能であり、習熟性が得られるためである。このような背景からWOWアライアンスでは、予め薄化(<20- μ m)したウエハを積層する方法を開発した(図参照)。積層後にフォトリソ工程、TSV加工、次いでCuの埋め込み配線で上下ウエハの電氣的接続を行う。課題であったTSVのアスペクト比(AR)は、薄化ウエハを利用することから小さくすることができる。WOWではARを1前後としており、TSVエッチング、Cuの埋め込みプロセスを容易にし、大幅なスループット改善、また段差被覆性の改良が見込まれる。

【WOWのメリット】WOWでは、積層枚数に対する理論的限界がない。つまり、積層枚数に従った集積度が得られる。10枚積層すれば、例えばチップ当たり32GBのメモリは320GBとなり、約1000個の三次元チップがWOW基盤から得ることができる。WOWでは上下基盤の配線距離がすなわち基盤厚さになる。薄化基盤を用いたWOWではバス・バンド幅が大きい高速通信を三次元方向で行う事ができる。

【参考文献】1) Development courtesy WOW Alliance and WOW Research Center Corp.
2) N. Maeda, et al., AMC2008, 501 (2009). 3) H. Kitada, et al., IEEE ITC, 107 (2009).



ポスターセッション

P1

電気回路シミュレータ Qucs を用いた MEMS アクチュエータの連成解析手法

Mixed-Signal Analysis of MEMS Actuators based on Electrical circuit Simulator Qucs

東京大学-工学系研究科-電気系工学専攻¹ 宇宙航空研究開発機構-宇宙科学研究本部² 東京大学-生産技術研究所³

○丸山智史¹ 三田 信² 藤田博之³ 年吉 洋³

The University of Tokyo¹, ISAS/JAXA², Institute of Industrial Science, The University of Tokyo³

○Satoshi Maruyama¹, Makoto Mita², Hiroyuki Fujita³, and Hiroshi Toshiyoshi³ satomaru@iis.u-tokyo.ac.jp

近年の MEMS 研究は集積回路との一体化を必要とする例が多く、中でも加速度センサやジャイロ스코プ、シリコンマイクなどへと応用が拡大している。集積化 MEMS の基盤技術は単に CMOS-MEMS 集積プロセスだけではなく、それらの連成解析(mixed-signal analysis)が重要な研究要素となっている。現在までに、機械・電気アナロジーを用いて機械的振動子の等価回路を生成し、SPICE などの電気回路シミュレータを用いて連成解析する手法が提案されている。ただし、静電アクチュエータのブレイン現象や動作ヒステリシス、振動時の負のばね定数効果などの非線形性を包括した連成解析モデルは提案されていない。そこで本研究では静電マイクロアクチュエータを例にして、その運動方程式をアナログ電子演算器として表現し、PC ベースの電気回路シミュレータ Qucs を用いて解析する方法を検討した。通常、運動方程式は 2 階の積分回路として表現され、Matlab/simulink などではラプラス変換の積分形式 $1/s$ を用いてブロックダイアグラムを組む。本研究では $1/s$ の積分回路として理想的な静電容量 C を使い、電流入力値を積分して電圧出力する方式をとった。また、回路シミュレータ Qucs の特徴である数式表現型の電流源(EDD: Equation Defined Device)を用いて、ブレインの条件分岐や静電アクチュエータの出力特性を数式で記述する方法を開発した。これにより、静電アクチュエータの非線形特性を理論解析モデルどおりに再現することができた。また、本研究は電気回路シミュレータをベースにしているため、静電マイクロアクチュエータを 2 端子素子とみなして電気回路との連成解析を容易に再現できた。特に、MEMS 共振子をコルピッツ型の発振回路に組み込んで連成解析できることを確認した。このほか、本研究では静電アクチュエータのモデルとして平行平板型、歯歯型、トーションミラー型などの部品のサブサキット化)を行っており、MEMS 部品を電子パーツのように扱える解析ソフトを構築中である。

ポスターセッション

P2

サブミクロン Au 粒子を用いた気密封止パッケージング向けウェーハ接合技術

Wafer bonding technology for hermetic packaging using sub-micron Au particles

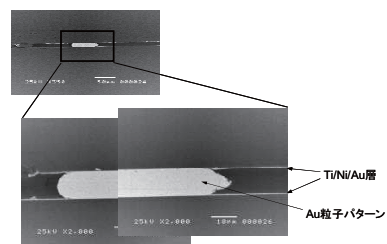
ズース・マイクロテック(株)¹, 田中貴金属工業(株)² ○石田 博之¹, 小柏 俊典², 矢崎 拓也¹, 西森 尚²

SUSS MicroTec KK¹, Tanaka Kikinzoku Kogyo K.K.² ○Hiroyuki Ishida¹, Toshinori Ogashiwa², Takuya Yazaki¹, Takashi Nishimori²

h.ishida@suss.jp

MEMS デバイスのパッケージングにおいて、ダイシング工程での異物混入防止やデバイス性能維持のため、従来から気密封止接合が必要とされている。近年、携帯端末や民生機器への MEMS デバイスの応用が広がる中、素子の小型化が求められるとともに、更なる高機能化に向け、制御用 LSI や他デバイスとの集積化・複合化が検討されている。このような製品動向・技術要求に応えるプロセスとして、封止枠の細線化や気密封止、電気接続が可能である金属層を用いた接合(金属拡散接合、共晶接合等)が注目されている。

我々は、200℃程度で接合可能なサブミクロン Au 粒子を用いた接合方法[1]に着目し、気密封止+電気接続が可能な接合プロセスの開発を進めている。本報告では、加熱による粒子結合の進展について得られている基礎結果を紹介し、ウェーハレベルでのサブミクロン Au 粒子のパターン形成プロセス、および気密封止接合の実験結果について報告する。



サブミクロン Au 粒子接合 断面 SEM 像 (線幅 50μm)

[1]小柏俊典 他, “サブミクロン Au 粒子焼結体を用いた低温接合技術”, エレクトロニクス実装学会誌, Vol. 10, No. 7, pp. 560-566, 2007.

ポスターセッション

P3

エピタキシャル γ - $\text{Al}_2\text{O}_3/\text{Si}$ 基板を用いた Si 集積化強誘電体薄膜デバイス

Integration of Si and Ferroelectric Thin Film Devices on Epitaxial γ - $\text{Al}_2\text{O}_3/\text{Si}$ Substrates

豊橋技科大 VBL¹, 電気・電子工学系², JST-CREST³ ○赤井 大輔¹, 澤田 和明^{1,3}, 石田 誠^{2,3}

VBL¹, Dept. EEE, Toyohashi Univ. Tech.², JST-CREST³ ○Daisuke Akai¹, Kazuaki Sawada^{1,3}, Makoto Ishida^{2,3}
akai@vbl.tut.ac.jp

近年、強誘電体薄膜を用いた電子デバイスの研究が盛んに行われている。高性能なデバイスを実現するためには、強誘電体薄膜の結晶性を制御することが重要であるが、シリコン基板上で行うことは容易でない。我々のグループでは、シリコン基板上にエピタキシャル成長させた γ - Al_2O_3 薄膜をバッファ層として用いた、下部電極材料(Pt,SRO)および強誘電体薄膜(PZT)の配向制御を提案し、センサデバイスへの応用を目指している(図 1) [1]。これまでに、焦電型赤外線センサアレイおよび超音波トランスデューサの開発を進めてきた。焦電型赤外線センサでは、強誘電体薄膜センサとシリコンデバイス(nMOSFET, nJFET)との集積化プロセスの開発し 32×32 画素の赤外線イメージセンサを作製した(図 2) [2]。このセンサでは XeF_2 ガスを用いた表面エッチングにより熱分離構造を形成し、比検出能(D^*) $1.1 \times 10^8 \text{cmHz}^{1/2}\text{W}^{-1}$ が得られている。また、超音波トランスデューサでは、エピタキシャル PZT/SRO/Pt 薄膜積層構造を用いたダイアフラム構造のトランスデューサにより水中において、医療診断装置で利用される MHz 帯での超音波送受信を確認している [3]。今回、これら Si 集積化強誘電体薄膜デバイス開発の現状について報告する。

[1] D. Akai et al., *Appl. Phys. Lett.*, **86** (2005) 202906. [2] D. Akai et al., *Technical Digest of 4th Asia-Pacific Conference on Transducers and Micro-Nano Technology (APCOT2008)*, 1B2-2. [3] D. Akai et al., *Sensors and Materials*, **18** (2006) 161.

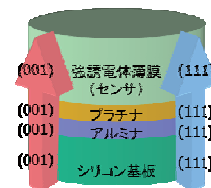


図 1 Al_2O_3 を用いた配向制御

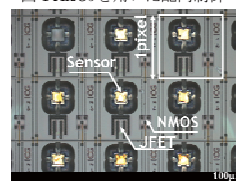


図 2 赤外線イメージセンサ

ポスターセッション

P4

MEMSpice による MEMS-制御電子回路の連成解析

Coupled Analysis of MEMS and control circuits using MEMSpice

(株)数理システム¹ ○望月俊輔¹, 水田千益¹

Mathematical Systems Inc.¹,

email: motiduki@msi.co.jp, HP: <http://www.msi.co.jp/eda/memsone/>

○Shunsuke Mochizuki¹, Chieki Mizuta¹

昨今、MEMS 機構部と制御電子回路の連成解析手法に注目が集まっている[1,2]。数理システムでは、20 年来に渡る回路設計・解析ツールの開発経験を生かして、電子回路シミュレータ SPICE3 をベースにした独自の MEMS-制御電子回路連成解析ツール「MEMSpice」の開発に尽力してきた[3]。MEMSpice では、MEMS 素子という機械部品を GUI 上で自由に組合せて MEMS 機構部をモデル化し、制御電子回路とともに解析を行う。MEMSpice を用いれば、静電駆動マイクロステップモータの動的特性のような FEM 解析では難しい解析が可能である他、自励発振デバイス(図 1)の様な MEMS 機構部と電子回路が密接に連携した系を解析することができる。その他にも、共振周波数の算出など、MEMS 機構部のみの解析も可能であり、容易かつ迅速に形状パラメータの依存性を把握できる。本発表では、MEMSpice における連成解析の原理とその解析事例を述べ、良い点・悪い点を含め、現状の MEMSpice をありのままにお伝えしたい。

[1] MEMS 等価回路ジェネレータ <http://memspedia.mmc.or.jp/WebLibrarySystem/>

[2] M. Mita and H. Toshiyoshi, "An Equivalent-circuit model for MEMS electrostatic actuator using open-source software Quacs," IEICE Electronics Express, vol.6 pp.256-263 (2009).

[3] MEMSpice (MEMS 用設計・解析支援ツール MemsONE の 1 機能モジュール) : 詳細は、http://www.msi.co.jp/eda/mems_circuit/

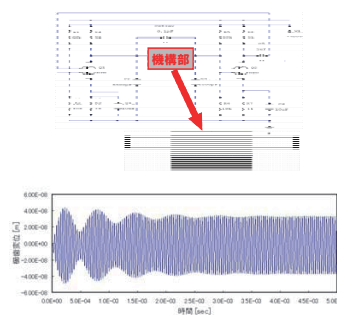


図 1 自励発振櫛歯デバイスの過渡応答

ポスターセッション
P5-1

STP 法による薄膜形成技術

Thin Film Formation Technology with Spin-coating Film Transfer and Hot-pressing Technology

NTT マイクロシステムインテグレーション研究所¹, NTT アドバンステクノロジー²,○小野 一善¹, 亀井 敏和², 桑原 啓¹, 高河原 和彦¹, 矢野 正樹², 町田 克之², 佐藤 康博¹NTT MI Labs.¹, NTT Advanced Technology²,○K. Ono¹, T. Kamei², K. Kuwabara¹, K. Takagahara¹, M. Yano², K. Machida², and Y. Sato¹

E-mail: k-ono@aec1.ntt.co.jp

【はじめに】STP 法とは、ペースフィルム上にスピン塗布した材料を、真空チャンパー内でウエハに熱圧着することで材料を転写し、次にフィルムのみを剥離することで材料を基板上に形成する技術である[1]。材料の選択により、ウエハ上に形成された微細構造の平坦化・埋め込み[2]や、MEMS 構造などの封止が可能であり[3]、MEMS と LSI との集積化構造形成に向けて多様なアプリケーションへの適用が期待される。今回のワークショップでは、我々はこの STP 法の原理と、STP 法を用いた埋め込みおよび封止のアプリケーションを紹介する。

【応用例】Fig.1(a)に、埋め込みにより形成した厚膜ビアチェーンの断面図を、同図(b)、(c)に、封止を実施した RF-MEMS スイッチの断面図を示す。Fig.1(a)では、Au めっきにより高さ 20 μm で形成した第 1 層配線と接続ビアプラグ上に層間絶縁膜を STP 法により埋め込みを行なうことで、絶縁膜の形成と同時に平坦化工程も実現している。(b)、(c)は、犠牲層リリース後の MEMS 可動部を有する構造上に、STP 法により封止を実施したものである。封止により可動部を破壊することなくダイシングが可能となる。以上のとおり、STP 法は、MEMS と LSI との集積化構造形成の製造プロセスとして有望であると言える。 [1] K. Machida *et al.*, J. Vac. Sci. Technol. B16, 1093 (1998) [2] 小野他、第 67 回応用物理学学会学術講演会 30a-ZN-2

[3] K. Kuwabara, IEDM pp.423-426 (2007)

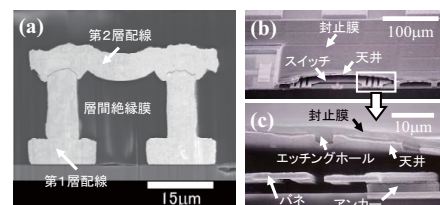


Fig.1. STP 転写後 SEM 像; (a)埋め込み転写 (厚膜ビアチェーン配線)、(b)、(c) 封止転写 (RF-MEMS スイッチ)

ポスターセッション
P5-2

エレクトレットを用いた MEMS 振動子による Energy harvesting

Energy harvesting by MEMS Vibrational Device using Electret

NTT マイクロシステムインテグレーション研究所¹, NTT 先端技術総合研究所² ○小野 一善¹, 佐藤 昇男¹,島村 俊重¹, 桑原 啓¹, 宇賀神 守¹, 武藤 伸一郎¹, 森村 浩季², 石井 仁¹, 小舘 淳一¹, 佐藤 康博¹NTT Microsystem Integration Laboratories¹, NTT Science and Core Technology Laboratory Group² ○K. Ono¹, N. Sato¹,T. Shimamura¹, K. Kuwabara¹, M. Ugajin¹, S. Mutoh¹, H. Morimura², H. Ishii¹, J. Kodate¹, and Y. Sato¹

k-ono@aec1.ntt.co.jp

【はじめに】振動による Energy harvesting は、センサネットワーク端末の小型電源として重要である[1]。振動エネルギーを電力に変換する方法として、MEMS プロセスを用いて作製した可動構造とエレクトレット材料とによる発電デバイスの研究が行なわれている[2]。本ワークショップでは、これまでに我々が検討した MEMS 振動子や、この振動子を基本に作製した小型化に有効なスリットアンドスライダ構造において振動から電流を生成した結果について報告する。

【MEMS 振動子】生活空間に存在する振動を受容するためには、振動子は 1 kHz 以下の周波数で共振することが望ましい。ばねの長さや可動部サイズをパラメータとして振動子の作製を行ない、Sub-kHz での共振を実測した[3](Fig.1)。

【エレクトレットによる電流生成】並列した固定電極(スリット)を備えた基板と、上記振動子のうち 1mm 角サイズの可動部(スライダ)を有する振動子を備えた基板とを Chip-on-Chip 接合により一体化し、スリットアンドスライダ構造を作製した。この構造を加振器によって機械的に振動させた場合、振動子の共振に対応して出力された電流は 170 pA となり、1mm 角サイズの可動部を持つ MEMS 振動子による発電を確認した(Fig.2)[4]。当日は、これらの詳細について報告する。 [1] S. Beeby *et al.*, Meas. Sci. Technol. 17 (2006) R175 [2] M. Edamoto *et al.*, APCOT2008, 2B3-1 [3] 小野他、第 56 回応用物理学学会関係連講演会 2a-V-9 [4] N. Sato *et al.*, Transducers2009, pp.513-516

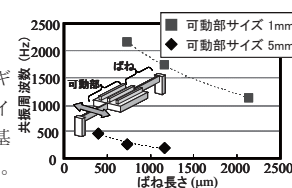


Fig.1. 構造パラメータと共振周波数

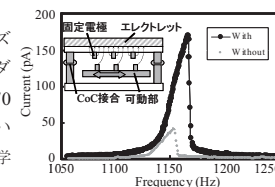


Fig.2. AC 電流の出力結果

ポスターセッション
P6

容量型指紋センサ LSI の画質向上のための高感度化手法の検討

Sensitivity Enhancement Scheme for Image Quality Improvement on Capacitive Fingerprint Sensor LSI

NTT マイクロシステムインテグレーション研究所¹、NTT アドバンステクノロジー(株)² ○島村俊重¹、森村浩季¹、重松智志¹、中西衛¹、町田克之²

NTT Microsystem Integration Labs.¹, NTT Advanced Technology Corp.², ○T. Shimamura¹, H. Morimura¹, S. Shigematsu¹, M.Nakanishi¹, K. Machida²
tshima@aecl.ntt.co.jp

【はじめに】容量型指紋センサ LSI は小型・薄型の指紋認証システムに適しており、ユビキタス端末のセキュリティ向上に重要である。指紋認証には取得画像の画質が指の状態に依存しないことが要求される。

【高感度化手法】指が接触するセンサアレイのピクセル構成と指の等価回路を図1に示す。センサ回路はセンサプレートと指表面との間の容量 C_f を検出する。指が乾燥して直列抵抗 R_f が大きい場合、センサ回路が電荷 ΔQ_f を引き抜く際に接点 N_f に電圧ドロップが生じ、画質が劣化する。我々は高感度化電極と電圧制御回路で指の表面電位を制御する高感度化手法を提案する[1]。

【実験】0.5- μm CMOS/センサプロセスを用いてテストチップを試作し、提案手法を評価した。試作チップによる乾燥指の取得画像を図2に示す。

【結果】本手法により従来不明瞭であった乾燥指のクリアな画像を確認した。

[1] T. Shimamura, et al., proc. 24th Sensor Symposium., pp.415-418, 2007.

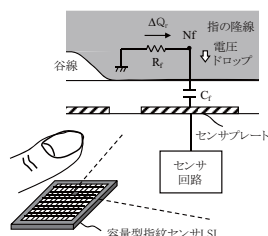


図1 ピクセル構成と指の等価回路

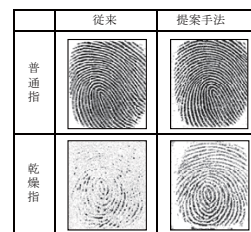


図2 提案手法による画質向上の効果

ポスターセッション
P7

ISFET を集積化した pH センサ LSI 回路の設計

Design of a pH Sensor LSI Circuit Integrated with ISFET

NTT アドバンステクノロジー株式会社¹、株式会社堀場製作所²、東京工業大学³

○小西 敏文¹、石原 昇³、田邊 裕貴²、町田 克之¹、野村 聡²、益 一哉³

NTT Advanced Technology Corporation¹, HORIBA, Ltd.², Tokyo Institute of Technology³

○T. Konishi¹, N. Ishihara³, H. Tanabe², K. Machida¹, S. Nomura², K. Masu³

toshifumi.konishi@ntt-at.co.jp

【はじめに】イオン感応 FET(ISFET)型 pH センサの高感度・高機能化、小型化には、Si CMOS LSI に ISFET を構成する「集積化 pH センサ」が非常に有望である。集積化 pH センサ設計のためには、CMOS プロセスで構成した FET 上にイオン感応膜を形成した ISFET(図1)の特性モデル化と、これを踏まえた CMOS 検出回路の設計が必要である。今回、集積化 pH センサデバイスのモデル化と CMOS 検出回路設計を行った結果について報告する。

【ISFET の特性モデル】ISFET は測定溶液中のイオン濃度によって発生する溶液と感応膜間の表面電位を検出する素子である。図1に示すように MOSFET のゲートメタル上にイオン感応膜を形成した場合、溶液の pH を中性と仮定すると、ISFET のしきい値電圧は、イオン感応膜分ポテンシャルが変化するため、MOSFET のしきい値電圧に対してシフトすると考えられる。今回、感応膜の物理定数からしきい値電圧のシフト量を見積もり、nMOSFET においてしきい値電圧がある一定の数値で高くなることを明らかにした。また、水溶液の pH が変化した場合、このしきい値電圧を中心に变化するモデルを提案した。

【回路設計】提案した ISFET の特性モデルを用い、pH を電圧値として出力する CMOS 検出回路の設計を行った。回路は ISFET のしきい値電圧変化の検出を可能とするソースフォロア型構成を採用し、電源電圧 3.3V で、1.3V(pH=1)~2.1V(pH=14)の出力電圧が得られる見通しを得た。

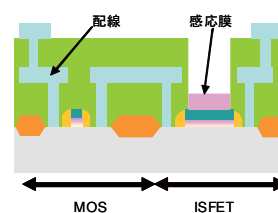


図1 集積化 pH センサ LSI の断面図

ポスターセッション
P8

圧電駆動型 RF-MEMS 可変キャパシタの高 Q 値実現

Realization of High Q value of Piezoelectric RF-MEMS Tunable Capacitors

株式会社東芝 研究開発センター¹, 東芝リサーチ・コンサルティング株式会社² ○西垣 亨彦¹, 長野 利彦¹, 大野 浩志¹, 川久保 隆², 板谷 和彦¹

Corporate R&D center Toshiba Corp.¹, Toshiba research consulting corp. ○Michihiko Nishigaki¹, Toshihiko Nagano¹, Hiroshi Ono¹, Takashi Kawakubo², Kazuhiko Itaya¹

michihiko.nishigaki@toshiba.co.jp

RF (Radio Frequency) 帯を使用する携帯端末において、RF-MEMS デバイスの応用が期待されている。我々は特に CMOS プロセスへの適応性の高い AlN 圧電体を用い、低電圧での駆動が可能な圧電駆動型 RF-MEMS 可変キャパシタを開発している。これまで、バイモルフアクチュエータの残留応力や熱歪みに起因する反りを抑制する折返し構造を導入し、3 V 以下の駆動電圧で 3 倍以上の容量変化を得ると共に[1]、携帯電話をモチーフとした UHF 帯内蔵アンテナに可変キャパシタを適用し、静電容量に応じた受信周波数の変化を確認している[2]。

現在は、可変キャパシタの更なる Q 値の向上を狙った開発を行っており、アクチュエータ構造の改良により図 1 に示すように、600 MHz、0.28 pF で約 350 の Q 値が得られている。当日は、これまで開発を進めてきた圧電駆動型 RF-MEMS 可変キャパシタに関するレビューの紹介を行う。

[1]T. Kawakubo *et al.*, *Proc. IEEE IEDM 2007*, p. 435.

[2]M. Nishigaki *et al.*, *IEEE MTT-S Int. Microwave Symp. Dig.*, pp. 2079-2082, Jun. 2007.

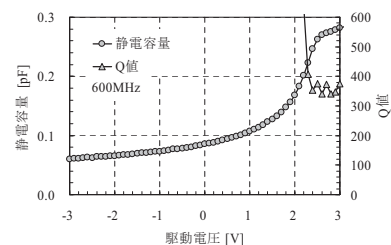


図 1 : 可変キャパシタの C-V、Q-V 特性 (600 MHz)

ポスターセッション
P9

加圧オープンによる MEMS 封止膜の硬化プロセス

Curing Process using Pressure oven for MEMS Sealing Films

NTT アドバンステクノロジー¹、NTT マイクロシステムインテグレーション研究所²

○亀井敏和¹, 小野一善², 桑原啓², 高河原和彦², 工藤和久¹, 矢野正樹¹, 佐藤康博², 町田克之¹

NTT-AT¹, NTT MI Labs.²

○T. Kamei¹, K. Ono², K. Kuwabara², K. Takagahara², K. Kudou¹, M. Yano¹, Y. Sato², and K. Machida¹

E-mail: toshikazu.kamei@ntt-at.co.jp

【はじめに】近年、MEMS と CMOS LSI を融合し多様な機能を実現する集積化 MEMS 技術が注目されている。我々は可動部保護の観点から MEMS 構造の封止技術を検討してきた。封止膜は、我々が開発してきた STP (Spin coating film Transfer and hot-Pressing) 法[1]を用いて形成し、封止後に熱硬化プロセスが必要となる。しかし、材料や封止の状態によっては、通常の大気圧下の硬化プロセスでは封止膜の膨張が発生してしまう。そこで今回、加圧下での硬化プロセスを検討したので報告する。

【実験】幅 300 μ m、深さ約 100 μ m の溝を有する Si 基板上に STP 法を用いて、感光性ポリイミドを膜厚 10 μ m で形成した。この基板に対して大気圧および加圧下での硬化をそれぞれ実施し、封止膜の膨張を観察した。

【結果】図 1 に STP 装置により転写した封止膜の断面 SEM 像を示す。幅 300 μ m の Si 溝が膜厚 10 μ m のポリイミドで封止されている。この封止された溝を大気圧下で硬化した際の断面 SEM 像を図 2 に示す。溝上部の封止膜が高さ 60 μ m 程度まで膨張しているのがわかる。図 3 は窒素を用いて初期加圧 50kPa で硬化した断面 SEM 像である。加圧下での硬化により、封止膜の膨張が高さ 16 μ m 程度と小さくなっているのがわかる。この結果から加圧下の硬化は封止膜の膨張を抑制するのに有効であり、MEMS 技術に対して有望であると考えられる。

[1] K. Machida *et al.*, *J. Vac. Sci. Technol. B* 16, 1093 (1998).

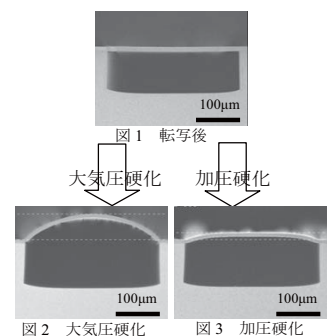


図 2 大気圧硬化 図 3 加圧硬化

ポスターセッション
P10

MEMS デバイスの評価技術の紹介

The evaluation technique of the MEMS devices

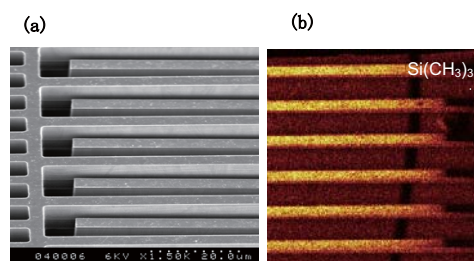
東レリサーチセンター ○関 洋文、高橋 和巳、橋本 秀樹

Toray Research Center Inc., Hirofumi Seki, Kazumi Takahashi, Hideki Hashimoto

Hirofumi_Seki@trc.toray.co.jp

MEMS デバイスはセンサー等の様々な分野で現在利用されており、さらに CMOS などとの融合によって新しい付加価値を生みだそうとする試みもなされている。MEMS の特徴としては可動部を有することであり、可動部を守るための封止膜の封止性や可動部がくっついてしまうスティッキングの問題などが重要である。このような問題に対して評価方法の確立が求められている。我々は、現在 MEMS デバイスの評価に取り組んでいる。

右に示した図は、市販加速度センサーを解体し、そのセンサー表面の付着物を TOF-SIMS により分析した例である。センサー表面には PDMS (ポリジメチルシロキサン) が検出された。当日は、本結果だけでなく、封止膜の透水性評価、3 次元形状測定方法等、MEMS 評価に必要と考えられる評価事例の紹介を予定しており、議論させていただきたい。



(a) 解体した市販加速度センサーの SEM 像
(b) TOF-SIMS によるイオン像

ポスターセッション
P11

超小型・薄型光マイクロセンサによるレーザドップラー速度計測

Laser Doppler velocity measurements using an ultra-compact and thin microsensor

東京大学¹、九州大学² ○中村志伸¹、茅野大祐¹、日暮栄治¹、須賀唯知¹、澤田廉士²

The University of Tokyo¹, Kyushu University² ○Shinobu Nakamura¹, Daisuke Chino¹, Eiji Higurashi¹, Tadatomu Suga¹, Renshi Sawada²

E-mail: nakamura.shinobu@su.t.u-tokyo.ac.jp

はじめに：レーザドップラー速度計 (LDV: Laser Doppler Velocimeter) は、回転・往復運動している物体の移動速度や水流・気流の流速を非接触で高精度測定することができるため、様々な分野で利用されている。近年、光集積技術を用いた小型な LDV が報告されているが、これまでの光集積デバイスは光素子を基板上に二次元集積することで実現されていた。またこれらを TO キャンなどでパッケージする必要があった。さらなる小型化・高密度化には光素子の三次元実装技術が不可欠である。本研究では、表面活性化低温接合技術を用いることで三次元構造の超小型・薄型光マイクロセンサを実現した。また、LDV として特性評価を行った。

実験結果：図 1 に提案する三次元構造の光マイクロセンサの断面図を示す。シリコン基板には、{111} 面により形成されたキャビティ、Au マイクロミラー、および Cu 貫通電極が形成され、サブマウント部分に半導体レーザ (LD: Laser Diode) チップが接合される。ガラス基板には、配線や屈折型非球面マイクロレンズが形成され、フォトダイオード (PD: Photodiode) チップが接合される。これらシリコン基板とガラス基板を接合することにより、PD 配線とシリコン基板側配線の接続および封止を同時に行い、三次元構造を実現した (2.8 mm × 2.8 mm × 1 mm)。接合は、すべて Au-Au 表面活性化接合 (接合温度: 150 °C、雰囲気: 大気中) で行った。LDV の評価実験ではすりガラスを測定対象とし、ビエゾアクチュエータにより一定の速度で移動させた。その散乱光を PD で受光し、得られた信号を高速フーリエ変換してビート周波数 Δf を求め、移動速度と比較した。移動速度の実験値は、市販のレーザ変位計を用いて求めた。図 2 のようにビート周波数と移動速度が線形になること、理論値と非常に近い値が得られることが確認できた。

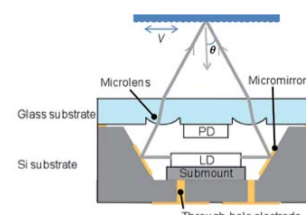


図1 三次元構造のマイクロセンサの断面図

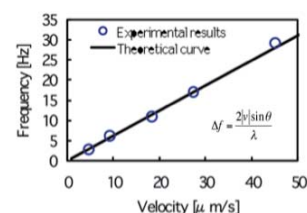


図2 移動速度と理論値の比較

ポスターセッション
P12**XeF₂ プラズマによる Si のドライエッチング**Dry Etching of Si using XeF₂ Plasma東工大 半導体・MEMS支援センター¹, サムコ², 東工大精研³ ○松谷晃宏¹, 大槻秀夫², 小山三三夫³
Center for Semiconductor & MEMS Processes, Tokyo Tech¹, Samco², P&I, Tokyo Tech³, ○Akihiro Matsutani¹, Hideo Ohtsuki², Fumio Koyama³
matsutani.a.aa@m.titech.ac.jp

【はじめに】 光・電子デバイスおよびMEMSデバイスでは、Si のドライエッチングプロセスが必須の技術である。Si のドライエッチングには SF₆ と C₄F₈ の交互供給や低温のハロゲン系プラズマのプロセスが用いられているが、エッチング側面等に scallop や保護膜が存在し、デバイスの特性に影響を与える可能性がある。また Si 犠牲層のエッチングには XeF₂ を用いた気相エッチングが用いられているが、等方形状でありエッチング面も平滑ではない。我々はこれまでに、XeF₂ のプラズマを生成し F の反応性と Xe のイオンアシストの相乗効果による Si の垂直平滑ドライエッチングを試み、XeF₂ プラズマの発光分光観測についても報告してきた[1-2]。今回はこれらの結果から考えられるエッチングメカニズムについても報告する。

【実験と結果】 実験には、高周波電極の対向電極をもたないRFエッチング装置を用いた (Samco RIE-1 を改造)。XeF₂ は 40℃ の恒温槽中のボンベからプロセスチャンバー内に供給した。試料の Si ウエハは水冷されたRF電極上に設置した。図1に、電子線レジストをマスクとして XeF₂ プラズマを用いてエッチングした Si のマイクロピラーのSEM写真を示す。エッチング底面は鏡面であり、エッチング形状はRFパワーで制御できることがわかる。また、図示は省略するが、エッチングレートのRFパワー依存性とプラズマ中の Xe および F に起因する発光スペクトルの発光強度のRFパワー依存性が同じ傾向を示していること、および、エッチング形状のRFパワー依存性から、本プロセスは低RFパワーでは F が、高RFパワーでは Xe イオンが支配的なエッチングプロセスであると考えられる。本プロセスはエッチング条件の最適化により、Si 光導波路・フォトニック結晶などの光デバイスおよびMEMSデバイスの製作に 응용が期待できる。

[1] A. Matsutani, H. Ohtsuki, F. Koyama: ICPP2008, ESA-P3-161 (2008), [2] A. Matsutani, H. Ohtsuki, F. Koyama: MNC2008, 29D-9-58 (2008).

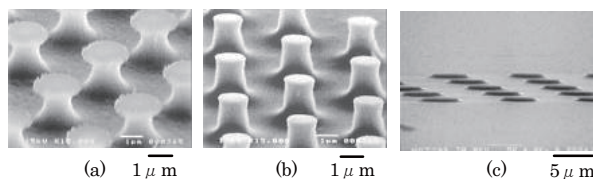


図1 XeF₂ プラズマによる Si のドライエッチング形状のRFパワー依存性
RF Power: (a) 25W, (b) 50W, (c) 200W. Process Pressure: 1 Pa.

ポスターセッション
P13**超臨界 CO₂ を用いた無電解めっき法による高分子表面上の金属形成***Metallization on polymer by electroless plating with Supercritical CO₂*

東京工業大学 精密工学研究所 ウ・ビョンフン, ○曾根正人, 柴田暁伸, 石山千恵美, 肥後矢吉

P&I, Tokyo Tech,

Woo Byunghoon, Masato Sone, Akinobu Shibata, Chiemi Ishiyama, Yakichi Higo

nobody@titech.ac.jp

はじめに：柔軟な高分子は次世代の MEMS デバイスの基板の強い候補と言える。しかしながら、高分子表面上への金属の微細パターン形成は、精密加工や欠陥発生、密着性などに多くの問題がある。本研究では、これらの問題を解決するために、超臨界二酸化炭素 (Sc-CO₂) を用いた高分子表面上での金属形成のための新規無電解めっき方法を提案する。

実験：この方法では Sc-CO₂ は触媒化処理と無電解めっきエマルジョンの溶媒として使われている。基板はポリイミドである。触媒は Pd bis-acetylacetonate を用いる。

結果と考察：通常、無電解めっき反応の副反応（水素発生）により析出する金属皮膜に空隙などの欠陥が起こるが、Sc-CO₂ への水素の溶解により抑制可能であることがわかった。また、Sc-CO₂ の高拡散性により高分子深部への金属イオンの浸透が可能であり、根の生えた金属薄膜のアンカリングにより表面安定性を向上させるとともに、形成した金属フィルムの欠陥を抑制できた (Fig. 1)。更に、ポリマーと金属の界面の EDX 測定により、本方法によりポリマーへの Ni-P の浸透深さとその金属の形態を制御することが可能であることがわかった。これらの結果を基に、基板と二酸化炭素の親和性を考慮すると同時に界面の安定化と欠陥抑制が反応条件を変化させることにより可能であることを明らかにした。

[1] (a) B.-H. Woo et al., *Surf. Coat. Tech.*, vol.203, p1971-1978, 2009; (b) B.-H. Woo et al., *Surf. Coat. Tech.*, vol. 202, p3921-3926, 2008

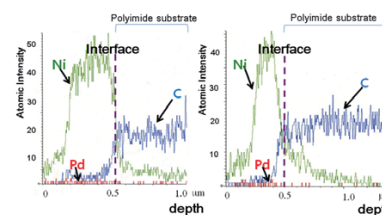


Figure 1 Cross sectional EDX analysis of interface (left) by conventional electroless plating; (right) by Sc-CO₂ electroless plating

ポスターセッション
P14

SU-8 微小構造部材—シリコン基板間の接合強度に及ぼす超臨界二酸化炭素処理の影響

Effects of Supercritical CO₂ treatment on Adhesive strength between SU-8 Microsized components and Si substrate

東京工業大学 精密工学研究所 ○石山 千恵美, 柴田 暁伸, 曾根 正人, 肥後 矢吉

P&I, Tokyo Tech ○Chiemi Ishiyama, Akinobu Shibata, Masato Sone, Yakichi Higo

cishiyam@pi.titech.ac.jp

はじめに: 近年、半導体微細加工技術の急激な発達に伴い、基板上に作製される微細配線や微小機械要素の寸法は急激に超微細化・高アスペクト比化が進んでいる。しかし、微細パターンの超微細化・高アスペクト比化によって、洗浄液—微細パターン間の界面張力の影響が無視できなくなり、リソグラフィで主流であるウェット洗浄は次第に困難となってきている。近年、この界面張力の問題を解決する手段として、表面張力がほぼ0の超臨界二酸化炭素(ScCO₂)を利用した洗浄技術がウェット洗浄に変わる代替技術として期待されている。しかしその一方で、ScCO₂が、微細レジストパターン—基板間の接合強度に影響を及ぼす可能性が懸念される。そこで本報告では、ScCO₂処理が微小レジストパターンの基板との接合強度に及ぼす影響に着目して接合強度評価を行った。

実験方法: 超臨界処理条件のうち特に減圧時の条件を変化させて、微小高分子レジストパターン—シリコン基板間の接合曲げ強度試験を行う。具体的には、シリコン基板上に作製した円柱形状の微小レジストパターンを利用して基板との接合強度を測定した。

結果: 試験片を30分間ScCO₂処理(50℃・15MPa)した後、緩やかに減圧した試験片では、処理無しのものに比べて、60%近くまでの著しい接合曲げ強度の上昇がみられた。一方、同様の条件でScCO₂処理した後に急速減圧した試験片の接合曲げ強度は、処理無しのものに比べて約13%の低下であった。以上より、ScCO₂処理後の減圧条件を制御することで、SU-8微小構造部材—シリコン基板間の接合曲げ強度を著しく向上させることを示した。

Table 1. ScCO₂処理がSU-8接合曲げ強度へ及ぼす影響

超臨界CO ₂ 処理	超臨界処理	無	327K, 15MPa, 30 min	
	減圧処理条件		0.02-0.03 MPa/s	急速減圧(バルブ開放)
密着曲げ強度 (MPa)		48.0	76.6	41.8

ポスターセッション
P15

MEMS技術とコンビナトリアル技術の融合

The Fusion of MEMS Technology and Combinatorial Technology

東京工業大学 精密工学研究所

Precision and Intelligence Laboratory, Tokyo Institute of Technology,
shata@pi.titech.ac.jp

○秦 誠一

○Seiichi Hata

近年、半導体回路の微細化の限界が指摘され、いわゆる More than Moore, Beyond CMOS の掛け声のもと、MEMS技術による回路の三次元化や機能化が、その解決策の一つとなっている。この流れは、半導体プロセスから派生したMEMS技術の先祖帰り(放蕩息子の凱旋!?)として、興味深い。同時に、電気・電子系のみならず、機械系、材料系を横断(放浪)するMEMS技術は、各分野の特徴や文化を巻き込み、新しい材料や加工法を生みだしている。

これら新しい材料やプロセスを、「使える」ものとするためには、各種物性、特性の迅速な評価と、その調整が必要である。そのためには、多数の微小サンプルの集積化と、その迅速評価を特徴とするコンビナトリアル技術が有効なツールとなり得る。また、サンプルと、その評価技術の微細化、集積化により、従来の評価方法では実現困難な新しい評価法も可能になっている。さらには、材料のみならず、半導体やMEMSのプロセス条件最適化にコンビナトリアル技術を適用し、条件決定を迅速化する試みも、すでに一部実用化されている。

本講演では、異種あるいは同種の要素の集積化とその微細化という点で、多くの共通性を有するMEMS技術とコンビナトリアル技術との融合について、近年の研究例を交えて紹介する。

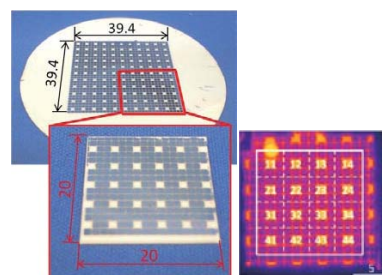


Fig. Thin film library for novel crystallization temperature measurement method

ポスターセッション
P16

マイクロ流体技術による乳化操作と微粒子設計

Microfluidic technologies for emulsification and microparticle design

東京工業大学 精密工学研究所

○西迫 貴志

P&I, Tokyo Tech,

○Takasi Nisisako

nisisako@pi.titech.ac.jp

近年、MEMSの研究開発にて培われたナノ・マイクロ加工技術によって微細な流路（マイクロ流路）を作製し、微小なエマルション滴の生成（＝乳化操作）に利用する技術が世界中で盛んに研究されている。この技術は、(a) サイズの均一なエマルション滴を規則正しい周期で連続生成できる、(b) 流量制御により液滴サイズおよび生成周期を柔軟且つ精密に操作できる、という従来手法にない特長を有するため、生化学分析チップ等のバイオ MEMS 分野から、機能的微粒子生産プラント等のマイクロ化学プロセス分野に至るまで、幅広い領域においてさまざまな応用が見込まれている。本講演では、こうした技術において用いられるデバイスの概要、生成されるエマルション滴(Fig. 1)や微粒子の種類、スケールアップ技術や最新の応用事例について、講演者のこれまでの取り組み[1-5]を中心として簡単に紹介する。

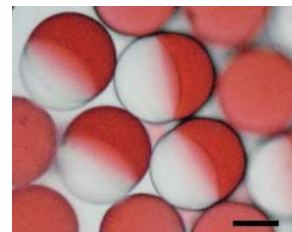


Fig. 1 Biphasic Janus droplets. Scale bar is 50 μm .

- [1] T. Nisisako, "Microstructured devices for preparing controlled multiple emulsions", *Chem. Eng. Technol.* **2008**, 31, 1091–1098.
- [2] T. Nisisako et al., "Microfluidic large-scale integration on a chip for mass production of monodisperse droplets and particles", *Lab Chip* **2008**, 8, 287–293.
- [3] T. Nisisako et al., "Formation of biphasic Janus droplets in a microfabricated channel for the synthesis of shape-controlled polymer microparticles", *Adv. Mater.* **2007**, 19, 1489–1493.
- [4] T. Nisisako et al., "Synthesis of monodisperse bicolored Janus particles with electrical anisotropy using a microfluidic co-flow system", *Adv. Mater.* **2006**, 18, 1152–1156.
- [5] T. Nisisako et al., "Droplet formation in a microchannel network", *Lab Chip* **2002**, 2, 24–26.

ポスターセッション
P17

RF MEMS インダクタの特性評価

Evaluation of RF MEMS inductors characteristics

東工大統合研究院 ○水落 裕, 天川 修平, 石原 昇, 益 一哉

Tokyo Inst. of Tech. ○Yutaka Mizuochi, Shuhei Amakawa, Noboru Ishihara, Kazuya Masu

E-mail: paper@lsi.pi.titech.ac.jp

【はじめに】RF CMOS 回路においては、オンチップインダクタの性能（損失、面積、許容電流値）が、回路全体の性能を大きく左右している。そこで、新たに MEMS プロセスを用いたインダクタ（以下、MEMS インダクタ）の利用を考える。MEMS インダクタは CMOS IC と三次元一体化実装が可能、許容電流値が大きい、高抵抗基板の適応が可能といったメリットがある。本稿では、実際に Si 基板上に作製した MEMS インダクタの評価結果について報告する。

【測定結果】Si 基板上に、半径と巻き数を変化させた 9 つの MEMS スパイルインダクタを作製した。内側半径は 10, 50, 100 μm 、巻き数は 1.5, 3.5, 5.5 である。インダクタ配線は Au、断面積は 20 $\mu\text{m} \times 20 \mu\text{m}$ であり、Si 基板には抵抗率が 1 $\text{k}\Omega\text{-cm}$ の高抵抗基板を用いた。図 1 に測定結果の一例として内側半径 50 μm の 3 つのインダクタのインダクタンス L と Q 値を示す。また、図 2 に 9 つ全てのインダクタの $Q > 20$ となる周波数帯域幅を示す。 Q 値の最大値は 22 から 31、 $Q > 20$ となる帯域は 2.1 GHz から 4.6 GHz であり、広帯域に高い Q 値が実現できていることが分かった。【まとめ】RF CMOS 回路の性能向上のためには、CMOS IC と三次元一体化実装が可能で、許容電流値の大きな MEMS インダクタの利用が有効である。特に、MEMS インダクタは広帯域に高い Q 値が得られることが分かったので、ソフトウェア無線回路などへの応用が有効であると考えられる。

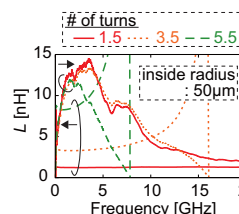


図 1: L と Q の測定結果

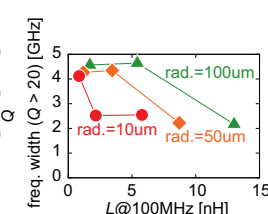


図 2: $Q > 20$ となる周波数帯域幅