



「GaN パワーデバイス向け絶縁膜技術」

- ◇ 日時： 2018年7月30日(月) 13:00~17:15
- ◇ 場所： 大阪府中央公会堂 地下1階 大会議室
市営地下鉄御堂筋線淀屋橋駅より徒歩5分
<http://osaka-chuokokaido.jp/map/>

次世代パワーデバイスとしてGaN基板上縦型パワーデバイスや絶縁ゲート駆動HEMTに注目が集まっている。絶縁ゲート構造は、MOSFETやIGBTなどのデバイスの制御性・信頼性を高める上で不可欠な要素技術である。本討論会では、GaN上への絶縁膜形成プロセス(表面洗浄処理、絶縁膜堆積技術、界面および膜質改善処理など)からデバイス特性・信頼性に関して、様々な候補材料を対象とした実験および計算科学による最新の知見に関する講演をもとに参加者から話題提供を頂きながら活発な議論を行う。

.....プログラム.....

13:00~13:25 GaN 絶縁ゲート構造の進展と課題—絶縁膜・界面・プロセス— 橋詰 保 (北海道大学)

原子層堆積(ALD)法による Al_2O_3 膜と電極形成後の熱処理を用いた Al_2O_3 /GaN構造の界面特性制御に関して説明する。また、 Al_2O_3 ゲート構造をAlGaN/GaN HEMTに適用し、電流線形性が大幅に改善される結果を報告する。最後にGaN系絶縁ゲート構造の現況をまとめ、絶縁膜、界面特性、プロセスに焦点を当てて、解決すべき課題点を議論する。

13:25~13:50 化学溶液洗浄した GaN 表面および絶縁膜/GaN 界面の化学構造・ 欠陥準位密度評価 大田 晃生 (名古屋大学)

GaN 表面および絶縁膜/GaN 構造において、GaN のバンドギャップに相当するエネルギー領域の電子占有状態のエネルギー分布を高感度に計測できる光電子分光手法を解説する。また、 H_2O_2 や NH_4OH によるGaN 表面の洗浄効果や、GaN の電子親和力の評価、リモート O_2 プラズマ支援CVD を用いて作成した SiO_2 /GaN 構造の化学結合状態や電子状態の分析結果を紹介する。

13:50~14:15 GaN 系 MOS デバイスに向けたゲート絶縁膜種の検討 菊田 大悟 (豊田中央研究所)

本報告では、GaN 系MOS デバイスに適したゲート絶縁膜種の候補として、 SiO_2 、 Al_2O_3 、 $AlSiO$ について、各特性の比較検討を行う。 SiO_2 は比誘電率が低いことに起因して、低抵抗チャネルの形成やゲートしきい値変動特性、寿命特性に課題が見られた。 Al_2O_3 は比誘電率が高いため、上記の特性では有利であるが、成膜後の熱処理による結晶化で耐圧低下が引き起こされる。 $AlSiO$ は比誘電率が高く、且つ結晶化が起こりにくいため、上記特性に対して最も有利と考えられる。

14:15~15:00 総合討論 A

15:00~15:15 休 憩

15:15～15:40 ゲート絶縁膜中の不純物制御による GaN-MOSFET の信頼性改善 梶原 瑛祐 (東芝)

窒化ガリウム(GaN)は、高い絶縁破壊耐圧と高い電子移動度を有する材料であることから、シリコン(Si)にとって代わりうる次世代のパワーデバイス材料として期待を集めている。パワーデバイスには安全性の観点からノーマリオフ動作が求められ、GaNパワーデバイスにおいてノーマリオフ動作を実現するための構造がいくつか提案されている。我々はデバイス単体で高速スイッチングを実現できる可能性のあるリセス型、特にゲート膜にSiO₂膜を用いたリセス型MOS構造(Metal Oxide Semiconductor)の開発を進めている。リセス型MOS構造の実現にはいくつかの課題があり、その1つにPBTI信頼性(Positive-Bias Temperature Instability)がある。これは、ゲート部に高バイアスストレスを印加した際に、デバイスの動作閾値電圧がストレス時間の経過に伴って大きく変動してしまうというもので、デバイスの信頼性に関わる問題である。現在までに多くの機関からPBTIに関する報告がなされているものの、PBTIを実用的なレベルまでに改善したという報告例はない。このような状況の中、我々はゲート絶縁膜形成後のポストアニール処理プロセスの開発によってPBTIを大幅に抑制した。解析の結果から、PBTIによる閾値電圧変動量とゲート膜中の膜中不純物、特に膜中水素量との間に相関が示唆され、ポストアニール処理による膜中不純物量の制御がMOS型GaNデバイスの信頼性確立に重要であることが明らかとなった。

15:40～16:05 GaN 基板上における原子層堆積 Al₂O₃ ゲート絶縁膜の信頼性 平岩 篤 (早稲田大学)

ワイドバンドギャップ半導体素子、特にGaN 素子においては高信頼の表面保護とゲート絶縁が大きな課題であり、原子層堆積法により形成したAl₂O₃ 膜に対して期待が大きい。ここでは同膜の信頼性に関し本講演者等が検討した結果について概説する。まず、同膜の電気伝導特性は同膜の帯電が測定中に変化することを考慮する動的空間電荷制限電界放出過程に従うことを説明する。ついで、高温にてH₂O を酸化剤に用い形成したAl₂O₃ 膜がバイアス安定性と絶縁破壊信頼性のいずれにも優れることを述べる。最後に、Al₂O₃ 膜のリーク電流がバイアス安定性と絶縁破壊特性に影響することはなく、これら信頼性を改善する上で考慮する必要がほとんど無いことを明らかにする。

16:05～16:30 GaN MOSFET 用絶縁膜の性能向上指針の理論的提案 白石 賢二 (名古屋大学)

GaN-MOSFET 用の絶縁膜の性能向上の指針について理論的に考察した。その結果、GaN/SiO₂ 界面のバンドダイアグラムを考察することで、n-GaN/SiO₂ 界面に酸化ガリウムが自動的に形成されると同時に伝導体オフセットが大きくなるため、MOSFET のリーク電流を抑制できることが期待できることが分かった。また、GaN-MOSFET 用の Al₂O₃ 絶縁膜に N 原子を添加することでストレス誘起の負の固定電荷を低減できることが分かった。

16:30～17:15 総合討論 B

.....
■参加について: GaN絶縁ゲートパワーデバイス実現のために必要な、絶縁膜形成技術、評価技術、デバイス試作等の研究に関わっている方を主な対象として、全員参加で議論を行う討論会です。情報収集のみの参加はお断りします。WEBから参加申し込みを行っていただく際に、議論できる内容や取り組んでいる研究の概要や提供可能な話題などについて記述いただきます。議論を密に行うため人数を最大50名程度とし、参加申し込みが多い場合は申し込み時の記述をもとに選定させていただきます。

■参加受付: WEB参加受付システム([ここ](https://annex.jsap.or.jp/limesurvey/index.php/857497/lang-ja)をクリック)から参加登録をお願いします。締切7月6日(金)。本案内が印刷物の場合、<https://annex.jsap.or.jp/limesurvey/index.php/857497/lang-ja>よりアクセス下さい。

■参加費: (テキスト代・消費税込) 当日会場にてお支払いください。

先進パワー半導体分科会会員* 2,000円、分科会学生会員 1,000円、一般 4,000円、一般学生 1,000円

■問い合わせ先: 細井卓治(大阪大学, hosoi@mls.eng.osaka-u.ac.jp)、中澤敏志(パナソニック)、上野勝典(富士電機)、五十嵐周(応物事務局, igarashi@jsap.or.jp)