

研究

## 半導体二次元光位置検出器の改良

寺田 由孝・山本 晃永

浜松ホトニクス(株) 〒435 浜松市市野町 1126-1

(1983年4月30日受理)

## An Improvement on Two-dimensional Position Sensitive Semiconductor Detector

Yoshitaka TERADA and Kouei YAMAMOTO

Hamamatsu Photonics K.K., 1126, Ichino-cho, Hamamatsu 435

It is possible to measure the incident light spot position using position sensitive detectors (P.S.D.) which is based on the lateral photoeffect on the semiconductor surface. In the case of two-dimensional position measurements, two types of P.S.D. are available, one of them is called Duolateral P.S.D., and another Tetralateral P.S.D. When compared each other, the former has smaller position error but larger dark current. Therefore it is necessary to develop a new P.S.D. which has small position error and low dark current. In this paper an improved P.S.D. using new structure is introduced. The characteristics of this is compared with conventional P.S.D. s.

## 1. はじめに

半導体検出器によって、照射された入射光の位置を検出する方法としては、多数の小型検出器を並べたり、同一素材上に、いくつかの分離した検出器を作ったりしたものが一般的である。CCD や MOS 型固体撮像素子のような信号処理回路も同一基板上にもつ検出器は、この代表的なものといえる。このような多数個の小型検出器を並べて使用する場合、読出し回路が複雑、検出器の隙間が不感領域となる、位置分解能が小型検出器の大きさに決まるなどの欠点がある。また固体撮像素子のような走査型の信号処理を行なう場合には、検出速度がフレーム時間により決定されてしまい、それ以上の時間分解能は得られない。

これに対し、1個の検出器で走査を行なわないで、照射された光の位置を検出する方法として、半導体表面における“lateral photo effect”<sup>1)</sup>を利用した半導体位置検出器(position sensitive detector; 以下 PSD と略記)がある。以下に PSD の基本構造と動作原理を述べる。まず、フォトダイオードの動作について説明する。

Fig. 1 にフォトダイオードの動作回路と特性を示す。

同図(a)において、PD はフォトダイオード、 $R_L$  は負荷抵抗、 $V_R$  は逆バイアス電圧である。ダイオードの両端の電圧  $V_D$  とダイオードを流れる電流  $I_D$  の関係は、Fig. 1(b)のようになる。この図で(1)の特性は暗中でダイオード特性である。フォトダイオードに光が照射されると(1)の特性の曲線が光量に比例して  $I_D$  軸方向に平行移動し(2)、(3)のようになる。すなわちダイオードと並列に電流源が接続されたのと等価である。一方  $V_D$  と  $I_D$  の関係は、外部回路によって  $V_D = -V_R - I_D R_L$  に制限されるから、この関係を同図中にプロットすると、逆バイアス電圧がゼロの場合は負荷線(load line) I のようになる。この直線の傾きは  $1/R_L$  であり、この直線とフォトダイオード特性との交点が動作点となる。逆バイアス電圧がゼロの場合には光電流によってフォトダイオード自身が順バイアスされ、光電流の一部がダイオードの順電流となって失われ、 $R_L$  を流れる電流は入射光量に比例しない。しかし逆バイアス電圧印加の状態では負荷線IIのようになり、光電流はすべて  $R_L$  を流れるようになる。負荷線IIのような動作を光導電モードの動作と称する。

次に、一次元 PSD を例にして PSD の基本構造と動

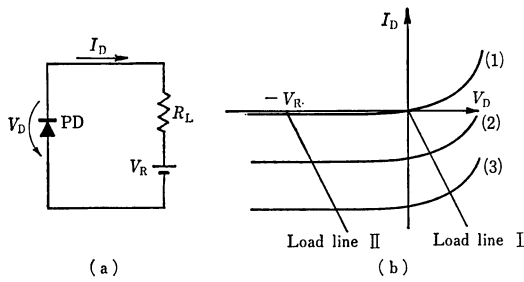


Fig. 1 Characteristics of photodiodes.  
(a) Circuit connection,  
(b) I-V characteristics.

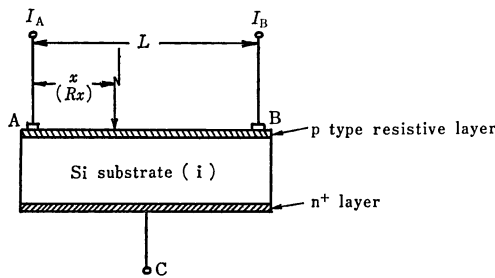


Fig. 2 Schematic structure of one-dimensional P.S.D.

作原理を述べる。PSD の基本構造は、高抵抗半導体の片面が均一な抵抗層により形成されており、抵抗層の両端に信号取出し用の1対の電極が設けられている。表面層はPN接合を形成しており、光電効果により光電流を生成する。表面側に抵抗層をもつ一次元 PSD の断面構造を Fig. 2 に示す。

Fig. 2 において電極 A と電極 B は信号取出し用の電極、また電極 C は基板の電極であり、共通電極として PN 接合に逆バイアスを加えるために用いる。電極 A と B の距離を  $L$ 、抵抗を  $R_L$  とし、電極 A より光の入射位置までの距離を  $x$ 、電極 A からその点までの部分の抵抗を  $R_x$  とする。光の入射位置で発生した光生成電荷は、光の入射エネルギーに比例する光電流として抵抗層に到達しそれぞれの電極までの抵抗値に逆比例するように分割され、電極 A および電極 B より取り出される。表面層の PN 接合は光導電モードで動作している必要がある。そうでないと、光電流の一部は PN 接合の順方向電流として失われる。電極電流  $I_A, I_B$  は、それぞれ次のように求められる。光電流を  $I_0$  として

$$I_A = I_0 \cdot \frac{R_L - R_x}{R_L}, \quad I_B = I_0 \cdot \frac{R_x}{R_L} \quad (1)$$

抵抗層は均一であり、長さや抵抗値が比例するとすれば、式(1)は

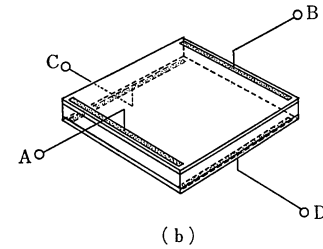
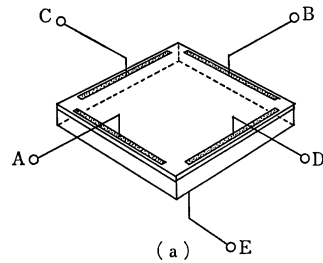


Fig. 3 Schematic structure of two-dimensional P.S.D.  
(a) Tetralateral P.S.D.,  
(b) Duolateral P.S.D.

$$I_A = I_0 \cdot \frac{L-x}{L}, \quad I_B = I_0 \cdot \frac{x}{L} \quad (2)$$

で表わされる。 $I_A, I_B$  の比を求めこれを位置信号  $P_1$  とすれば

$$P_1 = \frac{I_A}{I_B} = \frac{L-x}{x} = \frac{L}{x} - 1 \quad (3)$$

となる。また  $I_A$  と  $I_B$  の差と和を取り、この比を位置信号  $P_2$  とすれば、

$$P_2 = \frac{I_A - I_B}{I_A + I_B} = \frac{L-2x}{L} = 1 - \frac{2x}{L} \quad (4)$$

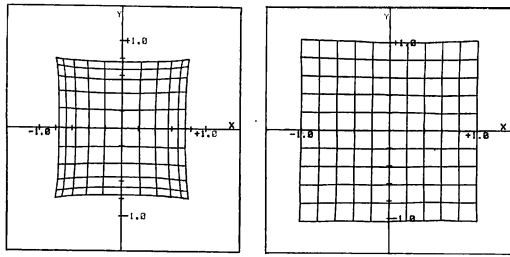
が得られる。このように光強度に無関係に位置信号を求めることができる。

## 2. 二次元 PSD の構造と特性

### 2.1 二次元 PSD の構造

Fig. 3 に二次元 PSD の基本構造<sup>2)</sup>を示す。(a)は Tetralateral PSD という構造である。表面には、電極 A~D の四つが設けられている。PN 接合により光電変換された光電流を、表面に設けられた抵抗層と、電極 (A, B) と電極 (C, D) による2対の直交する電極により4分割する。以後、この構造を表面分割型 PSD と呼ぶ。電極 E は、一次元 PSD と同様、基板電極で、逆バイアス印加に用いる。電極 A~D に流れる電流をそれぞれ  $I_A \sim I_D$  とすると

$$X = \frac{I_A - I_B}{I_A + I_B}, \quad Y = \frac{I_C - I_D}{I_C + I_D} \quad (5)$$



(a) (b)  
**Fig. 4** Image distortion figure.  
 (a) Tetralateral P.S.D.,  
 (b) Duolateral P.S.D.

の演算により位置出力信号を得る。

(b)は Duolateral PSD という構造である。表面と裏面の両方が抵抗層となっており、表面には1対の電極AおよびBがあり、裏面にはそれと直交するように1対の電極CとDが設けられている。基板の表面層あるいは裏面層がPN接合となっており、光電変換された光電流を表面と裏面の両面で分割する。以後、この構造を両面分割型 PSD と呼ぶ。この構造では、表面電極と裏面電極の間に逆バイアス電圧を印加する。すなわち信号電極とバイアス電極が独立ではない。表面の1対の電極AとBの電流を  $I_A, I_B$ 、裏面の1対の電極CとDの電流を  $I_C, I_D$  とすると、式(5)により、光の入射位置の位置出力信号を得る。

**2.2 二次元 PSD の特性と問題点**

**2.2.1 位置出力誤差**

チップサイズ  $15\text{mm}^2$ 、受光面  $13\text{mm}^2$  の二次元 PSD 面上に、 $1\text{mm}$  ピッチで光スポットを照射したときの位置出力特性を Fig. 4 に示す。測定方法は後述する。(a)の表面分割型 PSD では、中心から周辺にいくに従い、対数的な歪<sup>9)</sup>が発生し、周辺での位置出力誤差が大きくなっている。(b)の両面分割型 PSD では、位置出力のピッチはほぼ一定であり、表面分割型 PSD に比べて位置出力誤差はたいへん小さい。

**2.2.2 暗電流**

すでに述べたように、抵抗層によって正しい光電流分割が行なわれるためには、PN接合が光導電モードで動作するよう逆バイアス電圧の印加が必要である。また、応答速度は接合容量が小さいほど速くなるから、やはり逆バイアス電圧の印加が必要である。Table 1 は、2次元 PSD に逆バイアスを印加したときの暗電流(もれ電流)を示したものである。表面分割型 PSD は、Si 基板の裏面を抵抗層として利用しないため、ウェハプロセ

**Table 1** Dark current.

Type	Dark current (nA)		
	Bias-5 V	Bias-20 V	Bias-40 V
Tetralateral	2.5	3.0	3.5
Duolateral	130	330	620

ス中に基板裏面に多量の結晶欠陥を導入し、基板中の重金属や結晶欠陥を裏面近傍に吸収させる、いわゆるゲッタリングが可能である。したがって、基板中の結晶欠陥に起因する生成-再結合電流を減少させることができ、暗電流を小さくすることができる。しかし両面分割型 PSD では、裏面に抵抗層を形成する必要があるため、ゲッタリングがむずかしく表面分割型 PSD と比べて、暗電流が2オーダーあるいはそれ以上大きくなっている。

以上のように、表面分割型 PSD では位置出力誤差が大きい暗電流は小さいのに対し、両面分割型 PSD では位置出力誤差は小さい暗電流が大きい。また両面分割型 PSD は信号端子と逆バイアス印加端子が独立ではなく、出力は(信号分)+(逆バイアス電圧)となるため種々の問題<sup>4)</sup>が生じる。したがって暗電流が小さく、位置出力誤差が小さく、逆バイアス印加の容易な2次元 PSD が望まれる。

**3. 改良型 PSD**

2.2 項で述べたように、暗電流が小さく、位置出力誤差が小さく、逆バイアス印加の容易な2次元 PSD の開発を目的として、PSD の構造を検討した。暗電流が小さく、また逆バイアス印加端子を独立させるためには、表面分割型 PSD のように裏面を抵抗層として使用しない構造にする必要がある。したがって光電流の抵抗層による分割を表面のみで行ない、かつ位置出力誤差を小さくする電極構造を用いなければならない。われわれは以下に示すような電極構造をもつ PSD を試作し、好結果を得たので報告する。

**3.1 電極の原理<sup>9)</sup>**

面積抵抗  $r_0$  のシート中を、ある向きに均一な電流が流れているものとする。このシートに円形の穴をあけると均一な電流は円のまわりで乱される。いま Fig. 5 のように、円の半径を  $a$  とし円の中心  $O$  を通り電流の流れの向きと一致させて  $X$  軸をとる。さらに  $-X$  軸から角  $\theta$  をとる。円周に沿って線抵抗率(単位長さの抵抗値)  $R$  の線抵抗が接続されているとし、円の半径  $a$ 、線抵抗率  $R$ 、面積抵抗  $r_0$  の関係を適当に選んで、電流が、

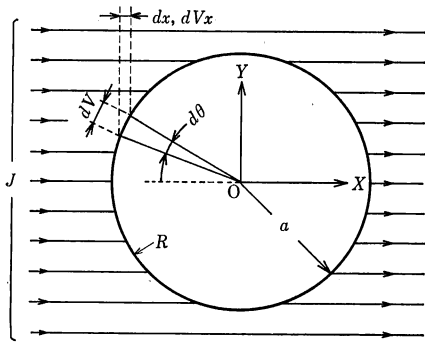


Fig. 5 Basic theory used for designing a new electrode shape.

円形の穴がなかったときのように均一に流れるようになったとする。この均一な電流の電流密度を  $J$  とする。この場合の電流密度は、電流の向きと垂直な単位長さを通過する電流値である。角  $\theta$  の位置での線抵抗に流れる電流  $I(\theta)$  は

$$I(\theta) = Ja \sin \theta \quad (6)$$

である。この電流が、 $d\theta$  による線抵抗を流れるときの電位降下  $dV$  は

$$dV = JRa^2 \sin \theta d\theta \quad (7)$$

となる。一方、円外のシート中を流れる電流による  $X$  方向の電位降下のうち、角度  $\theta$  の位置での  $d\theta$  の角度変化で生じる電位降下  $dV_x$  は、

$$dV_x = Jr_\square dx = Jr_\square a \sin \theta d\theta \quad (8)$$

である。均一な電流は乱されていないから  $dV = dV_x$  である。すなわち

$$JRa^2 \sin \theta d\theta = Jr_\square a \sin \theta d\theta \quad (9)$$

これより

$$R = r_\square / a \quad (10)$$

が求まる。すなわち「面積抵抗  $r_\square$  のシートを流れる均一な電流は、線抵抗率  $R = r_\square / a$  の線抵抗で囲まれた半径  $a$  の穴によって影響を受けない」といえる。

この原理を基にして Fig. 6 の形状の抵抗層を考察してみる。図において  $R = r_\square / a$  とする。端子 1 と 4 を接地し、2 と 3 を電圧  $V$  に保ったとすると、先の原理により面内の電界は均一となる。この状態は、抵抗層が、端子 1, 2, 3, 4 を結ぶ正方形であり、正方形の辺 1-4 と辺 2-3 に沿って電極が形成されている状態と等価であり、それは一次元 PSD の電極構造と同じである。端子 3 と 4 を接地し、1 と 2 を電圧  $V$  に保てば、やはり面内の電界は均一となり、これは、先ほどと  $90^\circ$  回転した一次元 PSD と等価である。このように、二つずつの端子を接続することで一次元 PSD と同等の動作をするこ

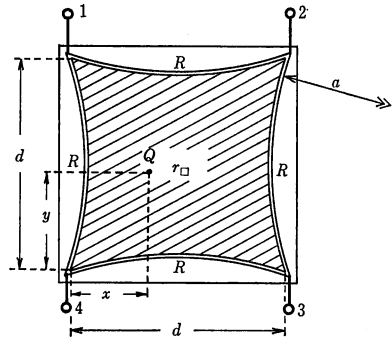


Fig. 6 Geometry of the new electrode.

とが直感的に知れるが、ここで、線形受動回路網における相反の定理によって説明してみる。相反の定理とは「受動回路網の一つの枝路に起電力  $V$  を与えた場合に他の枝路に電流  $I$  が流れたとすれば、逆に、後者の枝路に同じ起電力  $V$  を与えたとすれば、前者の枝路に同じ電流  $I$  が流れる」というもので、線形受動回路網の任意の二つの枝路の間で成立する。Fig. 6 の抵抗層の端子 1 と 4 を接地し、2 と 3 を電圧  $V$  に保つと、面内の電界は均一となるから  $Q$  点の電位  $V_Q$  は

$$V_Q = \frac{x}{d} \cdot V \quad (11)$$

となる。ここで  $Q$  点と接地間に十分大きな抵抗  $R_Q$  を接続すれば、抵抗には

$$I_Q = \frac{x}{d} \cdot \frac{V}{R_Q} \quad (12)$$

の電流が流れる。ここで、相反の定理を用いる。電圧源と電流計を入れ換え、 $Q$  点に  $R_Q$  を通して電圧  $V$  を印加し、端子 2 と 3 を接地すれば、相反の定理により

$$I_2 + I_3 = \frac{x}{d} \cdot \frac{V}{R_Q} \quad (13)$$

となる。ここで  $R_Q$  は十分大きいから  $Q$  点には電流源  $I = V/R_Q$  が接続されたと見ることができ、式(13)を書き換えて

$$\frac{x}{d} = \frac{I_2 + I_3}{I} \quad (14)$$

さらに、 $Q$  点に流入する電流と、端子 1~4 から流れ出る電流の和は等しいから  $I = I_1 + I_2 + I_3 + I_4$  であり

$$\frac{x}{d} = \frac{I_2 + I_3}{I_1 + I_2 + I_3 + I_4} \quad (15)$$

同様にして  $y$  は

$$\frac{y}{d} = \frac{I_1 + I_2}{I_1 + I_2 + I_3 + I_4} \quad (16)$$

抵抗層の中央に、 $X, Y$  の原点を移せば

$$\left. \begin{aligned} \frac{x}{d/2} &= \frac{(I_2 + I_3) - (I_1 + I_4)}{I_1 + I_2 + I_3 + I_4} \\ \frac{y}{d/2} &= \frac{(I_1 + I_2) - (I_3 + I_4)}{I_1 + I_2 + I_3 + I_4} \end{aligned} \right\} \quad (17)$$

となる。したがって上記の演算により、電流源の接続位置の座標が求められる。PSD の場合、電流源は光導電モードで動作している PN 接合に相当する。

### 3.2 素子の試作

n 型 Si 基板を用いて改良型 PSD を試作した。接容量を小さくし、また抵抗層が均一に形成できるように従来の PSD と同じく高抵抗基板を用いた。使用した基板は、n 型 3~5 kΩ・cm である。

Si プレナプロセスによって線抵抗部にホウ素の選択拡散を行ない線抵抗を形成する。実際には線幅のない抵抗は形成できないから近似的に線抵抗と見なせるような線幅をもった拡散抵抗である。次に、線抵抗と電気的に接続されるように、線抵抗部とオーバラップさせて抵抗層を形成する。これは同時に光電変換部となる PN 接合の形成でもある。従来の PSD と同様に、均一性に優れたイオン注入法によって抵抗層を形成し、その面積抵抗が  $r_0 = a \cdot R$  となるように調整された。線抵抗部と抵抗層部が Si 基板と形成する PN 接合の電気的特性と光学的特性も重要である。暗電流が小さく、光電変換感度が高くなるようにする必要がある。試作では、酸化膜を通してイオン注入を行ない、高温 (~900°C) から徐冷するという熱処理によって低暗電流、高光電変換感度の接合を形成した。そして抵抗層の 4 隅に電流取り出し電極を形成し、裏面に共通電極を形成して完成する。チップサイズは従来の PSD と同じ 15 mm<sup>2</sup>、線抵抗部の曲率半径は 25mm である。

### 3.3 改良型 PSD の特性

試作した改良型 PSD の位置出力特性と暗電流を測定し、従来の 2 次元 PSD と比較評価した。また、その他の特性として位置の分解能と応答速度を測定した。

#### 3.3.1 位置出力誤差

位置出力の測定は、赤外 LED によるパルス変調光を PSD 面上に照射し、PSD の出力を演算して得られたデータを集めることによって行なわれる。測定系のブロック図を Fig. 7 に示す。マイクロコンピュータによって制御された X-Y プロッタのペン部に赤外 LED を固定しその位置を所定の位置にコントロールする。この光は、レンズにより PSD 面上に集光される。PSD 面上の 10 mm×10 mm のエリア内を、1 mm ピッチで光スポットが移動するように LED の位置が移動する。すな

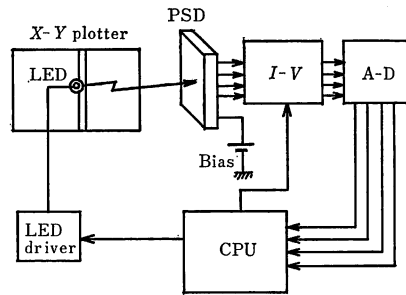


Fig. 7 Schematic representation of the image distortion measuring system.

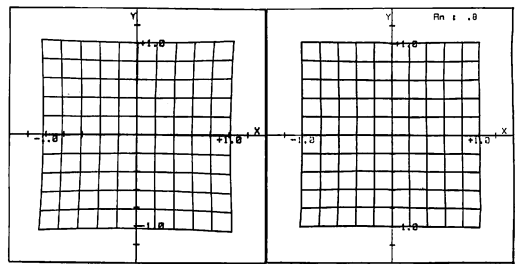


Fig. 8 Typical image distortion figure of the improved P.S.D.s.

わち PSD 面上の 11×11 の正方格子の各格子点に順次スポット光が照射される。各格子点における PSD の出力電流は I-V 変換器により電圧信号に変換される。この変換はパルス変調光とタイミングをとって行なわれ、ホールドされる。電圧信号は A-D 変換の後、デジタル量としてプロセッサに入力され、プロセッサで式(17)の演算を行ない位置信号となる。各格子点における位置信号はメモリに蓄積される。実際には位置信号の収集以前に PSD と LED の移動エリアとの中心合せ、角度合せが必要であるが、すべて自動で行なわれる。プログラムのなかには、入射光量の調整、中心合せ、角度合せ、位置信号収集、位置信号の規格化(後述)、位置出力誤差の計算、位置出力のプロットが含まれている。中心合せ、角度合せは LED 側が行なう。

このようにして得られた位置出力のプロットを Fig. 8 に示す。これは、各格子点での位置出力を直線で結んで示してある。このように従来の表面分割型 PSD に見られた周辺での対数的な歪がなく、 $R=r_0/a$  の関係が満たされれば、位置出力間のピッチがほぼ一定で誤差が小さいことがわかる。しかし  $R=r_0/a$  の関係がくずれる

**Table 2** Maximum position error.

Type	Maximum position error (%)	
	Zone A	Zone B
Tetralateral	1.1	12.1
Improved	0.35	0.7

Zone A :  $r=5$  mm, Zone B :  $r=10$  mm.

と、全体の形がピンクッション型やバレル型になり誤差が増大する。

位置出力誤差を計算するときには、PSD 面上に入力された位置入力の集合（正方格子）と、PSD 出力を演算して得た位置出力の集合（正方格子の写像）とを重ね合わせて比較するときの重ね合せ方が問題になる。最も良い方法は、位置入力の集合とその写像との各点での平均2乗誤差が最小となるように重ねることであろう。しかしわれわれは簡便な方法として正方格子の中心を原点とし、 $X$  軸上+4 mm の格子点と、 $Y$  軸上+4 mm の格子点で入出力位置を重ねて誤差を計算した。誤差は入力座標と出力座標の差  $\Delta X$ ,  $\Delta Y$  を、入力の正方格子の1辺の長さで割った値で表現した。中心から半径 2.5 mm の円内をゾーン A, 半径 5 mm の円内をゾーン B と呼ぶ。

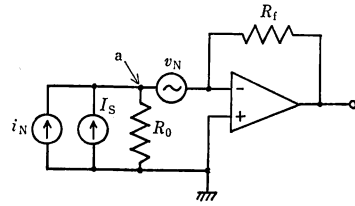
**Table 2** に、代表的な素子のゾーン A 内とゾーン B 内での最大誤差を示す。比較のために従来の PSD を用いて測定した値も示す。ただし、表面分割型 PSD では、中心から  $X$  軸上+2 mm,  $Y$  軸上+2 mm の位置で入出力を一致させて得た値である。

3.3.2 暗電流

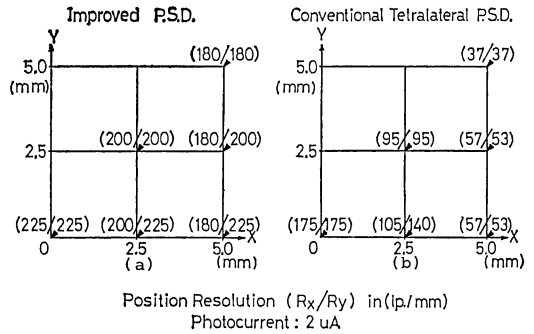
改良型 PSD の暗電流の値は、表面分割型 PSD で測定された値 (**Table 1**) とほぼ同じであった。これは素子の厚さ方向の構造が、表面分割型 PSD と同じであるためである。

3.3.3 位置分解能

PSD を用いて位置を測定する場合の位置分解能<sup>3)</sup>は、PSD の出力端子に発生するノイズや、 $I-V$  変換器のノイズと信号との比でもにも決定される、この様子を **Fig. 9** に示す。図の a 点は PSD の一つの電極を表わしており、 $R_0$  は三つの電極を短絡し、残りの一つの電極との間で測定した抵抗値である。 $R_0$  を PSD の出力抵抗と呼ぶ。 $i_N$  はノイズ電流源であり、素子で発生するノイズのうち熱雑音音が支配的であるとすれば  $\overline{i_N^2} = 4kTB/R_0$  ( $B$  は帯域幅,  $k$  はボルツマン定数) である。また  $v_N$  は  $I-V$  変換器の等価入力雑音電圧である。他



**Fig. 9** Representation of noise current by equivalent input noise sources.



**Fig. 10** Experimental position resolution plotted with light spot position.  
(a) Improved P.S.D.,  
(b) Tetralateral P.S.D.

のノイズ源は  $R_0$  と無関係であるので考えない。 $v_N$  によって  $I-V$  変換器に入力されるノイズ電流は  $v_N/R_0$  であるから  $R_0$  が大きいほど S/N がよくなり位置分解能が向上する。また当然、光電流が大きいほど位置分解能がよい。

われわれは、アナログ系位置演算装置を用いて、位置出力信号とそれに加わったノイズによって位置分解能を計算した。光電流は  $2 \mu A$  に調整され (光量を可変)、素子には、さまざまな出力抵抗のものが使用された。出力抵抗として  $R_0=6.7 k\Omega$  の素子の測定結果を **Fig. 10** に示す。これは光の入射位置に対して示されている。図の原点は素子中央に相当する。また参考のために同図 (b) には同じ値の出力抵抗をもつ表面分割型 PSD のデータも示した。表面分割型 PSD を用いた位置演算では、**Fig. 3 (a)** と式 (5) からわかるように光電流を  $X$  演算用と  $Y$  演算用に分割しているため、また、入射光の位置により  $X$  演算用と  $Y$  演算用の分割比が変化するため、位置分解能に入射光位置依存性があるのに対し、改良型 PSD では  $X$  演算,  $Y$  演算とも全光電流を用いるため、入射光位置依存性が小さく、分解能の値そのものも表面分割型より優れている。

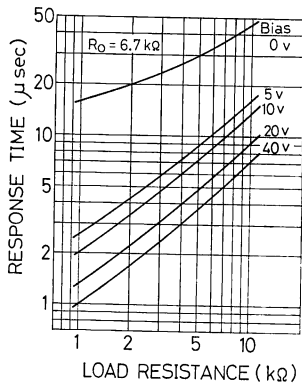


Fig. 11 Response time characteristics dependence on load resistance and reverse bias voltage.

### 3.3.4 応答速度

PSD の四つの出力端子を短絡し、中央部に  $1\text{ mm}^{\phi}$  のステップ変調光 ( $\lambda \approx 6,550\text{ \AA}$ ) を照射して応答速度を測定した。この場合、PSD は直列抵抗の大きなフォトダイオードと考えられる。負荷抵抗と逆バイアス電圧を変化させたときの出力電圧 (負荷抵抗両端の電圧) の 10%~90% の立上り時間を Fig. 11 に示す。逆バイアス電圧が十分大きく、光生成キャリアはすべて空乏層内で発生するとすれば、立上り時間は接合容量と負荷抵抗による CR 時定数で決定される (厳密には分布定数回路で PSD は表現される<sup>6)</sup>)。実質的な負荷抵抗は素子自身の

直列抵抗を含むから、出力抵抗  $R_0$  が小さいほど応答速度は速くなることに注意する必要がある。

## 4. あとがき

二次元 PSD の特性を改良するため、素子構造および電極構造について検討し、新しい電極構造をもつ素子を試作した。その諸特性を測定して改良型 PSD が、表面分割型 PSD と両面分割型 PSD の両者の長所を兼ねそなえた素子であることがわかった。バイアス印加の端子が独立し、暗電流が小さく、位置出力誤差が小さいという性質は PSD の応用上きわめて有利である。現在までに、従来の PSD を用いて種々の光学装置<sup>4,7)</sup>が開発されてきたが、今後、改良型 PSD によって新たに高性能な光学装置が開発されることを期待する。

## 文 献

- 1) R. B. Emmons: Solid-State Electron., **10** (1967) 505.
- 2) D. J. W. Noorlag and S. Middelhoek: Solid-State Electron Devices, **3** (1979) 75.
- 3) G. W. Franser and E. Mathieson: Nucl. Instrum. Methods, **179** (1981) 591.
- 4) 犬塚英治, 黒野剛弘, 山本晃永, 土屋 裕: テレビジョン学会全国大会 (1981) p. 407.
- 5) M. Lampton and C. W. Carlson: Rev. Sci. Instrum., **50** (1979) 1093.
- 6) C. A. Klein and R. W. Bierig: IEEE Trans. Electron Devices, **ED-21** (1974) 532.
- 7) 倉沢一男, 大橋義春, 袴田祐治, 山本晃永, 島 晴久: テレビジョン学会技術報告 (1979) p. 27.