

# 解説

## 光演算用機能デバイス

笠原 健一

日本電気(株)光エレクトロニクス研究所 〒213 川崎市宮前区宮崎 4-1-1

(1989年4月12日受理)

### Optical Functional Devices for Photonic Processing

Kenichi KASAHARA

Opto-Electronics Research Laboratories, NEC Corp.,  
4-1-1, Miyazaki, Miyamae-ku, Kawasaki 213

#### 1. はじめに

高速大容量処理に光を用いようとする理由は、1) 光ビーム同士の非干渉性による超並列性、リード線が不要なことによるマルチ・イン/アウト特性や高速性、さらには、2) サブ ps の超短パルス発生等による超高速性、3) 波長、周波数多重の利用、4) 光位相共役効果等の光固有の現象がもつ潜在能力への期待、にある。

光演算用のデバイスとしては、光メモリ、論理、スイッチ、増幅、変調機能をもった素子が必要であり、また、光接続を実現するための機能素子も重要となる。高速で消費電力の少ない光メモリは、システムの中で光信号間のタイミングをとるためのバッファとしても重要であり、また、光論理素子は光入力レベルで閾値処理を必要とする光ニューロシステム等でも重要となる。光演算デバイスとしては、高速性と並列性を両立できるデバイス構造が望ましく、それには高速かつ低消費で動作し、構造的に均一性、再現性に優れたものであることが要請される。高速化に必要な素子微細加工技術や集積化技術の蓄積度を考えると、光半導体素子をベースとした構成が望ましい。本稿では、まず代表的な半導体光演算デバイスについて述べ、次に筆者らが研究を進めている面入出力光電融合素子の素子概念、構造、特性、応用、および今後の課題について述べる。

#### 2. 半導体光演算デバイスの種類

光演算に必要な光スイッチ、メモリ、論理等の機能は光入出力間に光双安定性や微分利得特性を作り出すこと

によって実現されており、それらは非線形光学特性を有する媒質と光(電気)掃選によって得られている。現在研究されている主要な光演算デバイスは大別すると、光入力信号に対してパッシブな、1) 半導体エタロン、2) SEED と、アクティブな、3) 面型光電集積/融合素子、4) 双安定半導体レーザーとなる。これらについてはいくつかの解説が成されている<sup>1,2)</sup>。

##### 2.1 半導体エタロン

半導体エタロンは、光入力により屈折率が変化する媒質を内部に挿入した構造となっており、分散型光双安定と呼ばれている。速度の点から自由キャリアまたは励起子が関与した波長域での屈折率変化を利用するものに関心がもたれている。

図1のような構造で、励起子近傍の波長で入射光強度を増していくと、発生したキャリアによる遮蔽効果が励起子吸収に飽和が生じる。そして、屈折率が非線形的に変化し、透過光を観測すると双安定状態が現われる。GaAs/AlGaAs エタロン(フィネス  $F > 50$ )で、光束径  $10 \mu\text{m}\phi$  以下の制御光を使い、 $3 \text{ pJ}$  のスイッチングエネルギー、on/off 比 5:1、82 MHz の繰返し速度で NOR 等の論理演算が実現されている<sup>3)</sup>。

半導体エタロンの応答の立下り時間はキャリア寿命で制限される。これを短くするために意図的に表面再結合を増す構造とすることによって 30 ps 程度まで短縮できており、これによって 14 GHz の高繰返し動作が得られている<sup>4)</sup>。さらに、光シュタルク効果による非線形性を使えば 1 ps 以下の高速動作が得られるが、それには高パワーの制御光が必要となる。

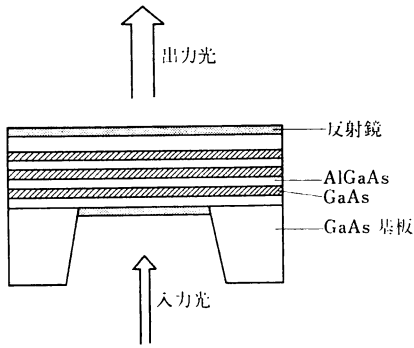


図 1 GaAs/AlGaAs MQW を用いた半導体エタロン

半導体エタロンは構造が簡単で、2次元的な集積化が容易であり、また光制御による動作が可能であるが、欠点の一つは設計どおりの素子厚に製作することが難しい点にある。GaAs/AlGaAs系、InGaAs/InAlAs系<sup>9)</sup>エタロンの厚さは光吸収を考えると約1μmは必要であり、十分な on/off 比を得るためには  $F(=\Delta\nu/\Delta\nu_{1/2}:\Delta\nu$  自由スペクトル間隔,  $\Delta\nu_{1/2}$  透過率がピーク値に比し 1/2 におちる二つの周波数間隔) は 100 ぐらい必要である。

制御光の強度を低くするためには、エタロンの透過スペクトル上で、山と谷との間の遷移領域近くにくるように波長を設定しなければならない。この波長設定を  $\Delta\nu_{1/2}$  の 1/10 の精度で制御しようとするとは波長の3桁目を制御しなくてはならない。エタロン厚でいえば約10Åのところを厳密に抑えて作らなければならない。そうしないと設計どおりの透過変調特性が得られないことになる。また、励起子吸収近傍での屈折率等の光学特性について精密な設計データが必要となるが、それらはまだ不十分である。

2.2 SEED (Self-Electro-Optic-Effect Devices)

多重量子井戸 (MQW) 中の励起子準位の大きな量子閉じ込めシュタルク効果 (QCSE) を用い、外部電子回路の掃選効果によって光吸収を変化させ、光双安定特性を得るものである。応答速度は素子の容量  $C$  と外部電子回路の抵抗  $R$  による  $CR$  時定数で決まる。動作波長域は励起子吸収を使うので約10nmである。GaAs-MQW を  $i$  層に入れた pin ダイオード (素子径 100μmφ) に抵抗を介して逆バイアス電圧をかけ、波長約850nmの測定で、48pJのスイッチングエネルギー、on/off 比約2:1、30nsの応答速度で光双安定動作が得られている<sup>9)</sup>。単位面積当りのスイッチングエネルギー

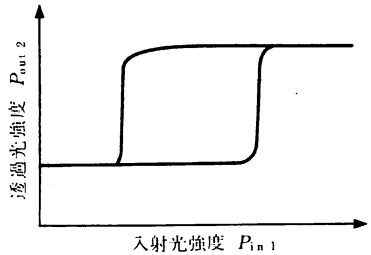
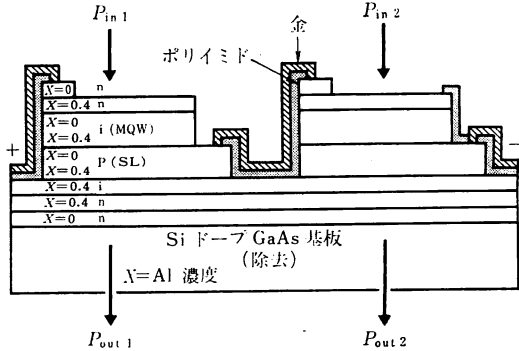


図 2 S-SEED の構造とその双安定特性

は 6.1 fJ/μm<sup>2</sup> となる。SEED の問題点の一つは on/off 比が大きく取れない点である。

SEED には diode-biased SEED (D-SEED)<sup>7)</sup>, symmetric-SEED (S-SEED)<sup>8)</sup>, F-SEED<sup>9)</sup> 等いくつかの変形 SEED が提案されている。D-SEED は MQW pin フォトダイオードに抵抗としてのフォトダイオードを層厚方向にモノリシックに形成した構造をしている。フォトダイオードの逆方向  $I-V$  特性を使うので、抵抗値としては大きくなる。可視光をフォトダイオードに入力し、その光強度を変えて抵抗値を変化させることによって、赤外光のスイッチングパワーを変化させることができる。

D-SEED を 6×6 アレイ化した素子を使って光アドレスが可能な空間変調器が試作されている。S-SEED は 2 個の MQW pin ダイオードを並列状に配置しており、回路的には直列に接続した構造となっている (図 2)。制御光、信号光をそれぞれ別々の MQW pin ダイオードに入力させることにより、光のセット、リセット動作ができる。F-SEED は MQW pin ダイオードに FET を集積化しており、3 端子光増幅器として動作する。これなどは積極的に電子素子を取り込み、機能を拡張しようという方向と考えられる。

SEED の応用としては、さまざまな試みが報告されており、反射型 SEED をクロスオーバー型の光接続のノー

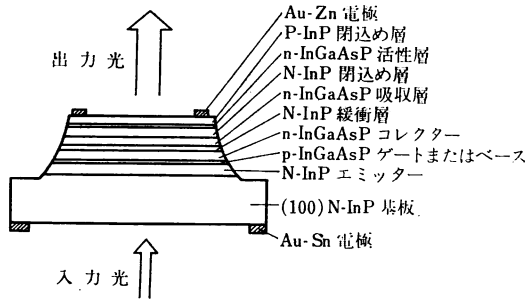


図3 LED/HPT 垂直集積素子

ドに用いてカスケード化する試みや、光リングカウンタ、光シフトレジスタなども報告されている。

### 2.3 面型光電集積素子

フォトダイオード、抵抗、半導体レーザー (LED) 構成による光双安定レーザー<sup>10)</sup>や、InGaAsP/InP 系 LED と、HPT とを縦型に集積化した素子 (図3) などが実現されている<sup>11)</sup>。文献11) の例では内部光帰還によって電流-電圧特性に生ずる負性抵抗領域を用いて光双安定や微分特性が得られ、光双安定、光スイッチング、光増幅の三つの機能が実現されている。そして、このような考え方に基づいた光機能素子が OEID として提案されている。また、この素子では光増幅率を上げるために発光部を内部ストライプ型 LED とし、HPT と空間的に分離した構造とすることによって内部光帰還を抑制する構造が報告されている<sup>12)</sup>。

### 2.4 双安定半導体レーザー

双安定 LD の特徴は、光利得をもつことから大きな fan-out がとれ、on/off 比が大きく取れる点にある。また、スイッチング速度はサブ ns~ns 程度である。立下り速度は、リセット時に吸収領域からキャリアを吸い出すことによって 170 ps まで短縮できる<sup>13)</sup>。波長の異なる 2 光入力を注入して、NOT, NAND, NOR 等の機能を共振波長からの適当な離調によって制御できることが解析と実験によって示されている<sup>14)</sup>。セット光波長を過飽和吸収域におき、リセット光波長をそれよりも長波長側において過飽和吸収域で吸収されにくいようにしておく、セット光で on させた後、リセット光で off させることができる<sup>15)</sup> (図4)。リセット光の注入で利得領域のキャリア濃度を減らし、発振光のモード利得を減少させることで off させられる。セット、リセットに用いた注入光の波長はそれぞれ 1.3044, 1.3154  $\mu\text{m}$ 、強度は 40, 120  $\mu\text{W}$ 、パルス幅は 20, 25 ns で全光形のフリップフロップ動作が実現されている。

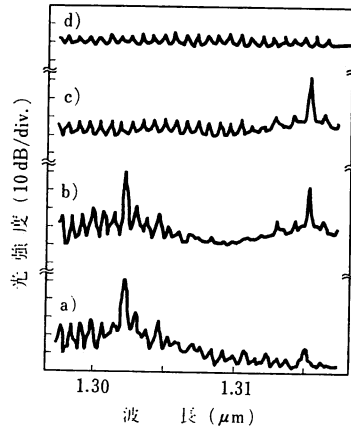
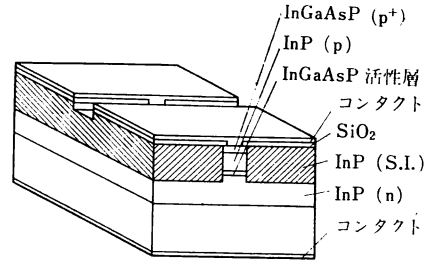


図4 双安定半導体レーザーの構造と光注入によるスペクトル変化  
注入光強度は、a)0, b)60, c)280, d)0  $\mu\text{W}$

双安定半導体レーザーでは特性が温度に敏感であるために、高精度の温度制御が必要となる。光出力におけるヒステリシス特性と閾値特性を利用した AND 演算の応用として、光データ列から任意のデータをフレーム光に重畳させて取り出し、光信号の形で一時保有するという光データラッチ機能が実現できる<sup>16)</sup>。この例では  $\pm 0.02^\circ\text{C}$  精度の温度制御を双安定 LD とデータ光 (含フレーム光) 両方に対して行ない、50 Mbit/s RZ の光データ列から 4 ビットごとにフレーム光を重畳させることによってデータ光が 12.5 Mbit/s RZ 光信号に変換されて取り出されている。 $10^{-9}$  以下の符号誤り率を得るにはデータ光源の温度変動を 0.7 $^\circ\text{C}$  (波長換算 0.7 $\text{\AA}$ ) 以下にする必要がある。誤り率  $10^{-9}$  以下を確保するためのデータ光パワーの許容変動幅は 29  $\mu\text{W}$  (17 dB)、またデータ光源の温度が 0.5 $^\circ\text{C}$  高くなった場合のデータ光パワーに対するパワーペナルティは 11  $\mu\text{W}$  (0.8 dB) であった。

表1に各種、光演算用機能デバイスの特徴の比較を示してある。

表 1 光演算用機能デバイスの比較

		半導体エタロン <sup>4)</sup>	SEED <sup>6)</sup>	VSTEP <sup>19,20)</sup>	双安定半導体レーザー <sup>13)</sup>
論理型		正/負有	負有	正無	正無
位相保存					
速度		14 GHz	~30 Mbit/s	170 Mbit/s	500 Mbit/s~2 Gbit/s
消費電力	光書込み	10~20 pJ	48 pJ	26 fJ	80 fJ
	保持	~100 mW	~50 $\mu$ W	2 $\mu$ W	~100 mW
消光比		7 dB	3 dB	>20 dB	>20 dB
動作波長域		~nm	~10 nm	< $\lambda_g$	~20 nm (共振特性有)
温度制御		—	—	20~30°C	~ $\pm$ 0.1°C
特性の制御に必要な素子パラメータ		エタロン厚さ	—	nゲート層キャリア濃度	微分利得/吸収係数 etc.
必要精度		~1/1000	—	~1/10	~1/100

### 3. 面入出力光電融合素子

#### 3.1 pnpn-VSTEP

光メモリ/論理といった半導体を使った光機能素子で、高速性、低消費電力性、素子サイズ、あるいは特性の均一性が全て満たされた素子は実現されていないのが現状である。面入出力光電融合型の光機能素子 (VSTEP: vertical to surface transmission electro-phonic device) は、光子と電子の両者の活用を図ることによって、このような諸要件を得ようとする並列光素子の概念である。光電融合構造により、たとえば、光メモリの実現に必要な光非線形特性を得ることによって、少なくとも、現在、提案されているような全光型素子では得られないような高い制御性で非線形特性が得られる。そのことは、集積化の設計を可能で容易とする。以下では、pnpn 構造<sup>17,18)</sup>の VSTEP 素子を中心にそれを使った光接続、および応用について述べる。

図 5 に pnpn-VSTEP の断面構造と  $I-V$  特性を模式的に示してある<sup>19)</sup>。MBE 法で半絶縁性 GaAs 基板上に n-GaAs, n-Al<sub>0.4</sub>Ga<sub>0.6</sub>As, n-GaAs( $d=1 \mu\text{m}$ ,  $n=1 \times 10^{17} \text{cm}^{-3}$ ), p-GaAs( $d=50 \text{\AA}$ ,  $p=1 \times 10^{19} \text{cm}^{-3}$ ), p-Al<sub>0.4</sub>Ga<sub>0.6</sub>As, p-GaAs が形成されている。図 6 は pnpn-VSTEP を駆動させるための基本的なタイミング図を示したもので、光書込み、記憶保持、光読み出し、消去の四つのモードから成る。

光書込み時には、電氣的にバイアス電圧を加えておいた状態で光信号を入力させる。光書込み時には、通常はバイアス電圧を閾値電圧  $V_s$  以下に設定し、そこに光を

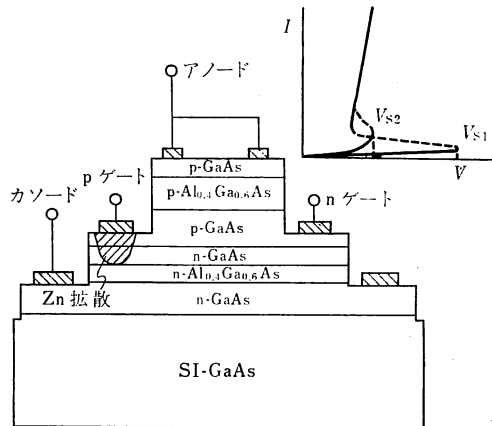


図 5 pnpn-VSTEP の断面構造と  $I-V$  特性

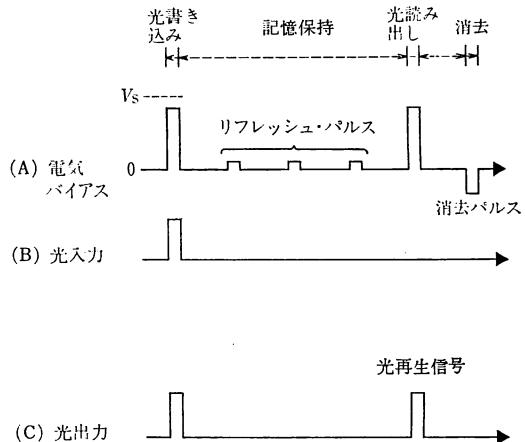


図 6 タイミング図

入射させてスイッチ・オンさせる。そのときの、光のスイッチング・エネルギー  $P_s$  としては、 $30\ \mu\text{m}\phi$  の素子で  $0.9\ \text{pJ}$  となる。 $P_s$  の値はさらに、バイアス電圧を閾値電圧以上に設定し、スイッチングに必要なキャリアの一部を電氣的に注入するという駆動方法により、 $26\ \text{fJ}$  (書き込み時間が  $10\ \text{ns}$  のとき) に低減できる<sup>20)</sup>。スイッチ・オンに光と電気を両用することによって、必要な光エネルギーを低減しようとするもので、VSTEP の考え方の動作モードへの一つの展開と言える。

記憶保持時に要する保持電力はダイナミック動作によって低く抑えられる。バイアス電圧をゼロ近くまで下げ、正のリフレッシュパルスを一定時間間隔で加える。それによって電氣的 on 状態を維持し、必要時には高いバイアス電圧を加えて、発光させるという光のダイナミック動作が実現できる。このような動作モードにより低消費の光メモリ保持ができる。 $V_s$  は  $2.4\ \text{V}$ 、保持電圧  $V_H$  は  $1.6\ \text{V}$  の素子に対しリフレッシュ・パルス (約  $0.2\ \text{V}$ ,  $7\ \mu\text{s}$  間隔) を加えたときの保持に要する全電力は  $2\ \mu\text{W}$  であった。この値は従来報告されている双安定半導体レーザーを使った光メモリの保持電力、数十  $\text{mW}$  と比べ、4桁近く低い。光読出し時には再び電氣的なバイアス電圧を加える。光の立上り速度は図5の構造では  $20\ \text{ns}$  であるが n 型ゲート層の n-GaAs 層を高濃度と低濃度の2層にした構造とすることにより  $6\ \text{ns}$  と高速化できる<sup>20)</sup>。

消去は過剰キャリアの引き出し用のゲート電極を設けた4端子構造で、アノード側に負の電圧を加えることにより、約  $1\ \text{ns}$  の時間でスイッチ・オフできる。

64 ( $8\times 8$ ) 個の pnpn-VSTEP 素子から成る集積素子で特性の均一性を調べた例を図7に示してある<sup>21)</sup>。 $V_s$  の測定で、64 素子中約 95% に当たる 61 素子は、 $1.97\sim 2.02\ \text{V}$  の範囲に集中していることがわかる。特性のばらつきは、成長層の層厚、濃度のばらつき程度に抑えられ、MBE 成長の均一性をそのまま特性に反映でき

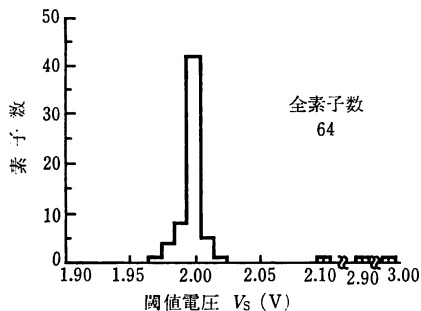


図7 閾値電圧の均一性

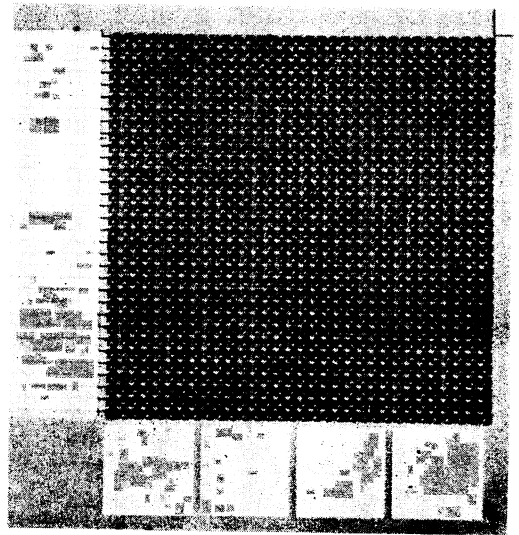


図8 1 kbit VSTEP 集積化素子

る。試作した素子の  $V_s$  のばらつきは 2% 以下と良好であった。 $P_s$  のバイアス電圧  $V_b$  依存性を測定した結果からすると、マトリクス内の 95% に当たる素子は  $P_s=2\sim 4\ \text{pJ}$  でスイッチングできると考えられる。この VSTEP マトリクスを用い、全素子光並列書き込み・記憶保持・読出し動作が実現されている。さらに、 $1\ \text{mm}$  角の GaAs 基板上に VSTEP 素子を 1024 ( $32\times 32$ ) 個集積化した素子が製作されている(図8)。これは立体的構造をもつ光素子間の配線を可能にする微細化配線技術により、素子サイズを  $30\ \mu\text{m}\times 30\ \mu\text{m}$  まで小さくできたことによるものである。光コンピュータの研究には素子開発の面で化合物半導体の集積微細加工技術の開発が必然的に重要になってくる。

### 3.2 光接続への応用

光並列処理のなかで光のもつ接続性は多数の入出力配線が必要とする並列演算やニューラルネットワークの実現に有効な手段となる。光接続と一口に言ってもさまざまな形態が考えられ、それを実現するにも半導体等の素子で行なうか、あるいは光学系で行なうかアプローチの仕方も多様である。

光メモリ/論理素子としては、従来、1 光出力で、その出力光が入力光に対し同一方向に射出されるものが多く報告されている。しかしながら、出力光が空間的に異なる方向に何本か取り出せ、それらが外部からの制御で可変になれば、たとえば、複数の光出力ビームの一括シフトが可能となり、パターン処理等への応用ができる。

図9はこのような機能をもつ pnpn-VSTEP 素子のバリ

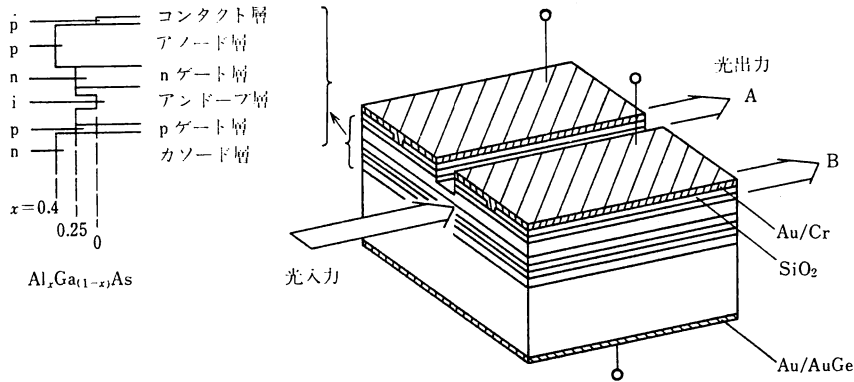


図 9 1入力-2出力 VSTEP 集積化素子

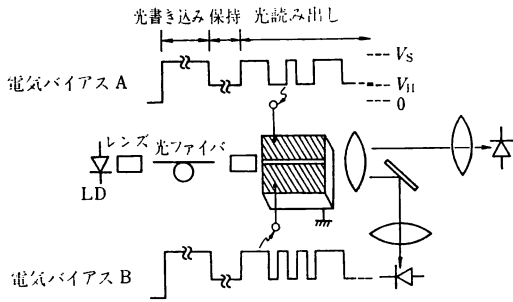


図 10 チャンネル切換え実験

エーシジョンの一つである<sup>22)</sup>。誘導放出モードで端面発光する1入力-2出力の光メモリ/論理素子として働き、光出力を2出力間で高速に切り換えることができる。

図 10 にチャンネル切換え実験の測定系を示す。実験は、①光ファイバー、ロッドレンズを用い素子の一方の端面から光 ( $\lambda_{in}=780\text{ nm}$ ) を入射させる。そして、そのタイミングに合わせ両セグメントに  $V_S$  以下の電圧 (書き込み電圧) を印加して on 状態とし、光情報を書き込む。②いったん素子電圧をホールディング電圧 ( $V_H=1.6\text{ V}$ ) 近くまで落として低消費電力で on 状態を保持させておく、③A, B 同時に、あるいは交互に読み出し電圧を加えて、もう一方の端面から出力光を取り出す、を行なった。A, B 同時にも、また、片方からだけでも読み出しができ、 $2.5\text{ ns}$  の速度で出力チャンネルの切換えが実現されている。また、セグメント A には発振するだけの電圧をかけ、セグメント B に  $V_H$  程度の電圧を印加した状態における光出力のクロストークは、約  $30\text{ dB}$  であった。面入出力化は  $45^\circ$  全反射ミラーを形成することによって行なった。

図 11 は VSTEP 素子と空間変調素子を用いたクロスバ型並列光接続素子の原理を示してある<sup>23)</sup>。VSTEP

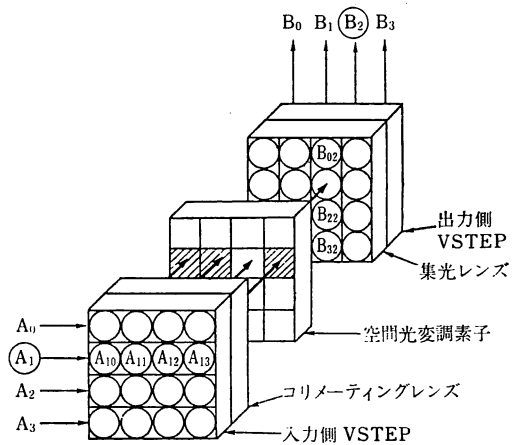


図 11 VSTEP を用いた光接続

素子が半導体基板上で一方にモノリシックにつながっており、それが複数個並んだアレイから成るチップが、それぞれ直交するように対面させて配置されている。入力  $A_i$  によって入力面の  $X$  方向の素子  $A_{ij}(j=0\sim3)$  が同時に発光し、出力面の素子  $B_{ij}$  に集光される。一方、出力面では  $Y$  方向の素子が接続されており、出力  $B_j$  には  $Y$  方向の素子  $B_{ij}(i=0\sim3)$  の入射光量の総和が出力される。このとき、入力面と出力面の間に空間光変調素子を挿入し、各素子に対応する部分の振幅透過率  $W_{ij}$  を独立に変化させると、出力  $B_j = \sum_i W_{ij} A_i$  が得られ、Hopfield モデルの基本構成が実現できる。 $8 \times 8$  個の素子が配列されている2次元 VSTEP アレイを用いて基本動作が確認されている。

並列積和演算を行なう構成としては、従来、円筒レンズを使った構成が知られている<sup>24)</sup>。それと比較した場合、図 11 の構成は円筒レンズが要らずに固体化できる点が特徴である。さらに、素子数が大きくなったときに

は接続が無理なくできるので、光接続損失を低減できる可能性があり、有利となる。図11の構成では、Hopfieldモデルで必要な受け側の閾値機能を、受光側VSTEPで行なわせることができる。このVSTEPは、閾値以上の光入力で発光するようになるので、送、受の役割を交互に切り換えれば、二つのVSTEPプレーン間で解に集束させていくような装置構成も原理的には考えられる。

#### 4. おわりに

汎用的な光プロセッサに加えて光ニューロコンピュータ等の具体的検討が活発に進められている<sup>25,26</sup>。光の特質を十分に利用した光情報処理システムを実現するためには、新しい光機能素子の開発が不可欠となる。

SEEDは、AT & T Bell研において、応用面でも光演算だけでなく、光タイミング抽出などの伝送用の光機能素子として研究が成されている。双安定半導体レーザーは主に光交換用の信号処理素子への応用という観点から研究開発が成されている。

VSTEP素子においては、今後、NOT、シフト等に相当する新しい機能や光接続の検討を進めていくことが、応用実証を進めていくうえで重要となる。これらの機能は、VSTEPでは、全光型素子に比べて実現しやすいのではないかと考えられる。1 kbitの素子数でチップ化ができるようになってきており、それらを応用実証の場で定量的に評価検討していくことがこれからの課題と考えられる。

#### 文 献

- 1) 佐々木昭夫: O plus E, No. 98 (1988) 69.
- 2) 河口仁司: 信学技報, OQE 87-164 (1988).
- 3) J. L. Jewell, *et al.*: Appl. Phys. Lett., 46 (1985) 918.
- 4) Y. H. Lee, *et al.*: Appl. Phys. Lett., 49 (1986) 486.
- 5) H. Kawaguchi, *et al.*: Electron. Lett., 23 (1987) 1013.
- 6) D. A. B. Miller, *et al.*: IEEE J. Quantum Electron., QE-21 (1985) 1462.
- 7) D. A. B. Miller, *et al.*: Appl. Phys. Lett., 49 (1986) 821.
- 8) A. L. Lentine, *et al.*: CLEO, PDP ThT 12-1 (Baltimore, 1987).
- 9) D. A. B. Miller, *et al.*: CLEO, TuE 1 (Anaheim, 1988).
- 10) Y. Ogawa, *et al.*: Jpn. J. Appl. Phys., 20 (1981) L646.
- 11) A. Sasaki, *et al.*: IEEE Trans. Electron Devices, ED-29 (1982) 1382.
- 12) A. Sasaki, *et al.*: IEEE J. Lightwave Technol., LT-6 (1985) 1264.
- 13) 富田章久, ほか: 昭和62年春季応用物理学会, 29-ZH-8 (1987).
- 14) H. Kawaguchi, *et al.*: Opt. Lett., 12 (1987) 513.
- 15) 小田川哲史, ほか: 昭和63年電子情報通信学会秋季全国大会, C-166 (1988).
- 16) 六川裕幸, ほか: 平成元年電子情報通信学会春季全国大会, C-408 (1989).
- 17) R. J. Malik, *et al.*: Electron. Lett., 16 (1980) 836.
- 18) G. W. Taylor, *et al.*: J. Appl. Phys., 59 (1986) 596.
- 19) K. Kasahara, *et al.*: Appl. Phys. Lett., 52 (1988) 679.
- 20) 田代義春, ほか: 平成元年電子情報通信学会春季全国大会, C-411 (1989).
- 21) 田代義春, ほか: 昭和63年電子情報通信学会秋季全国大会, C-167 (1988).
- 22) Y. Tashiro, *et al.*: Appl. Phys. Lett., 54 (1989) 329.
- 23) 河合 滋, ほか: 昭和63年秋季応用物理学会, 6 a-M-4 (1988).
- 24) たとえば, D. Psaltis, *et al.*: Opt. Lett., 10 (1985) 98.
- 25) 谷田貝豊彦: 信学技報, OQE 87-168 (1988).
- 26) 太田 淳, ほか: 光学, 17 (1988) 550.