

解説

位相シフト技術

岡崎 信次

(株)日立製作所中央研究所第3部 〒185 国分寺市東恋ヶ窪 1-280

(1991年4月2日受理)

Phase Shifting Technology

Shinji OKAZAKI

Central Research Laboratory, Hitachi Ltd., 1-280, Higashikoigakubo, Kokubunji 185

1. はじめに

半導体集積回路素子の高集積化は、1970年に1キロビットのメモリーが開発されて以来、2ないし3年に4倍という速さで進んでいる。この間、デバイスの最小寸法も各世代約0.7倍という微細化が続いている。このため、初め10 μm 以上であった最小寸法が、今ではサブミクロンレベルにまで達している。この微細化の牽引車の役割を果たしたのは、パターンを作り出すリソグラフィ技術であった。中でも光を用いたリソグラフィ技術がその中心であったといえよう¹⁾。

当初光を用いたリソグラフィ技術は2 μm 程度が限界であろうといわれ、光に変わる新しいリソグラフィ技術の研究が盛んに行われた。それまでの光リソグラフィ技術は1:1の密着露光方式が主流であり、一部に1:1の投影露光法が利用されていたに過ぎない。ところが縮小投影技術がこれらの技術にとって代わってからは微細化が順調に進んだ。

初めに開発が進んだのは縮小転写光学系である。一般によく知られているように解像度Rは次のレーリーの式で表される²⁾。

$$R = k_1 \times \lambda / \text{NA}$$

ここでは k_1 はレジスト材料やプロセスで決まる比例定数、 λ は転写波長、NAはレンズの開口数である。

まずこのレンズの開口数(NA)を大きくする努力が光学メーカーを中心に進められた。初期の縮小投影レンズのNAは0.3程度であったが、0.35、0.4、0.45と大きくなり、最近では0.5を越えるNAのレンズが入手可能である。

このようにNAが大きくなると共に解像性は高まってきたが、問題となったのは急速に小さくなった焦点深度である。焦点深度DOFも解像度と同様に次の式で与えられる。

$$\text{DOF} = k_2 \times \lambda / \text{NA}^2$$

ここで k_2 は k_1 と同様の比例定数である。

焦点深度はこの式からもわかるように高NA化と共に急速に小さくなる。ところがデバイスの高集積化は、小さな面積に多くの機能をつめ込むことを要求するため、デバイス構造そのものが複雑化する結果となる。このため、従来は比較的簡単で平坦な構造であったデバイス構造も、最近では、何層も積み上げられ、表面の段差が大きい複雑なものが使われている。この結果微細化が進んだにもかかわらず、焦点深度は従来と同等のものが要求されている。

この問題に対処するため、波長を従来のg線(436nm)からi線(365nm)へと短波長化する動きも進められているが、これからの64MビットDRAMといった0.3 μm レベルの加工には十分でない。そこでさらに短い波長のエキシマレーザー光を用いる方法が検討されている。しかし装置、レジスト材料、プロセス等に未だ技術課題が多く、総合化はこれからという段階にある。

したがって従来の光学系で、この解像度と焦点深度を同時に満たす技術の開発が、いま縮小投影法に要求されている最大の課題であろう。これを実現する一つの方法として、注目されているのが1982年にIBMのLevensonにより提案された位相シフト法である³⁾。本方法は、従来のi線に適用することで0.3 μm レベルの加工の可能性が期待され、エキシマレーザーと組み合わせれば、

さらに微細な寸法まで光露光法で実現できる可能性を持つ⁴⁾。本論文ではこの位相シフト技術について、さまざまな技法や問題点、実用化に伴って検討すべき点等を議論したい。

2. 位相シフト法の原理とその応用

位相シフト法の原理を図1に示す。一般に半導体技術ではLSIのパターンを、マスク（レチクル）と呼ばれるガラス基板上に設けた遮光部分（一般にクロムの薄膜が用いられる）で形成している。このマスク上のクロム薄膜に周期的に繰り返される開口部パターンを形成し、クロム薄膜面を下にして裏側からコヒーレントな光を照射する。マスクの下にあるレンズを通してこのマスク上の開口部パターンを半導体ウエハ面に縮小投影するとしよう。この時、開口部間の間隔が小さくなってくると、図中(b)で示したように、隣接した開口部の投影像は干渉し、二つの開口部間にも光が周り込んでしまう。

ところがマスク上の開口部の配列の一つおきに、光の強度は変えずに位相だけを180度変化させるようにするとこの状況が変わってくる。すなわち開口部の一つおきに位相が180度変化し、開口部間では必ず光振幅が打ち消しあいゼロになるところが生じる。光振幅がゼロのところは光強度もゼロになるため、各開口部の投影像は(a)で示したように完全に分離される。これが位相シフト法の原理である。この方法をここではレベンソン型と呼ぶ。

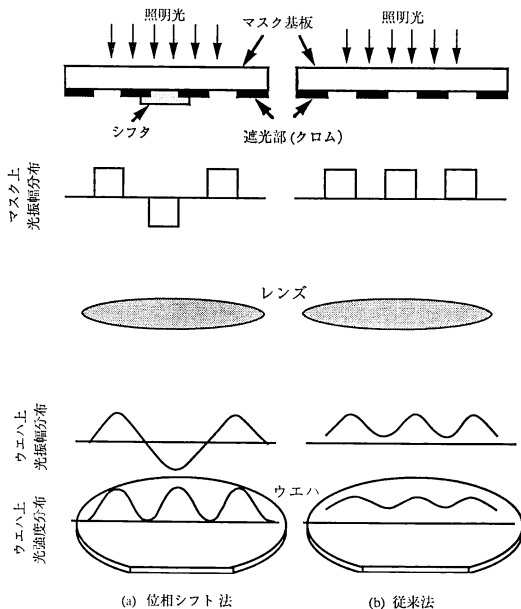


図1 位相シフト法の原理

180度位相を変化させるためには、位相を反転させようとする開口部に、透明な薄膜で厚さ d が次のような関係式により決まるものを配置すればよい。

$$d = \lambda / 2(n - 1)$$

ここで n は透明な薄膜の屈折率、 λ は転写波長である。この薄膜を以後シフターと呼ぶ。

では位相シフト法はどんなパターンにも応用できるであろうか？ この方法は上で説明したように、基本的に繰返しのある開口部パターンへの適用に優れている。また遮光部分の中に開口部分がある場合は今までの話で説明できる。

しかし実際のパターンの中には繰返しがなかったり、遮光部分が透過部分に囲まれていたり、孤立して存在する場合も多くある。こういった場合はどうなるのかを次に検討したい。

まず透過部分に遮光部分が囲まれている場合について述べる。今までの説明ではシフターの端部は必ず遮光部分の上にあった。もし透過部分の一部にシフターを設けると、必ずシフターの端部が透過部分の上に生ずることになる。そうするとその端部で位相が反転し、実質的に遮光部を形成してしまうことになる。この結果透過部分に不要の遮光部分が形成されてしまうことになる。このため、透過部分に遮光部分が囲まれている場合、位相シフト法は使えないということになる。

しかし従来の配線層の加工には図2(a)に示すように、透過部分上に遮光部分があるマスクが使われてきた。これは従来の光露光法では、ポジ型レジストが多く用いられてきたことによる。ポジ型レジストは解像性が高く、ドライエッチ耐性も高い。配線層は通常、ドライエッチ法で形成するため、配線パターン上にレジストを残さなければならない。ポジ型では光のあたった部分すなわち透過部のレジストが現像工程で除去されるため、透過部上に遮光部があるマスクが用いられるわけである。

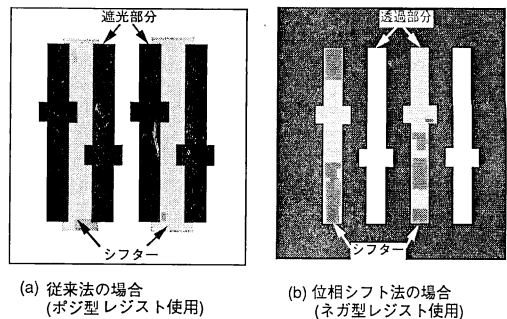


図2 位相シフト法におけるシフター配置上の制限

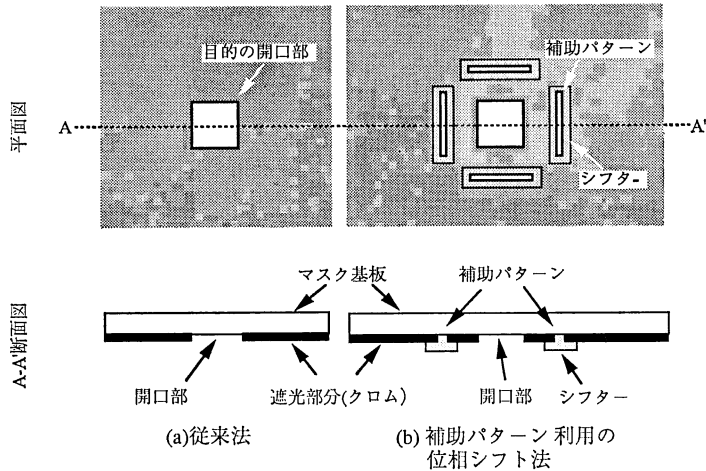


図3 補助パターンを用いる方法

しかしこれに位相シフト法を適用するには図2(b)にあるように、遮光部に開口部(透過部)があるマスクを用いなければならない。このため、配線層への位相シフト適用には、光が当たったところのレジストが残るいわゆるネガ型のレジストの開発が必要となる。

つぎに孤立したパターンや、周期性のないパターンへの適用の可能性について検討する。こういったパターンへの試みはすでに幾つかなされている。ひとつは孤立したパターンへの適用を試みた方法である。図3に示すように、孤立した開口部パターンの周囲に、解像限界以下の小さな寸法を持った補助パターンを配置する。この方法によれば目的の開口部パターンに対して、位相の180度変化した補助パターンとの間で光振幅が打ち消しあい、孤立開口部パターンの光強度分布のコントラストが増大する。ここではこれを補助パターン型と呼ぶ⁶⁾。

孤立したパターンだけでなく、さまざまなパターンへの対応として、図4に示すように、すべてのクロムパ

ターンの周囲に位相を180度変化させるシフターを配置する方法が考案されている。この方法ではもともとクロムの遮光部分で光強度がゼロになるのを、シフターを介することにより強制的に光振幅がゼロになる部分を遮光部分の周囲に作りだし、パターン周囲での光強度のコントラストを上げようというものである。ここではこの方法をエッジ強調型と呼ぶ⁶⁾。

ところで先に述べた光の振幅がシフターの端部でゼロになることを積極的に利用し、シフターの端部で遮光部分を作る方法もすでに検討されている。図5にこの例を示す。ここではこの方法をシフターエッジ利用型と呼ぶ^{7,8)}。

またシフターの平面形状を非常に小さくし、光振幅が大きくなならないうちに次のシフターの端部が来るようにすると、シフターだけでクロムの代りとなる遮光部を形成できる。図6にこの方法の例を示す。これも検討結果がいくつか報告されている。ここではこれをシフター遮

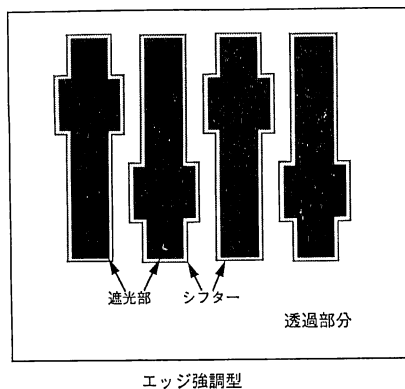


図4 遮光部分の周囲にシフターを配置する方法

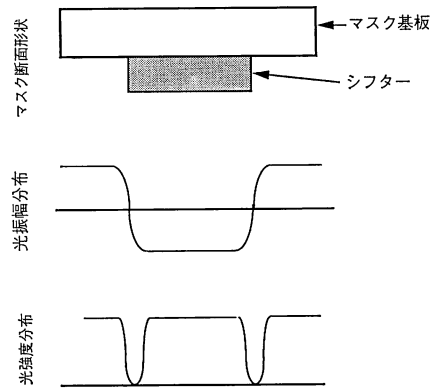


図5 シフターエッジによる光強度の分布

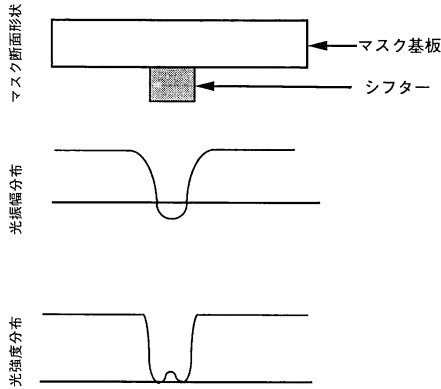


図 6 シフターの幅が小さい場合の光強度分布例

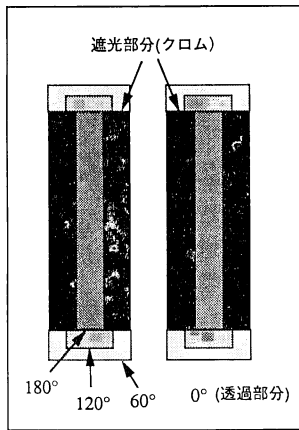


図 7 多段階に位相を変化させる方法

表 1 各種の位相を利用した解像度の向上法

位相シフトの方式	解像性	特徴, 問題点
レベンソン型	解像性向上大	パターン制限
補助パターン型	解像性向上小	孤立対応可
エッジ強調型	解像性向上小	全パターン対応
シフターエッジ利用型	解像性向上大	孤立のみ
シフター遮光型	解像性向上小	全パターン対応
多段シフター型	解像性向上大	パターン変形有

光型と呼ぶ^{9,10)}。

透過部分上のシフター端部を遮光部分としないため、位相を 180 度ではなく徐々に変化させる方法も最近提案されている。この方法では例えば 60 度ずつ 3 段階に変化させることによって、光強度をゼロにしないようにできる。図 7 にこの例を示す。光強度分布に歪は生じるが、遮光部間の分離は可能になる。ここではこれを多段シフター型と呼ぶ^{11,12)}。

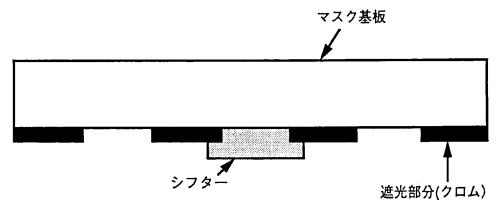
以上の議論をまとめると表 1 のようになる。解像性を

追及するにはレベンソン型を用いるのが有利だが、パターン形状の工夫や、ネガ型レジストプロセスの開発が必要である。孤立パターンには、補助パターン型やシフターエッジ利用型、エッジ強調型が適している。従来のプロセスを変えずに、解像度を少し改良する目的にはエッジ強調型やシフター遮光型が有効である。このように位相シフト法といっても効果や対象により、その方法が数多く分かれているといえよう。その中から最適な方法を選ぶ必要がある。

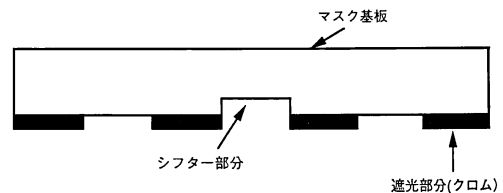
3. 位相シフトマスクの構造と実用化への課題

位相シフトマスクの基本的な構造としては、図 8 に示すように 2 種類が考えられる。まず位相を変えたい開口部にシフターとしての薄膜を形成する方法がある。便宜上ここではこの方法を付加法と呼ぶ。もう一つの方法は位相を変えたい開口部の基板をエッチングする方法である。便宜上この方法をエッチング法と呼ぶ。これらの二つの方法について少し詳しく述べる。

まずシフターとして透明な薄膜を開口部に形成する方法では、形成する膜の種類、被着方法等でさまざまな方法が考えられる。例えばレジスト材料をシフターとして用いる方法が報告されているが、これは実験を対象としており、将来工業的に利用されることはほとんどないといえる。塗布ガラスもよく使われている。これはレジスト同様、簡便に形成できるというメリットがあり、実用化に一番近いと考えられる。しかし塗布ガラスには有機成分が含まれているものが多く、長時間の紫外線照射に対し、光吸収が増大することも考えられ、今後の検討が



(a) シフター薄膜付加方法



(b) 基板エッチング方法

図 8 位相シフトマスクの基本構造

必要である。また新しいフッ素系ポリマーをシフター材料として利用した例が報告されているが、加工法や光透過率等の検討が課題としてあるだろう¹³⁾。

以上の材料は全て回転塗布にて形成できる。回転塗布法は簡便な方法で比較的均一な膜厚制御が可能というメリットがあるが、遮光部(クロム)の段差(50~100 nm)の影響が膜厚の制御に影響するという問題点が残る。

これらの材料に対し、スパッタまたは CVD による SiO₂ 膜は膜厚制御性、安定性が高く、長時間の使用に対する問題もないと思われるが、形成法が複雑ですぐ利用することは難しい。生産技術の向上が鍵となろう。

一方エッチング法に関しては、基板を加工する方法であり、基本的には材料は基板の SiO₂ である。問題は加工時の、面内エッチング深さのパラッキをどの程度に抑えられるかであろう。またエッチング量を時間で管理することができるかどうかとも課題である。

これらの問題の回避には、基板を多層膜構造とし、下地にエッチングストッパーとなる材料を敷いておけばよい。基板形成プロセス上の複雑さは残るが、シフター膜厚の制御には最良の方法である。

以上の構造、材料の議論をまとめると表 2 のようになる。当面の実験や試作には、回転塗布法を用いた付加型もしくは基板をそのまま加工するエッチング法が適している。しかし将来の工業化を考えると、スパッタ法や CVD 法による薄膜の形成が必要である。またエッチング法では多層膜構造が実用化には適しているだろう。

次に位相シフトマスクの実用化上避けては通れない欠陥の検査と修正の問題について触れたい。マスクは LSI パターンの原版であり、欠陥をゼロにしなければならない。もしマスク上の欠陥を許せば、この部分は必ずデバイスや機能の不良につながる。

位相シフトマスクでは、今までのマスクに比べて、欠陥の種類が倍になっている。これはマスク上にクロムとシフターの 2 種類の材料が載ったことによる。今までのクロムの残りや欠けに加えてシフター材料の残りや欠け

が問題になる。

特にシフターの残りや欠けは、位相を反転してしまうため、従来のクロムに比べ、小さいものまで影響が出るという報告がなされている。このように欠陥の検査とその修正が実用化上の最大の問題である。

このうち修正法に関してはその条件が従来と大きく異なる。従来のマスクではクロムパターンの有無が問題であった。このため、光の透過率のみを考え、透明か不透明のどちらかにすればよかった。しかし今回は透明部分でも位相が 0 度か 180 度かのどちらかに制御する必要がある。特にシフターの欠け欠陥では、位相を揃えるため、例えば SiO₂ を一定の膜厚で、かつ屈折率を制御して被着しなければならない。これは従来のクロム欠けの修正、ある一定以上の遮光性物質をクロム欠けの部分に被着する現状の技術と比べると大変大きな違いである。

この問題に対処するため、最近新しいシフターの欠陥修正法が提案されている¹⁴⁾。これはあらかじめ、サブシフターと呼ばれる層を基板に造り込んでおき、上部のシフターに欠け欠陥が生じたときは、その欠陥部分を含む領域全体を下サブシフターと共にエッチングし、この部分の位相を 360 度変化させてしまうという方法である。図 9 にこの方法の例を示す。この方法によれば、膜厚と屈折率を制御する必要がないため、現状の技術で対処可能である。

実用上で問題となる課題にシフター配置の自動化があげられる。エッジ強調型を除く全ての方法でこの問題が残されている。レベンソン型で、遮光部分に開口部があるパターンを前提とすれば、シフターを置く開口部と置かない開口部が交互に配置できるか、配置するとして矛盾が生ずるところをどう処理するか、といった問題を自動的に処理することが望ましい。メモリ LSI のメモリ

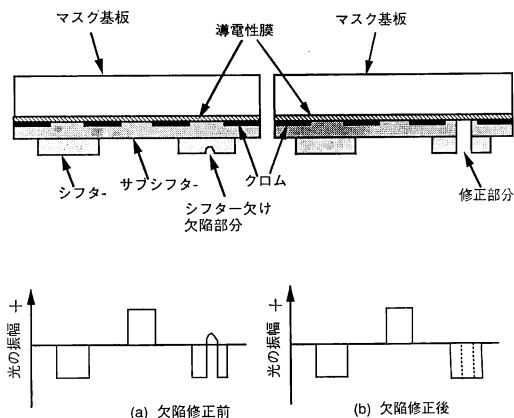


図 9 欠陥修正可能なマスク構造の提案

表 2 付加法における位相シフター材料の比較

材 料	被着方法	特 徴	問 題 点
レジスト	回転塗布	形成法簡便	耐久性に欠ける
塗布ガラス	回転塗布	形成法簡便	経時変化有?
Sp-SiO ₂	スパッタ	安定性良好	形成法難しい
CVD-SiO ₂	CVD	安定性良好	形成法難しい
F系ポリマ	回転塗布	形成法簡便	加工法透過率?

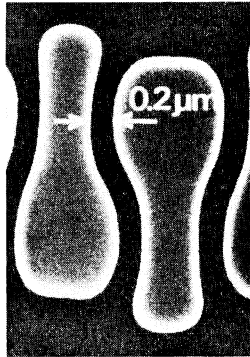


図 10 16 MSRAM のテストデバイスへの適用例

セル部等は比較的小さなパターンの繰返しであり、人手で対応することもできるが、ASIC 等のパターンではこれではできない。幸い最小寸法はメモリ LSI が先行しており、ASIC 等の論理 LSI は 1 ないし 2 世代遅れているため、時間的余裕は未だあるが、この自動化を速く実現する必要がある。

4. 位相シフト法の LSI 応用

位相シフト法を用いた LSI の加工例として、昨年の IEDM で DRAM と SRAM への応用が報告された^{15,16)}。また、今年の ISSCC でも 64 Mb DRAM への応用が報告されている¹⁷⁾。

図 10 に SRAM への応用例を示す。これはレベンソン型を用い、 $0.2\mu\text{m}$ のスペースパターンを加工した例である。NA: 0.42 の i 線ステッパを用いて、波長の $2/3$ より短い寸法が、ネガ型レジストで実現されている。このように位相シフト法は、従来の技術を利用しながら、波長の限界を越えた加工が可能となる有効な技術である。

5. ま と め

位相を利用したさまざまな解像度の向上法と、位相シフトマスクの構造、製法等の問題点を述べた。この方法は解像度の画期的な向上を図るには、周期性パターン

への適用が必要だが、従来の光強度分布のコントラストを向上させる目的では、方法にさまざまなバリエーションがあり、パターンにも自由度が多いという利点がある。またすでに実際の LSI 試作もこの技術を用いて行われた例が報告されており、実用化は近いといえよう。ただし実用化には無欠陥位相シフトマスクの製作技術の確立や、シフター の自動配置技術の確立等が必要であり、マスク関連部署の今後の開発努力に期待したい。

本研究を進めるにあたり、当所の上野、森山の各主任研究員、長谷川、寺澤、福田、今井、田中の各研究員には貴重なご意見とご討論をいただきました。ここに感謝の意を表します。また日頃ご指導いただいている当所の下東第 3 部長、大林開発部長に感謝いたします。

文 献

- 1) S. Okazaki: Microelectron. Eng., **9** (1989) 297-304.
- 2) 例えば、久保田広: 波動光学 (岩波書店, 東京, 1971).
- 3) M. D. Levenson, *et al.*: IEEE Trans. Electron. Devices, **ED-29** (1982) 1828-1836.
- 4) 福田 宏, 岡崎信次: 光学, **19** (1990) 290-294.
- 5) T. Terasawa, *et al.*: Proc. SPIE, **1088** (1989) 25-33.
- 6) A. Nitayama, *et al.*: IEDM '89 Tech. Digest (1989) pp. 57-60.
- 7) 神保秀之, ほか: 第 51 回応用物理学学会学術講演会予稿集, 27 p-ZG-3 (1990) p. 491.
- 8) 田中稔彦, ほか: 第 51 回応用物理学学会学術講演会予稿集, 27 p-ZG-11 (1990) p. 494.
- 9) 中川健二, ほか: 第 51 回応用物理学学会学術講演会予稿集, 27 p-ZG-7 (1990) p. 492.
- 10) 渡辺尚志, ほか: 第 51 回応用物理学学会学術講演会予稿集, 27 p-ZG-1 (1990) p. 490.
- 11) T. Terasawa, *et al.*: Proc. SPIE (1991) 41.
- 12) 平井義彦, ほか: 第 51 回応用物理学学会学術講演会予稿集, 27 p-ZG-4 (1990) p. 490.
- 13) 青山 哲, ほか: 第 38 回応用物理学関係連合講演会予稿集, 29 p-ZC-14 (1991) p. 539.
- 14) 長谷川昇雄, ほか: 第 51 回応用物理学学会学術講演会予稿集, 27 p-ZG-10 (1990) p. 493.
- 15) K. Nakagawa, *et al.*: Tech. Digest of IEDM (1990) pp. 817-820.
- 16) T. Yamanaka, *et al.*: Tech. Digest of IEDM (1990) pp. 477-480.
- 17) M. Taguchi, *et al.*: 1991 Digest of Tech. Papers of ISSCC, TAM 6.5 (1991) pp. 112-113.