

総 合

光コンピューター開発研究の現状

谷 田 純

大阪大学工学部応用物理学科 〒565 吹田市山田丘 2-1

(1991年6月3日受理)

Current Status of Researches on Optical Computers

Jun TANIDA

Department of Applied Physics, Faculty of Engineering, Osaka University,
2-1, Yamadaoka, Suita 565

1. はじめに

光の並列性・高速性の有効利用をうたい文句にした光コンピューターの開発が始まっています。特に、光学情報処理の並列性とディジタル演算の柔軟性を融合させた並列ディジタル方式の光コンピューターは、ディジタル演算技術や電子コンピューター構成技術などの既存技術との親和性により、論理ゲートレベルからシステムレベルに至るまでさまざまな研究が行われている。研究開始当初、不明瞭であった光コンピューターの概念も、こと並列ディジタル方式に関しては、かなり明確になってきています。そこで、本稿は、光コンピューター開発のこと数年の進展を概観し、今後の研究の一助となすことを目的とする。なお、光コンピューターの一つの有望なシステムとして光ニューロコンピューターが注目されているが、ニューラルネットワークの光学的実現に関する研究が中心であり、システムレベルでの検討は遅れている。そこで、ここでは、近い将来の研究目標と考えられる並列ディジタル方式を中心に話を進める。

2. 光コンピューター開発の動機

はじめに、光コンピューター開発の動機を明確にしておく¹⁻⁴⁾。現在の電子コンピューターは非常に高度に発達した情報処理システムであり、その性能向上のために、論理素子の高速化、集積密度の向上による高速化・多機能化、さまざまなレベルでの並列化など絶え間ない研究が続けられている。しかし、以下の理由により電子コンピューターの性能向上は困難な局面を迎えている。すなわち、1)論理素子の高速化が進んだ結果、演算速度

を制限する主要因は論理ゲート間の配線遅延となってきた。2)過度の集積化は電磁ノイズに対する耐性を減少させる。3)大規模集積回路は、2次元平面に素子を配置する限り信号線に多くの領域が必要であり、それらの配置も困難になってしまう。これらの問題点は、いずれも本質的な問題であり、既存技術の延長だけではもはや対処できないと考えられている。そこで、一つの解決法として、光通信、光記録などで成功をおさめた光技術が注目されるに至っている。

光は、その物理的性質として、情報を並列・高速に伝送・処理する能力を持つ^{5,6)}。自由空間中を伝搬する光波は、2次元的な分布を保ちながら非常に高速に移動する。そこで、光波の空間的な分布に情報を乗せれば、2次元的に分布した情報に対する高速な処理が期待できる。また、伝播する光波は、自由空間中で交差しても互いに干渉しないため、複雑な接続パターンが要求されるシステムにおける接続技術としても有望である。

さらに、近年、新しい並列情報処理パラダイムとして生体の情報処理系を模倣したニューロコンピューティングがパターン認識などの分野で成功をおさめている⁷⁻¹⁰⁾。この新しい演算パラダイムは、多数の処理要素と要素間ネットワークを利用した並列・分散処理に基づいているが、これらは光情報処理技術の特性によく合致しており、光コンピューター開発の一つの具体的な目標を与える。これまででは、光コンピューターに対する関心が高かったものの、明確な開発目標がないため、実際的な研究に踏み切れない状況が多くあった。しかし、光ニューロコンピューターとして具体的な目標が出現したことは、光コンピューター開発研究の大きな動機となって

いる。

3. 光コンピューター開発の現状

光コンピューターに関しては、これまでに数多くのレビュー論文や書籍が出版されており^{1-4,11-19}、その内容の重複は限られた紙面の有効利用の点からも望ましくない。そこで、ここでは、この数年間の研究に限定し、それらの進展状況をまとめることとする。

図1は、現在、有望と考えられる光コンピューター開発のシナリオを示す。当然ながら、図のように単純な道筋だけで研究が進められるわけではなく、今後、新たな現象や技術の開拓により研究が派生する可能性は大きい。しかし、多くの複合技術の産物である光コンピューターの開発までの過程がおぼろげながらでも見えてきたことは、大きな意味を持つ。

現在の光コンピューターは並列ディジタル方式が主流である。これは、現在の電子コンピューターに最も近い同方式が第1世代の光コンピューターとして考えやすく、しかも、作りやすいことに起因する。しかし、光の特質である並列性を活かして、2章で述べた電子システムにおける問題点を解決するためには、数多くのアイデアが必要となる。また、複合システムであるコンピューターを構成するためには、研究の一貫性も要求される。これらの要求を満たす研究が、基本演算方式に始まり、回路構成法、回路設計法、システム構成法、システム実装技術に至るまで行われており、着実な成果をあげている。さらに、各方式に基づいた試作システムの開発研究も活発である。以下、これらの要素技術のうち注目

される研究をとりあげて説明する。

4. 基本演算素子

光コンピューターを実現するためには、何らかの非線形処理デバイスが必要になる。そこで、各種の非線形光学現象に基づいた光機能デバイス、空間光変調素子が数多く開発されてきた^{4,13,20-23}。しかし、光デバイスは、電子デバイスに比べて、消費エネルギーが大きく、高速に動作させた場合、発熱の問題により素子密度が上げられないなどの問題点を持つ。これらの問題に対して、低消費エネルギーが光デバイス開発の重要な課題であったが、最近、いくつかの有望な方式が見いだされてきた。

4.1 変調器型デバイス

消費エネルギーの低減に対し、内部に発光機構を持たない変調器型デバイスの利用が有効であり、電子デバイスに比べても少ないエネルギーで高速変調が可能であると報告されている^{24,25}。この場合、大出力レーザーなどの外部光源からの光を分配して、変調器型デバイスアレイに光を供給し、個々のデバイスの情報を読みだす。読みだされた情報は次段のデバイスに送られ、論理回路が構成される。

変調器型デバイスでは、光電変換に伴うエネルギーロスがないため、発熱の問題も解決できる。代表的なデバイスとして、量子閉じ込めシユタルク効果を応用したSEED (self-electro-optic-effect device)²⁶、分散型光双安定現象に基づく半導体エタロン²⁷、電界制御複屈折効果を用いた液晶空間光変調器²⁸などがあげられる。SEEDには種々の変形があるが、図2に示すS-SEED

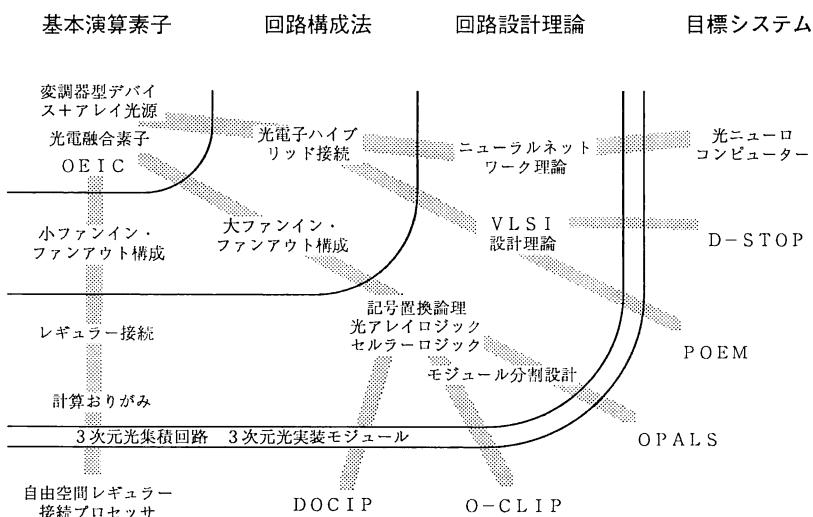
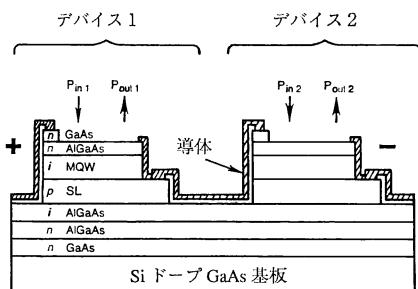


図1 光コンピューター開発研究の流れ

図2 S-SEEDの構造⁴⁾

はセット・リセットラッチの機能を持ち、各種の検証システムで用いられている²⁹⁾。液晶空間光変調器としては、応答速度の速い強誘電性液晶を用いたデバイスが多数作られている^{30,31)}。

外部光源からの光を各素子に分配する場合、エネルギーの損失をなくするためにには、デバイスアレイ上の素子数だけ光を均等に分けなければならない。この目的には、任意の光分配を実現できる Dammann 格子^{32,33)}の有用性が示されている。Dammann 格子は、二値で描画できるバイナリー光学素子であり、リソグラフィー技術により容易に作製できる。他に、位相型回折格子³⁴⁾や Talbot 像のホログラフィ記録³⁵⁾を応用する方法も提案されている。

4.2 光電融合素子

光子と電子を活用した低消費エネルギーの光デバイスの開発も行われている。VSTEP (vertical to surface transmission electro-photonics device)^{20,36)}はその代表例であり、自己発光素子でありながら、極めて低い光パワーで素子のスイッチングが可能である特長を持つ。このデバイスでは、光書き込み時に、光パルスと共に電気的なパルスを印加することで必要光パワーの低減を図っている。また、光信号と電気信号の組み合わせにより、さまざまな制御法が可能になっている。

4.3 OEIC

光デバイスの別のアプローチは、現在の半導体集積回路に光信号の入出力ポートを設置し、電子回路による高度な処理を積極的に利用するものである。これは OEIC (opto-electronic integrated circuit)^{37,38)}として半導体技術側から出されたアイデアであるが、すでにいくつかのデバイスが開発されている。これらのデバイスでは、入力ポートとして光検出器が、出力ポートとして強誘電性液晶や PLZT を用いた光変調器がシリコン基板上に作られている^{39,40)}。電子回路の規模は、簡単な閾値処理からマイクロプロセッサ相当のものまで開発されている。また、このタイプのデバイスは自由に演算機能を実

現できるため、光ニューロンシステム用デバイスも数多く開発されており⁴¹⁻⁴³⁾、新しい光コンピューターーアーキテクチャーのキーデバイスとしても重要である。

5. 回路構成法

基本演算要素を組み合わせれば、より高機能な処理回路を構成することができる。光コンピューターでは、論理ゲートを2次元格子状に並べたデバイスアレイが用いられ、各論理ゲート間を光インターフェクション技術により接続して所望の回路を構成する。そこで、光インターフェクション技術の利用方法によりさまざまな方策が考えられている。

5.1 小ファンイン・ファンアウト構成

SEED の問題点は、on 状態と off 状態のコントラスト比が小さいことである^{26,29)}。コントラスト比の低下は、次段のデバイスに入力できる信号数（ファンイン数）の減少をまねく。これは、低コントラスト比の信号を重ね合わせると、誤ってデバイスの閾値レベルを越える場合が出てくるためである。一方、一つのデバイスから取りだせる信号数（ファンアウト数）はデバイスの信号増幅率により決まるが、回路構成上はファンイン数と等しくするほうが望ましい。他の変調器型デバイスにおいても動作速度をあげると変調度が低下するため、小ファンイン・ファンアウトはデバイスを高速動作させる場合の制限条件とみなせる。これより、ファンイン数、ファンアウト数を最小の2に限定して、デバイスの動作速度を最大限に引き出す方策が考えられる^{44,45)}。ただし、回路を構成する際の自由度は小さく、デバイスの利用効率は低下してしまう欠点を持つ。

5.2 大ファンイン・ファンアウト構成

光インターフェクション技術の一つの利点は、自由空間中の光波間相互干渉がないため、複雑な接続パターンを容易に実現できる点にある⁴⁶⁾。すなわち、接続すべきデバイス間を導線などで結ぶ必要がないため、2次元アレイ上の各デバイスがそれぞれ複数のデバイスに信号を送るような接続ネットワークも簡単に構成できる。これは、デバイス側から見れば、大ファンイン・ファンアウトの回路構成であり、光インターフェクション技術の利点を最大限に活かせる方策である。この回路構成法に使用するデバイスは高いコントラスト比を持つ必要がある。そのために、デバイスの駆動速度を下げなければならない場合も考えられるが、回路構成における自由度は高く、種々の回路設計法を適用することができる。

5.3 光電子ハイブリッド接続

光インターフェクション技術が電気的なインターフェクション技術に対して優位であるのは、インターフェクションを階層化して考えた場合、チップ間接続よりマクロなレベルであるといわれている⁴⁶⁾。すなわち、チップ内部のゲート間接続には、電気的配線による方法が優れているとされる。この理論をもとに、チップ内部の短距離接続には電気を、長距離接続には光を利用するハイブリッド接続法が考えられている⁴⁷⁾。この方策は、光出入力ポートを持つ OEIC を基本とした回路構成法とみなすことができ、現実的な方策の一つといえる。

6. 回路設計法

5章で述べた回路構成法に基づいて所望の機能回路を実現するためには、論理的に回路を設計し、その回路をネットワーク上にマッピングする作業が必要になる。この作業は2次元平面に対するマッピングであるが、光インターフェクションの特性を活かすために、半導体技術とは異なった独自の回路設計理論が考案されている。

6.1 レギュラー接続

ファンイン2、ファンアウト2のデバイスを用いた回路設計法として、レギュラー接続の有用性が示されている^{44), 45)}。レギュラー接続は、図3に示すパーフェクトシャッフル⁴⁸⁾、バンヤン⁴⁹⁾、クロスオーバー⁵⁰⁾などのネットワークにより、任意の接続パターンを実現する手法である。いずれのネットワークにおいてもノード数が n の場合、接続パターンの異なる $\log_2 n$ 段のネットワークですべてのノード間の情報を交換できる。そこで、各ノードに論理ゲートを配置し、不必要的信号経路をマスクすることにより、任意の回路をネットワーク上にマッピングする。具体的な回路として、プログラマブルロジックアレイ⁴⁵⁾、ランダムアクセスメモリー⁵¹⁾、ディジタルスイッチ⁵²⁾などが設計されており、ハードウェア記述言語からゲート配置を自動的に決定するハードウェアコンパイラも開発されている⁵³⁾。

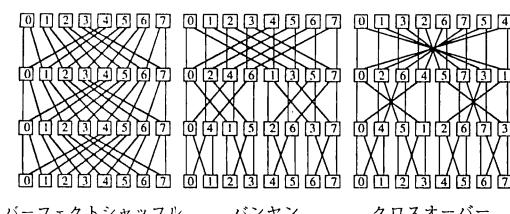


図3 レギュラー接続ネットワーク⁴⁴⁾

6.2 記号置換論理

記号置換論理⁵⁴⁾は、2次元アレイ上に配列されたデータに対する論理演算を一般化した並列処理用パラダイムである。記号置換論理では、情報は2値データの空間的なパターンとして表現され、特定パターンの検出と他のパターンへの置換によって、もとの情報に対する処理を行う。処理の内容は、検出パターンと置換パターンの組である置換ルールによって指定される。

図4に記号置換論理の実現方法を示す。置換ルール左辺の暗画素のパターンにしたがって入力画像の複製をシフトさせて重ね合わせ、その後、閾値処理により特定パターンを検出する。この操作は、ネットワークの観点から見れば、一つのセルの情報を複数のセルにファンアウトしていることに対応し、記号置換論理の操作は5.2で述べた大ファンイン・ファンアウト構成のネットワークを用いた処理と等価と考えることができる。したがって、記号置換論理で並列処理を設計することは大ファンイン・ファンアウト構成のネットワーク回路を設計していることにはかならない。

記号置換論理は、置換ルールの組み合わせにより、さまざまな演算処理を実現できるため、画像処理⁵⁵⁾をはじめ、数値演算⁵⁶⁾などへ応用されている。光学的には、変形マイケルソン干渉計⁵⁴⁾、回折格子⁵⁷⁾、多重投影法⁵⁸⁾などを用いて実行する方法が考案されている。

6.3 光アレイロジック

記号置換論理と同じく、光アレイロジック⁵⁹⁾⁻⁶¹⁾も2次元データに対する並列処理パラダイムである。また、記号置換論理と同様に、光アレイロジックで並列処理を設計することは、大ファンイン・ファンアウト構成のネットワーク回路を設計することに対応する。光アレイロジックが記号置換論理と異なる点は、光アレイロジックが論理代数をベースにしており、既存の情報処理技術と

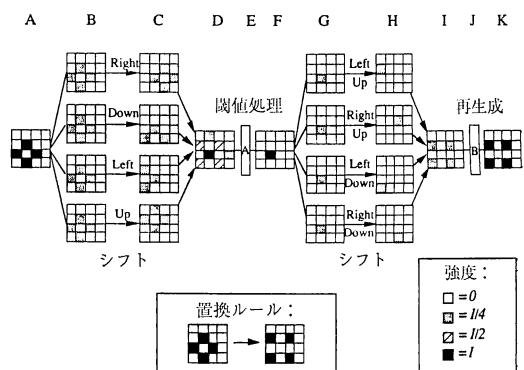


図4 記号置換論理の実行手順⁴⁴⁾

```

program Addition;

var      i, N = 8;;
image    attr = Attribute;
data     = Data;
kernel   add;

assume  | 1.|
        | 0.| = |< x >|
        |< y >| 

add = | 10|
      |_01| + | 11|
      |_00| + |_1. .1|
      | 0. .1|;

for i = 1 to N do
  exec(attr, data, 'add);
end;

end Addition.

```

図5 光アレイロジックプログラムの例

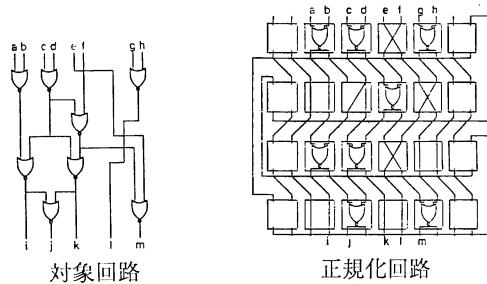
の親和性が高い点にある。光アレイロジックの処理は、図5に示すように、既存のプログラム言語に2次元画素間論理演算を視覚的に表す記号を導入したOAL言語により記述でき、複雑な演算処理も容易にプログラミングできる。しかも、論理代数を基本としているため、既存の電子コンピューターにおけるプログラミングとのギャップが少ない。

光アレイロジックの応用として、画像処理⁶⁰⁾、数値演算⁶¹⁾、並列計算機のシミュレーション⁶²⁾、推論処理⁶³⁾などのプログラムが開発されている。光学的には、多重投影法⁶⁴⁾、分割鏡⁶⁵⁾、微小レンズアレイ⁶⁶⁾などを用いた実行方法が考案されている。

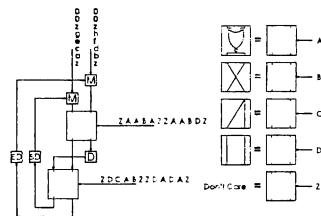
6.4 計算おりがみ

光学系の処理能力を最大限に引きだすための一方法は、処理ができるだけ簡単化して少種類の演算に正規化し、その後、光機能回路で実行させることである。すなわち、問題を光学処理系に適した形式に変換した上で光機能回路にのせれば、光学系に対する要求は軽くなりかつ自由度の高い演算を実現できる。このような思想を実現する演算技術として、計算おりがみと呼ばれる技術が提案されている⁶⁷⁾。

計算おりがみは、処理の正規化と演算の折り込みによって構成される。図6は計算おりがみの一例を示す。一定のファンイン、ファンアウトを持つ任意の論理回路は図中に示されるような機能モジュールアレイとして書き直すことができる。各機能モジュールは5種類のうちのいずれかの機能を持ち、それらは並列信号線で接続されている。さらに、この機能モジュールアレイは折り込み



対象回路 正規化回路



折り込み回路

図6 計算おりがみによる回路簡単化の例⁶⁷⁾

操作により簡単化でき、二つの可変機能モジュールと光信号遅延線に変換できる。可変機能モジュールは制御信号によって逐次的に五つの機能のうちのいずれかの動作をする。その結果、可変機能モジュールだけを用意すれば、制御信号と入力データの組合せにより任意の論理回路を少ないハードウェアで構成することができる。

6.5 ニューラルネットワーク

ニューラルネットワーク^{7,8)}は、生体の情報処理系を模倣した情報処理システムであり、多数の処理要素と処理要素間のネットワークにより構成される。各処理要素のファンイン、ファンアウトは非常に大きく、しかも各接続線ごとに異なった荷重を持ち、その荷重は場合によっては可変でなければならない。そのため、ニューラルネットワークは光技術を用いる場合でも、その実現は困難である。しかし、ニューラルネットワークは、光インターフェース技術の能力を最大限に発揮しうる応用でもある。現在、光デバイスに種々の機能を持たせて、効率的に光ニューロコンピューターを実現しようとする研究が盛んである^{41,42)}。

7. システム実装技術

コンピューターは非常に多数の要素部品により構成されており、その組立てには効率的な実装技術が不可欠である。残念ながら、現在の試作研究レベルでは、光学定盤上に個別部品を配列するため、光路も数メートルオーダーに達する。また、各光学素子の位置合わせなどの調

整は非常に厳しく、実験室環境でも安定した動作をさせることは難しい。しかし、今後、光コンピューターを实用レベルにまで発展させるためには、安定性・信頼性の向上が不可欠であり、電子コンピューターが行ってきたシステム固体素子化、小型化が必要である。

7.1 3次元光集積回路

光部品実装に関して、従来から導波路型光集積回路⁶⁸⁾の研究が行われている。しかし、このタイプの光集積回路では、光波信号はたかだか1次元の自由度しか持たない。光コンピューターに不可欠な光インターコネクション技術は自由空間における光波伝搬の並列性を活用しており、その並列性を保ったままの集積化でなければ、実装技術としての利用価値は少ない。

3次元光集積回路の一つのアプローチは、平面基板上に多数の光機能素子や受動素子を配列し、それらを多層に積み重ね、基板と垂直方向に光を伝搬させて処理を行う積層プレーナー光学系⁶⁹⁾である。この方式の光集積回路を実現するために、フォトリソグラフィー技術によるバイナリー光学素子⁷⁰⁾、イオン交換技術によるマイクロレンズアレイ^{71,72)}などが開発・研究されている。また、プロトントリソグラフィーによるフォトポリマーに対する3次元微細加工技術も3次元光集積回路作製の基礎技術として開発されている⁷³⁾。

3次元光集積回路の別のアプローチは、図7に示すように、3次元光学系を導波路型光集積回路に折り畳んで閉じ込めるプレーナー光学系^{74,75)}である。プレーナー光集積回路では、光波は自由空間の代わりに基板媒質中を上下面で反射を繰り返しながら伝搬する。このとき、片面あるいは両面に反射型のバイナリー光学素子を配置し、伝搬する光波信号に対する処理を行う。すべての光学素子はパターンとして基板上に描かれ、描画パターン

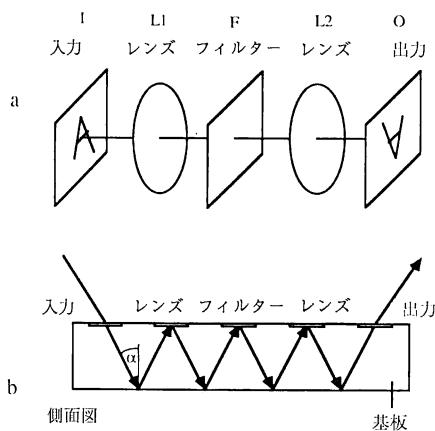


図 7 プレーナー光学系⁷⁶⁾

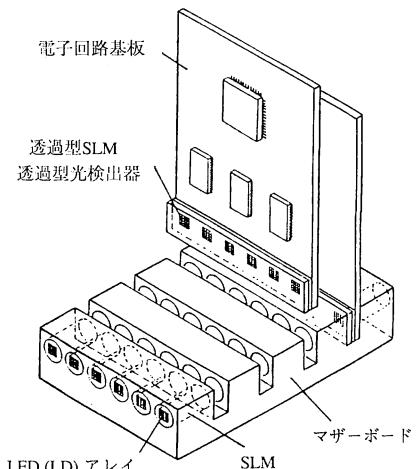


図 8 OBIS の概念⁷⁸⁾

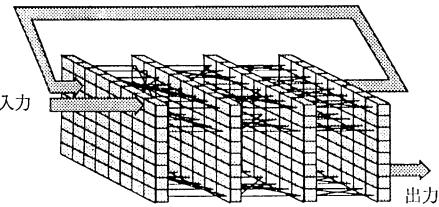
による回折で結像、波面分割、シフトなど種々の光学素子の働きを実現する。この方式では、半導体集積回路の作成に用いられるリソグラフィー技術を利用でき、その描画精度で光学素子を配置し、固定することができる。現在までに、結像光学系⁷⁴⁾、分割シフト光学系⁷⁵⁾、巡回シフト光学系⁷⁶⁾などが試作されている。ただし、プレーナー光学系では、光波は各素子に斜入射するため、特殊な設計方法が要求される⁷⁷⁾。また、回折現象に基づくため、光の波長変動の影響を受けやすく、光パワーの利用効率が低いなどの欠点を持つ。

7.2 3次元光モジュール

光学部品の新しい実装技術として、セルフオックファイバーロッドをベースにして2次元画像のデータバスを実現するOBIS(optical bus interconnection system)が提案されている⁷⁸⁾。OBISでは、図8に示すように、互いに結像関係にある部品挿入位置に種々の2次元デバイスを差し込み、2次元画像伝送光学系を構成する。また、多重結像モジュールや波面分割モジュールなどとの組合せにより、従来、光学定盤上で厄介な調整を要した光学系を、簡単かつコンパクトに構成することができる。

8. 試作中の光コンピューター

光コンピューター開発の基礎技術の研究とともに、それらに基づいた光コンピューターーアーキテクチャーの検討も行われている。コンピューターシステムとして完全な形で動作しているものはまだ報告されていないが、システム開発研究は着実に成果を上げている。

図 9 自由空間レギュラー接続プロセッサー⁸⁴⁾

8.1 自由空間レギュラー接続プロセッサー

レギュラー接続をもとにした光コンピューターーアーキテクチャとして、図9に示す自由空間レギュラー接続プロセッサーが提案されている^{44,67)}。これは、図3のネットワークを積み重ねて2次元並列化させたものである。この系では左上からデータが入力され、最上段のネットワークを右方向に進み、その処理結果が右端から入力面の2段目にフィードバックされる。各段ではレギュラー光接続法による光論理回路が構成されていて、それらが並列に動作する。本システムは、微小タスク多ステージのパイプラインシステムと見なすこともできる。現在、このアーキテクチャの予備実験システムとして、SEEDと反射鏡ベースの光学系を利用した光機能回路が構成されている⁷⁹⁾。

8.2 OPALS

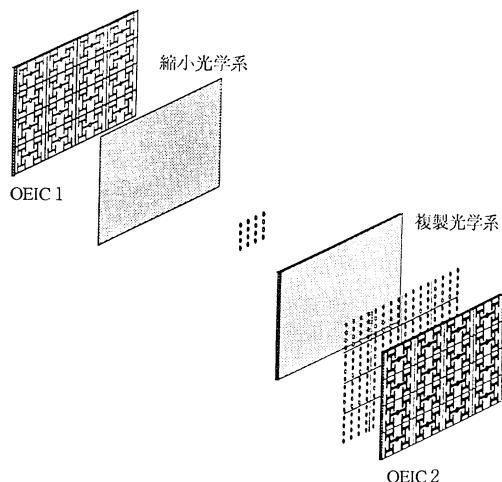
光アレイロジックを演算の基本原理としたシステムとしてOPALS(optical parallel array logic system)が提案されている。OPALSは、光アレイロジックを実行する並列演算ユニットを中心に、復号器、入出力ポート、並列帰還系により構成され、反復処理により種々の並列演算を実現する。予備実験システムとして、光学系と電気系のそれぞれの長所を活かした光電子複合型システムが試作されている^{80,81)}。また、より大規模なシステムの構成をめざしたモジュール化アーキテクチャも提案されている⁸²⁾。

8.3 O-CLIP

画像処理をはじめとする並列処理に有効な理論としてセルラーロジック⁸³⁾がある。この論理を大ファンイン・ファンアウト構成のネットワークを用いて光学的に実現するシステムとしてO-CLIP(optical cellular logic image processor)が開発されている⁸⁴⁾。O-CLIPは、多段に直列接続された光デバイスと素子間のインターフェクションを行うホログラム光学素子により構成される。デバイスには、非線形干渉フィルターをベースにしたZnSe BEATデバイス⁸⁵⁾が使用されている。

8.4 DOCIP

レギュラー接続に対して、ホログラムアレイなどを用

図 10 D-STOP⁸⁹⁾

いて論理ゲートアレイ上の各素子をランダムに接続し、所望の論理回路を構成する技術が比較的古くから提案されている⁸⁶⁾。これは、論理回路をそのまま論理ゲートアレイと自由空間光接続にマッピングする回路構成法であり、アーキテクチャ的には非常にエレガントなものである。具体的には、O-CLIPと同じく、セルラーロジックを基礎とするDOCIP(digital optical cellular image processor)が開発されており、1画素の処理を行うプロセッサーの設計と動作確認実験が行われている⁸⁷⁾。

8.5 POEM, D-STOP

光電子ハイブリッド接続に基づいた光コンピューターーアーキテクチャとしては、POEM(programmable optoelectronic multiprocessor)が提案されている⁸⁸⁾。POEMでは、VLSIベースのプロセッサーアレイが演算処理の役割を担い、各プロセッサー間の通信に光インターフェクション技術が用いられる。隣接するプロセッサー同士は電気にも接続され、光・電気双方のインターフェクション能力を活かすことができる特長を持つ。

また、同じく光電子ハイブリッド接続に基づいたシステムとして、D-STOP(dual-scale topology optoelectronic processor)も提案されている⁸⁹⁾。D-STOPは、図10に示すように、H型の電気ネットワークをVLSIプロセッサー上に持ち、各プロセッサー間は光ネットワークで接続される。このシステムは、ニューロコンピューティングや人工知能問題を効率的に処理できる。

9. おわりに

光コンピューターの開発研究は、目標の明確化、要素技術の発達、着実な研究成果の蓄積など明るい材料が多

い。しかし、今後、光コンピューターが電子コンピューターと比肩する地位を獲得するためには、原理だけではなく、目に見える形で研究成果を提示しなければならない。さらに、光コンピューターの独自性をアピールできる応用分野の開拓も不可欠である。光コンピューターの最大の特長である並列性をいかにして処理に反映させるか、また、その並列度を達成しうるハードウェアをいかにして実現するかが今後の大きな課題といえる。

文 献

- 1) 一岡芳樹：“光コンピュータ”，応用物理，54 (1985) 1019-1030.
- 2) 谷田貝豊彦：“光コンピューター研究の現状と課題”，応用物理，57 (1988) 1136-1150.
- 3) N. Streibl, K.-H. Brenner, A. Huang, J. Jahns, J. Jewell, A. W. Lohmann, D. A. B. Miller, M. Murdochca, M. E. Prise and T. Sizer: "Digital optics," Proc. IEEE, 77 (1989) 1954-1969.
- 4) A. D. McAulay: *Optical Computer Architectures* (Wiley-Interscience, New York, 1991).
- 5) J. W. Goodman: *Introduction to Fourier Optics* (McGraw-Hill, San Francisco, 1968).
- 6) 辻内順平、一岡芳樹、峯本工：光情報処理（オーム社、東京、1989）。
- 7) 甘利俊一：神経回路網の数理（産業図書、東京、1978）。
- 8) D. E. Rumelhart, J. L. McClelland and the PDP Research Group: *Parallel Distributed Processing*, Vol. I (MIT Press, Cambridge, 1986).
- 9) 太田淳、久間和夫：“ニューロコンピュータ”，光学，17 (1988) 550-556.
- 10) 石川正俊：“並列処理システムとしての光ニューロコンピューティング”，光学，19 (1990) 755-761.
- 11) A. A. Sawchuk and T. C. Strand: "Digital optical computing," Proc. IEEE, 72 (1984) 758-779.
- 12) 稲場文男編：光コンピュータ（オーム社、東京、1985）。
- 13) D. G. Feitelson: *Optical Computing, A Survey for Computer Scientists* (MIT Press, Cambridge, 1988).
- 14) 谷田純：“並列デジタル光演算技術”，応用物理，58 (1989) 1604-1609.
- 15) 黒川隆志：“デジタル光演算法”，光学，18 (1989) 343-349.
- 16) W. T. Cathey, K. Wagner and W. J. Miceli: "Digital computing with optics," Proc. IEEE, 77 (1989) 1558-1572.
- 17) H. J. Caulfield and G. Gheen, ed.: *Selected Papers on Optical Computing*, SPIE milestone series, Vol. 1142 (SPIE Optical Engineering Press, Bellingham, 1989).
- 18) R. Arrathoon, ed.: *Optical Computing, Digital and Symbolic* (Marcel Dekker, New York, 1989).
- 19) H. H. Arsenault, T. Szoplik and B. Macukow, ed.: *Optical Processing and Computing* (Academic Press, Boston, 1989).
- 20) 笠原健一：“光演算用機能デバイス”，光学，18 (1989) 330-336.
- 21) 峯本工、陳靖：“光学結晶を用いた空間光変調素子”，光学，18 (1989) 337-342.
- 22) J. A. Neff, R. A. Athale and S. H. Lee: "Two-dimensional spatial light modulators: A tutorial," Proc. IEEE, 78 (1990) 826-855.
- 23) A. D. Fisher: "Spatial light modulators: functional capabilities, applications, and devices," Int. J. Optoelectron., 5 (1990) 125-167.
- 24) M. R. Feldman, S. C. Esener, C. C. Guest and S. H. Lee: "Comparison between optical and electrical interconnects based on power and speed considerations," Appl. Opt., 27 (1988) 1742-1751.
- 25) D. A. B. Miller: "Optics for low-energy communication inside digital processors: quantum detectors, sources, and modulators as efficient impedance converters," Opt. Lett., 14 (1989) 146-148.
- 26) D. A. B. Miller: "The quantum well self-electro-optic effect device: Optoelectronic bistability and oscillation, and self-linearized modulation," IEEE J. Quantum Electron., QE-21 (1985) 1462-1476.
- 27) J. L. Jewell, A. Scherer, S. L. McCall, A. C. Gossard and J. H. English: "GaAs-AlAs monolithic micro-resonator arrays," Appl. Phys. Lett., 51 (1987) 94-96.
- 28) N. Collings, W. A. Crossland, P. J. Ayliffe, D. G. Vass and I. Underwood: "Evolutionary development of advanced liquid crystal spatial light modulators," Appl. Opt., 28 (1989) 4740-4747.
- 29) A. L. Lentine, H. S. Hinton, D. A. B. Miller and L. M. F. Chirovsky: "Symmetric self-electro-optics effect device: Optical set-reset latch," Appl. Phys. Lett., 52 (1988) 1419-1421.
- 30) K. M. Johnson and G. Moddel: "Motivations for using ferroelectric liquid crystal spatial light modulators in neurocomputing," Appl. Opt., 28 (1989) 4888-4899.
- 31) 岩城忠雄：“強誘電性液晶ライトバルブとその応用”，光学，19 (1990) 295-301。
- 32) H. Dammann and E. Klotz: "Coherent optical generation and inspection of two-dimensional periodic structures," Opt. Acta, 24 (1977) 505-515.
- 33) J. Jahns, M. M. Downs, M. E. Prise, N. Streibl and S. J. Walker: "Dammann gratings for laser beam shaping," Opt. Eng., 28 (1989) 1267-1275.
- 34) F. B. McCormick: "Generation of large spot arrays from a single laser beam by multiple imaging with binary phase gratings," Opt. Eng., 28 (1989) 299-304.
- 35) A. W. Lohmann and J. A. Thomas: "Making an array illuminator based on the Talbot effect," Appl. Opt., 29 (1990) 4337-4340.
- 36) K. Kasahara, I. Ogura and Y. Yamanaka: "Progress in arrays of opto-electronic bistable devices and sources," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 2-5.
- 37) S. R. Forrest: "Optoelectronic integrated circuits," Proc. IEEE, 75 (1987) 1488-1497.
- 38) M. Dagenais, R. F. Leheny, H. Temkin and P. Bhattacharya: "Applications and challenges of OEIC technology: A report on the 1989 Hilton head workshop," IEEE J. Lightwave Technol., LT-8 (1990) 846-862.
- 39) T.-H. Lin, A. Ersen, J. H. Wang, S. Dasgupta, S. Esener and S. H. Lee: "Two-dimensional spatial light modulator fabricated in Si/PLZT," Appl. Opt., 29 (1990) 1595-1603.
- 40) C. J. G. Kirkby, M. J. Goodwin and A. D. Parsons: "PLZT/silicon hybridised spatial light modulator array-design, fabrication and characterisation," Int. J. Optoelectron., 5 (1990) 169-178.

- 41) K. Wagner and T. Slagle: "Competitive optical learning with winner-take-all modulators," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 280-283.
- 42) K. Kyuma, Y. Nitta, J. Ohta, S. Tai and M. Takahashi: "The first demonstration of an optical learning chip," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 291-294.
- 43) 久間和生, 太田淳, 光永一正, 小島啓介, 原邦彦: "光ニューロデバイス", 光学, **19** (1990) 2-9.
- 44) M. Murdocca: *A Digital Design Methodology for Optical Computing* (MIT Press, Cambridge, 1990).
- 45) M. J. Murdocca, A. Huang, J. Jahns and N. Streibl: "Optical design of programmable logic arrays," *Appl. Opt.*, **27** (1988) 1651-1660.
- 46) J. W. Goodman, F. J. Leonberger, S.-Y. Kung and R. A. Athale: "Optical interconnections for VLSI systems," *Proc. IEEE*, **72** (1984) 850-866.
- 47) E. E. E. Frietman, W. van Nifterick, L. Dekker and T. J. M. Jongeling: "Parallel optical interconnects: implementation of optoelectronics in multiprocessor architectures," *Appl. Opt.*, **29** (1990) 1161-1177.
- 48) K.-H. Brenner and A. Huang: "Optical implementations of the perfect shuffle interconnections," *Appl. Opt.*, **27** (1988) 135-137.
- 49) J. Jahns: "Optical implementation of the Banyan network," *Opt. Commun.*, **76** (1990) 321-324.
- 50) J. Jahns and M. J. Murdocca: "Crossover networks and their optical implementation," *Appl. Opt.*, **27** (1988) 3155-3160.
- 51) M. J. Murdocca and B. Sugla: "Design for an optical random access memory," *Appl. Opt.*, **28** (1989) 182-188.
- 52) M. Murdocca and T. J. Cloonan: "Optical design of a digital switch," *Appl. Opt.*, **28** (1989) 2505-2517.
- 53) M. Murdocca, V. Gupta and M. Majidi: "A hardware compiler for digital optical computing," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 191-194.
- 54) K.-H. Brenner, A. Huang and N. Streibl: "Digital optical computing with symbolic substitution," *Appl. Opt.*, **25** (1986) 3054-3060.
- 55) S. D. Goodman and W. T. Rhodes: "Symbolic substitution applications to image processing," *Appl. Opt.*, **27** (1988) 1708-1714.
- 56) K.-H. Brenner, M. Kufner and S. Kufner: "Highly parallel arithmetic algorithms for a digital optical processor using symbolic substitution," *Appl. Opt.*, **29** (1990) 1610-1618.
- 57) R. Thalmann, G. Pedrini, B. Acklin and R. Daniliker: "Optical symbolic substitution using diffraction gratings," *Proc. SPIE*, **963** (1988) 635-641.
- 58) A. Louri: "Parallel implementation of optical symbolic substitution logic using shadow-casting and polarization," *Appl. Opt.*, **30** (1991) 540-548.
- 59) J. Tanida and Y. Ichioka: "Optical-logic-array processor using shadowgrams. III. Parallel neighborhood operations and an architecture of an optical-digital computing system," *J. Opt. Soc. Am. A*, **2** (1985) 1245-1253.
- 60) J. Tanida and Y. Ichioka: "Programming of optical array logic. 1: Image data processing," *Appl. Opt.*, **27** (1988) 2926-2930.
- 61) J. Tanida, M. Fukui and Y. Ichioka: "Programming of optical array logic. 2: Numerical data processing based on pattern logic," *Appl. Opt.*, **27** (1988) 2931-2939.
- 62) M. Fukui, J. Tanida and Y. Ichioka: "Flexible-structured computation based on optical array logic," *Appl. Opt.*, **29** (1990) 1604-1609.
- 63) M. Iwata, J. Tanida and Y. Ichioka: "Inference engine using optical array logic," *Jpn. J. Appl. Phys.*, **29** (1990) L1259-L1261.
- 64) J. Tanida and Y. Ichioka: "Optical logic array processor using shadowgrams," *J. Opt. Soc. Am.*, **73** (1983) 800-809.
- 65) J. Tanida, J. Nakagawa and Y. Ichioka: "Birefringent encoding and multi-channel reflective correlator for optical array logic," *Appl. Opt.*, **27** (1988) 3819-3823.
- 66) J. Tanida and Y. Ichioka: "Discrete correlators using multiple imaging for digital optical computing," *Opt. Lett.*, **16** (1991) 599-601.
- 67) A. Huang: "Computational Origami—The folding of circuits and systems," *Optical Computing*, 1989 Technical Digest Series, Vol. 9 (Optical Society of America, Washington, DC, 1989) pp. 198-201.
- 68) 西原浩, 春名正光, 栖原敏明: 光集積回路 (オーム社, 東京, 1985).
- 69) K. Iga, M. Oikawa, S. Misawa, J. Banno and Y. Kokubun: "Stacked planar optics: an application of the planar microlens," *Appl. Opt.*, **21** (1982) 3456-3460.
- 70) J. Jahns and S. J. Walker: "Two-dimensional array of diffractive microlenses fabricated by thin film deposition," *Appl. Opt.*, **29** (1990) 931-936.
- 71) M. Oikawa, E. Okuda, K. Hamanaka and H. Nemoto: "Integrated planar microlens and its applications," *Proc. SPIE*, **898** (1988) 3-11.
- 72) M. Oikawa, H. Nemoto, K. Hamanaka and E. Okuda: "High numerical aperture planar microlens with swelled structure," *Appl. Opt.*, **29** (1990) 4077-4080.
- 73) K.-H. Brenner, M. Frank, M. Kufner and S. Kufner: "H⁺ lithography for 3-D integration of optical circuits," *Appl. Opt.*, **29** (1990) 3723-3724.
- 74) J. Jahns and A. Huang: "Planar integration of free-space optical components," *Appl. Opt.*, **28** (1989) 1602-1605.
- 75) J. Jahns and B. A. Brumback: "Integrated-optical split-and-shift module based on planar optics," *Opt. Commun.*, **76** (1990) 318-320.
- 76) J. Jahns and W. Daschner: "Integrated free space-optical permutation network," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 29-31.
- 77) J. Jahns and S. J. Walker: "Imaging with planar optical systems," *Opt. Commun.*, **76** (1990) 313-317.
- 78) K. Hamanaka: "Optical bus interconnection system by using selfoc lenses and planer microlens arrays," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 32-35.
- 79) M. E. Prise, N. C. Craft, M. M. Downs, R. E. LaMarche, L. A. D'Asaro, L. M. F. Chirovsky and M. J. Mur-

- docca : "Optical digital processor using arrays of symmetric self-electrooptic effect devices," *Appl. Opt.*, **30** (1991) 2287-2296.
- 80) J. Tanida, J. Nakagawa, E. Yagyu, M. Fukui and Y. Ichioka : "Experimental verification of parallel processing on a hybrid optical parallel array logic system," *Appl. Opt.*, **29** (1990) 2510-2521.
- 81) D. Miyazaki, J. Tanida and Y. Ichioka : "Construction of modularized OPALS using opto-electronic devices," *Jpn. J. Appl. Phys.*, **29** (1990) L1550-1552.
- 82) J. Tanida, Y. Nishimura and Y. Ichioka : "A design of an optical parallel multiprocessor based on optical array logic modular architecture," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. PdP 1-1-4.
- 83) K. Preston, Jr. and M. J. B. Duff : *Modern Cellular Automata, Theory and Applications* (Plenum, New York, 1984).
- 84) A. C. Walker, R. G. A. Craig, D. J. McKnight, I. R. Redmond, J. F. Snowdon, G. S. Buller, E. J. Restall, R. A. Wilson, S. Wakelin, N. McArdle, P. Meredith, J. M. Miller, G. MacKinnon, M. R. Taghizadeh, S. D. Smith and B. S. Wherrett : "Design and construction of a programmable optical 16×16 array processor," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 199-202.
- 85) G. S. Buller, C. R. Paton, S. D. Smith and A. C. Walker : "Optically bistable nonlinear interference filters for use with near-infrared laser diodes," *Opt. Commun.*, **70** (1989) 522-528.
- 86) B. K. Jenkins, A. A. Sawchuk, T. C. Strand, R. Forchheimer and B. H. Soffer : "Sequential optical logic implementation," *Appl. Opt.*, **23** (1984) 3455-3464.
- 87) K. S. Huang, A. A. Sawchuk, B. K. Jenkins, P. Chavel, J. M. Wang, A. G. Weber, C. H. Wang and I. Glaser : "Implementation of a prototype digital optical cellular image processor (DOCIP)," *Proc. SPIE*, **963** (1988) 687-694.
- 88) F. Kiamilev, S. C. Esener, R. Paturi, Y. Fainman, P. Mercier, C. C. Guest and S. H. Lee : "Programmable optoelectronic multiprocessors and their comparison with symbolic substitution for digital optical computing," *Opt. Eng.*, **28** (1989) 396-409.
- 89) A. V. Krishnamoorthy, J. E. Ford, G. C. Marsden, G. Yayla, S. C. Esener and S. H. Lee : "Dual scale topology opto-electronic processor (D-STOP) : Comparative Analysis and Technological Feasibility," *Optical Computing*, 1991 Technical Digest Series, Vol. 6 (Optical Society of America, Washington, DC, 1991) pp. 244-247.