

# 解説

## 光コンピューティングシステムの実装技術

北山 研一

NTT 伝送システム研究所 〒238-03 横須賀市武 1-2356

(1993年12月7日受理)

### Considerations on Packaging Techniques for Optical Computing Systems

Ken-ichi KITAYAMA

NTT Transmission Systems Laboratories, 1-2356, Take, Yokosuka 238-03

#### 1. ま え が き

21世紀の情報化社会はT<sup>3</sup>(Terra-cube)エレクトロニクスの時代になるといわれている<sup>1)</sup>。T<sup>3</sup>はテラビット光メモリ、テラビット光通信、さらにテラフロップスコンピューティングパワーの相乗効果を意味している。テラフロップスを超えるスーパーコンピュータの実装上の技術課題は、熱設計を考慮したLSIのパッケージング、信号の伝搬遅延や信号間の干渉を低減するためのボード配線の最適レイアウト、電源の安定化等である<sup>2)</sup>。

一方、光コンピューティングも21世紀には情報処理の一端を担うことが期待されており、これに向けた研究が着実に進展している<sup>3-6)</sup>。光コンピューティングシステムには、単にメタル配線を光インタコネクションに置き換えたものから、演算までを光電子的な手段で実行するものまで幅があるが、共通の目標は、光の持つ高い空間帯域積、すなわちレンズ1枚で百万の情報を同時に伝達できる超並列性と、メタル配線よりも1桁以上速く信号を伝達できる高速性を生かした情報処理システムの新しいパラダイムの創造にある。

光コンピューティングシステムの実装技術の観点からは、現在のエレクトロニクスコンピュータの実装技術をガイドラインとして、今の時期から可能な範囲で議論しておくことは、ハードウェアの開発を促すためにも重要であると思われる。

本論文では、光コンピューティングシステムにおける実装技術について、長期的な展望に立って解説する。まず、光コンピューティングシステムのハードウェアの特

徴を明らかにする。次いで実装技術の課題と問題解決のキーとなる要素技術について述べる。最後に、いくつかの実装の実例を紹介する。

#### 2. 光コンピューティングシステム

##### 2.1 システムアーキテクチャ

コンピューティングシステムは、一般にプロセッサとメモリとこれらを結ぶ通信から構成される。図1には、光コンピューティングシステムのアーキテクチャの一例を示す<sup>7)</sup>。純光学的または光電子的なプロセッシングエレメントとメモリが、光クロスバススイッチを介して動的に光インタコネクションされている。従来の逐次処理型のエレクトロニクスコンピュータのボトルネック<sup>8)</sup>を解消するために、光情報の伝達路、すなわち光バスは2次元とし、直並列変換を介さずに光ビームによってインタコネクションし、並列処理するのが特徴である。

もう一つの例として、図2には、マシンビジョンへの応用を目指して商用化が進められている専用光プロセッサのプロトタイプの外観を示す<sup>9)</sup>。衝撃に耐えるように筐体は堅固に作られており、実装のおよそのイメージが掴めるであろう。

##### 2.2 基本的な構成要素

基本ユニットである光プロセッシングエレメント、光メモリ、光インタコネクションに用いられる光デバイスは、光能動デバイスと光受動デバイスに大別できる。表1には主な光デバイスをまとめている。

光能動デバイスは量子光学的な現象に基づいており、発光・受光、増幅、論理演算、スイッチング、メモリと

いう能動的な機能を有する<sup>9-11)</sup>。これらの複数の機能を併せ持つ光電子デバイスを、スマートピクセルと総称する<sup>12)</sup>。これに対して光受動デバイスは、屈折、回折、反

射という古典光学的な現象に基づくもので、光ビームの集光、分岐・集合、方向変換、伝搬という機能を果たす<sup>13)</sup>。

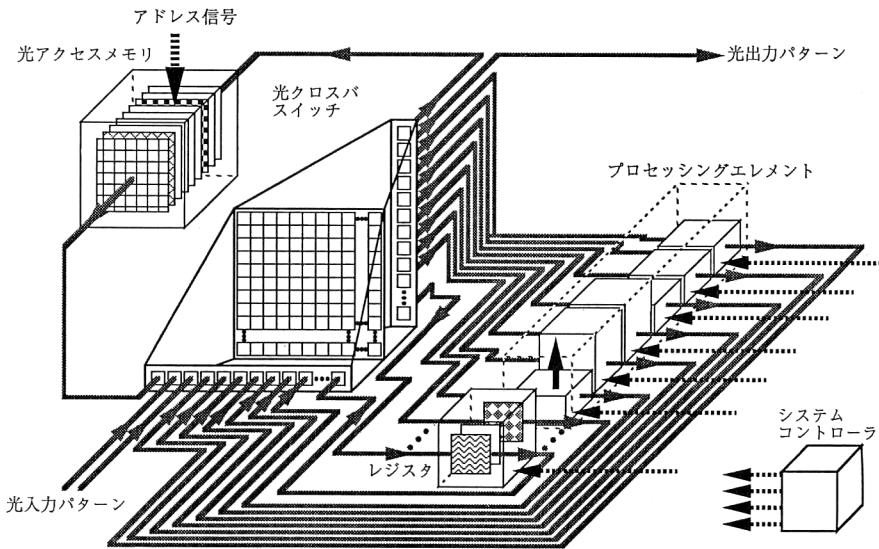


図 1 光並列コンピューティングシステムのアーキテクチャの一例

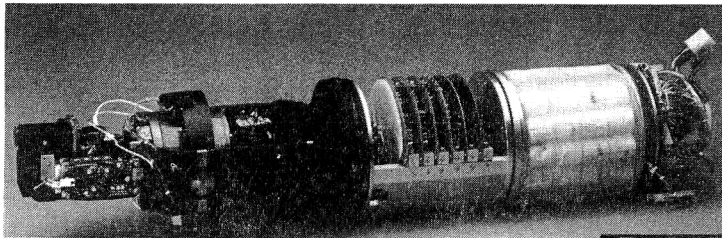


図 2 マシンビジョン用光プロセッサのプロトタイプの外観

表 1 主な光デバイスの機能による分類

	機 能	デ バ イ ス
光 能 動 デ バ イ ス	発 光	レーザー (面発光半導体レーザー)
	増 幅	レーザー, Er ドープファイバ, フォトリフラクティブ材料
	受 光	フォトダイオード
	演 算 メ モ リ	光双安定素子 (SEED, VSTEP), 空間光変調器 光双安定素子 (非線形エタロン, 多電極 LD), 実時間ホログラム, 光ディスク
光 受 動 デ バ イ ス	集光・拡大	レンズ, DOE
	分岐・集合	ビームスプリッタ, HOE
	ビーム方向制御	ミラー, プリズム, HOE
	伝 搬	ファイバ, 光導波路, ガラスブロック
	空間フーリエ変換	レンズ
	フィルタリング	HOE

(注) 下線は2次元アレイデバイス化に適したデバイスを表す。

SEED: Self-electrooptic effect device, VSTEP: Vertical-to-surface transmission electrophotonic devices, DOE: Diffractive optical element, HOE: Holographic optical element.

デバイスの形態としては、デバイスを2次元面内に規則的に配置した、いわゆる2次元アレイが用いられる点特徴的である。光能動デバイスの場合には、通常図3(a)に示すような光入出力が表面に垂直な方向にあるアレイデバイスが代表的なものである。光受動デバイスは図3(b)のようなレンズやプリズム等のバルク光学部品や、平板マイクロレンズ<sup>14)</sup>、回折素子(DOE)<sup>15)</sup>等の平面光学素子をアレイ化したものである。表1には、この2次元アレイデバイス化に適したデバイスを下線で示している。

2.3 ハードウェアの特徴

光コンピューティングシステムの特徴を図4にまとめる。1) 3次元への展開, 2) 高精度な光アセンブリ, 3) 非画一的なビルディングブロックによる構成, 4) メタル配線と光インタコネクションの棲み分け<sup>16)</sup>, 5) 熱冷却・

温度制御が挙げられる。

3. 実装技術

3.1 実装技術の課題

上記のハードウェアの特徴を考慮すると、実装技術の主な課題は、(i)高精度な光アセンブリ技術の確立、(ii)信頼性の確保、(iii)標準化、の3項目になる。

性格の異なる二つの光学系、すなわち作製プロセスが異なる個別デバイスやバルク光部品で構成する「光ビーム光学系」と、同一プロセスでモノリシックに作製可能な「集積光学系」のそれぞれに適合する実装技術が求められる。前者は、光の高い空間帯域積が生かせ、多様なデバイスの組み合わせによって種々の機能が実現できるが、位置精度の確保が必要である。後者は、半導体プロセスの応用により位置精度は保証されているが、デバイスの温度制御、冷却の問題がある。表2に、それぞれの実装技術に対する要求条件と問題解決のキーとなる技術をまとめる。以下では上記課題を解決するための具体的な技術について述べる。

3.2 光アセンブリ技術

光アセンブリ技術の中で、位置合わせは最も重要である。その基本となる技術はオプトメカトロニクスである。位置合わせは以下の三つの手順にしたがう<sup>17)</sup>。

- 1) 受動調心法：光モニタ（光学系に光を入力しその出力応答をモニタすることによって位置ずれを検出する方法）を用いず、デバイスの位置合わせを行う方法。位置決めにはガイド用の溝やレールを用いる。

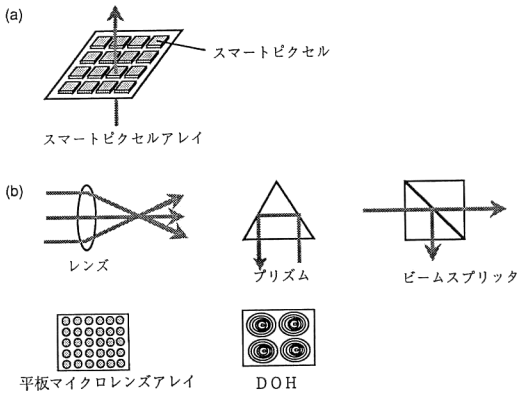


図3 (a)光能動デバイス(スマートピクセルアレイ), (b)光受動デバイス

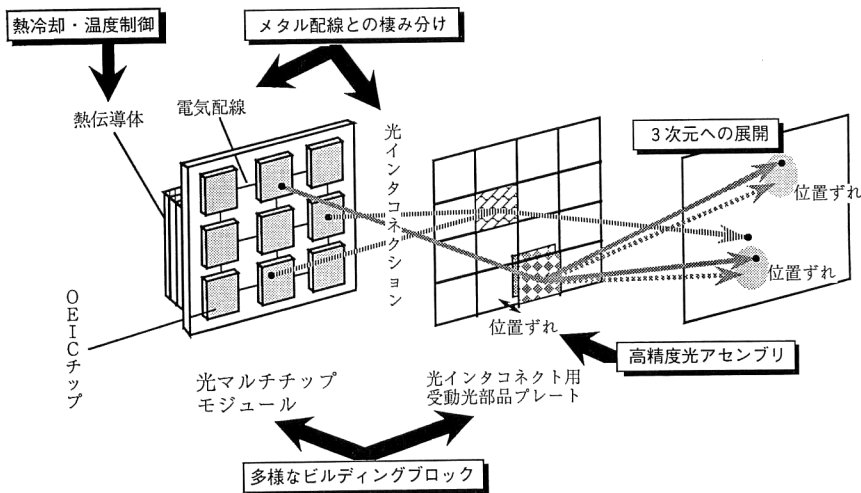


図4 光コンピューティングシステムのハードウェアの特徴

2) 能動調心法: 光モータを行いなから、微動機構(移動, 回転, あおり)を調整し位置合わせを行う方法.

3) 動的調心法: 使用中に出力をモニタしながら常に位置ずれを補償する方法.

将来的には自動化を図るために, ロボティクスも重要な技術になるであろう.

3.3 信頼性

特に集積光学系の発熱対策に焦点を絞る.

3.3.1 半導体レーザーの温度安定化

レーザー発振を伴う種々の半導体光能動デバイスの熱対策は, 精密な温度制御を必要とする点で, 単なる冷却とは区別する必要がある. 例えば, 半導体レーザーの発振波長の変動は, レンズの焦点距離や回折素子の効率の変動, 光能動デバイスにおける出力光強度の変動や論理やスイッチングの誤動作の原因になる. したがって, 安定な動作を得るためには, レーザー出力をモニタしながら温度を安定化し, 発振波長や閾値電流の変動を抑える必要がある.

発振による温度上昇, 閾値電流と温度変化依存性, 発振波長の温度依存性は定式化されているので<sup>18)</sup>, これを用いると光源の熱設計は可能であり, また光源の特性の変動に起因する光デバイスの応答の変化も予測できる. 試算によると,  $\Delta T = 50^{\circ}\text{C}$  ( $\Delta T$  は回路の室温からの温度上昇)という使用条件を仮定すると, 閾値電流と発振波長の変動は, 最悪の場合にはレーザー発振の停止, 次段の光デバイスの大幅な特性劣化を引き起こす可能性があるので注意を要する.

3.3.2 冷却方法

図5は従来のLSIの冷却装置であり, チップにクーリングヘッドを密着させ, アルミ伝導板を水冷する伝導冷却(水冷)方式がとられている<sup>19)</sup>. 従来の冷却方法を能力順に列挙すると, 空冷, 強制循環空冷, 強制循環水冷, マイクロチャネルヒートシンクとなる<sup>20)</sup>. 冷却放熱能力は熱抵抗  $\theta = \Delta T/Q$  ( $Q$  は消費電力)で測られる.  $\Delta T$  に対する物理的な制限とデバイスの消費電力が与えられると,  $\theta$  から1チップ当りの集積度の上限が決まる. マイクロチャネルヒートシンク<sup>21)</sup>は, マイクロマシン技術でSi基板に幅数10 $\mu\text{m}$ の微細な溝を設けたもので, 熱抵抗は単なる空冷に比べ1/500の0.1 $^{\circ}\text{C}/\text{W}$ に低減される. この方法を採用すれば, 例えばCMOSの場合, 1チップに集積できるゲート数は約20万個と予想されるので<sup>22)</sup>, サブ $\mu\text{m}$ ルールのULSIにも対応できる.

次に, 集積光学系の一例として, VSTEPアレイを考

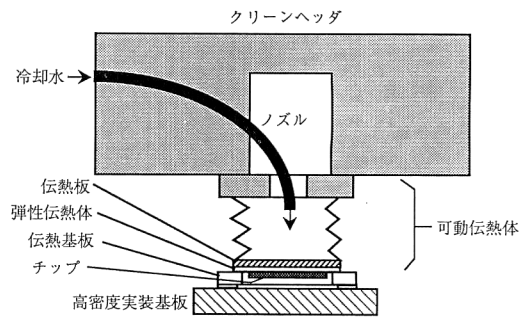


図5 LSIの伝導冷却装置

表2 光実装技術の課題と対策

課題	光ビーム光学系		集積光学系	
	要求条件	方策	要求条件	方策
I. 高精度な光アセンブリ技術の確立	調心機構の簡略化と自由度の低減, 保守性	オプトメカトロニクス, ロボティクスの導入	光受動デバイスのモノリシック化, LSIとの一体化	半導体プロセス技術の導入, フリップチップ半田付け
	小型化	光の高空間帯域積の保証が前提条件	耐環境性 (耐振, 耐塵)	モノリシックパッケージングによる外界からの遮断
II. 信頼性の確保	耐環境性 (耐振, 耐塵)	微小光学系パッケージによる外界からの遮断		
	冷却	パッケージまたはボード全体の冷却	冷却 温度安定化	基板からの冷却, マイクロチャネル・ヒートシンクの導入 フィードバック制御
III. 標準化	システムの拡張性, 汎用性, 経済性, 量産性の確保	実装技術も含めたデバイスの標準化	同左	同左

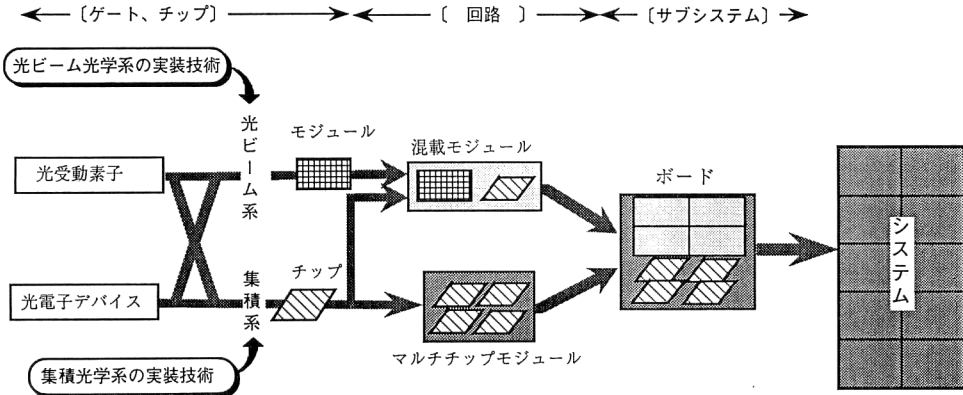


図6 ハードウェアの階層的な構成方法

える。最近のデータ<sup>10)</sup>から消費電力を2.2pJとすると、1チップ当りの消費電力は約30Wとなり、 $\Delta T=50^{\circ}\text{C}$ に対して熱抵抗は約 $2^{\circ}\text{C}/\text{W}$ となり、マイクロチャネル・ヒートシンクを用いた冷却方法が必要となる。一方、光ビーム光学系では、自由空間または熱抵抗の小さいビーム伝搬用基板を使用すれば熱の問題はそれほど深刻にならないであろう。

3.4 標準化

システムを構築する場合には、各パートをモジュール化し、これらを組み合わせることによってモジュールの粒度を段階的に上げていく手法が通常とられる。このことは、従来のエレクトロニクスコンピュータにも当てはまる。この場合にデバイスやモジュールを標準化することによって、拡張性や汎用性が得られるばかりではなく、システムの信頼性も向上する。光コンピューティングシステムもこれに倣うとすると、図6に示すような階層的なアプローチになるであろう。

4. 実装技術の具体例

表3の分類にしたがって、以下にそれぞれの代表的な光学系の実装技術を紹介する。

4.1 光ビーム光学系

4.1.1 自由空間光学系

積層プレーナ光学系は、3次元空間光インタコネクションの原形といえる<sup>14)</sup>。高精度の位置合わせが実現のネ

ックとなっていたが、近年実装技術の進歩によってようやくいくつかの実験が報告され始めた。

その一つの例として、化合物半導体の量子井戸構造のシュタルク効果を用いた光変調素子SEEDを2個直列に接続したS-SEEDアレイを用いた多段光結合網を示す<sup>23)</sup>。図7では約20cm角のボードに64素子のS-SEEDアレイを6段配置し、入出力 $32 \times 32$ のスイッチング網を構成している。アセンブリはまずデバイスを装着した円筒セルを金属のガイド溝に乗せ、次いで能動調心によって長手方向と回転の二つの微動機構のみを調整した後、最良の状態永久固定する。高い精度を得るためには、デバイス装着時にセルとの中心の位置合わせを正確に行っておく必要がある。S-SEEDでは光源波長の僅かなずれがスイッチングの誤動作の原因になるので、光源の温度安定化を行っている。

反射型ブロック光学系は、反射型のレンズ、マイクロレンズアレイ、光電子デバイス光学デバイスを接合した立方体の偏光ビームスプリッタ(PBS)を規則的に配列

表3 光学系の分類

光ビーム光学系	自由空間光学系
	平板光学系
	立体光学系
集積光学系	

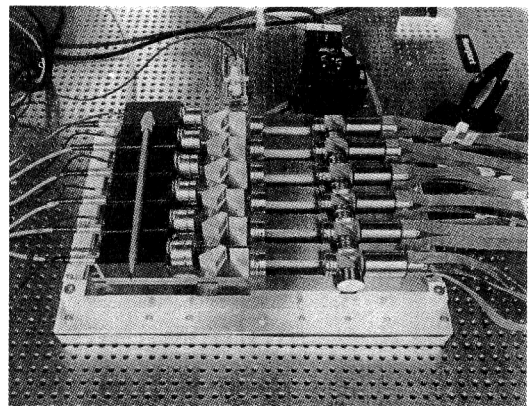


図7 S-SEEDを用いた多段光結合網の外観

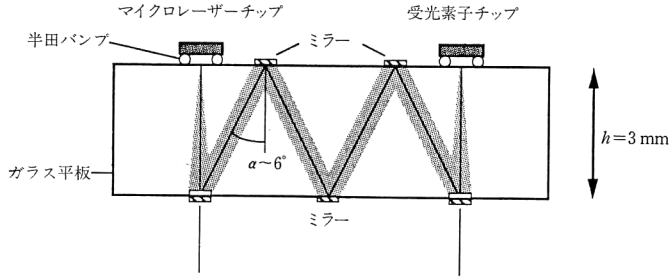


図 8 平板光学系：マイクロレーザーと DOE

することによって、機能を実現するものである<sup>24)</sup>。詳細は本号に述べられているので参照願いたい。

4.1.2 平板光学系

自由空間の光ビーム伝搬をジグザグ光路に折り畳んだのが平板光学系である。図 8 では、ガラス平板の上面のマイクロレーザーのビームを下面の DOE レンズとミラーを介して受光素子面に結像させている<sup>25)</sup>。DOE レンズはリソグラフィによって直接ガラス平板上に描画できるので、位置合わせの誤差を除去できる。また半導体光能動デバイスはフリップチップ半田付けでハイブリッド実装し、 $\pm 2 \mu\text{m}$  の精度を得ている。この良好な精度と拡張性、量産性は魅力ではあるが、空間帯域積がビームの回折と物理的厚さの制限を受け現状では 3000 程度に抑えられるという問題がある<sup>26)</sup>。

レンズロッドを光バスに用いる方法について述べる。

図 9 に示すようにマザーボード上にセルフオックレンズロッドを平行に並べて固定した後、ダイヤモンドカッターで溝を切り、ボード挿入用のスロットを設ける<sup>27)</sup>。図では発光ダイオードアレイと受光素子アレイのボードを挿

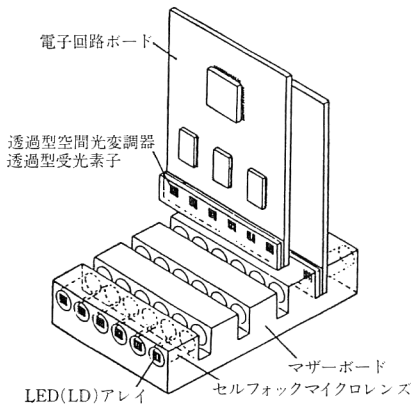


図 9 セルフオックレンズを用いた光バス接続システム

入し、発光パターンをセルフオックレンズを介して他端に結像している。直径 3mm の SELFOC レンズで  $100 \times 100$  の解像度が得られている。もともと一本のレンズロッドから切り出すのでレンズ同士の光軸の調整は不要であり、挿入するデバイスによって機能も変更できる。

4.1.3 立体光学系

図 10 に示すような 3次元微小光学系が提案されている<sup>28)</sup>。ビーム伝搬媒質のガラスやポリマを加工して、プリズムや円筒レンズ等の受動素子を作り付けたもので、光ビームは面に対して水平方向だけではなく垂直方向にも伝搬させる点が特徴である。各層のプロセスは同一である必要はなく、イオン交換法 (IEG) による平面マイクロレンズアレイや、深いパターニング ( $< 500 \mu\text{m}$ ) が可能な LIGA プロセス (ディープシンクロトロン・リソグラフィ) を用いたプリズム等の、異なるプロセスで作製されたデバイスを積層できるので、プロセスの自由

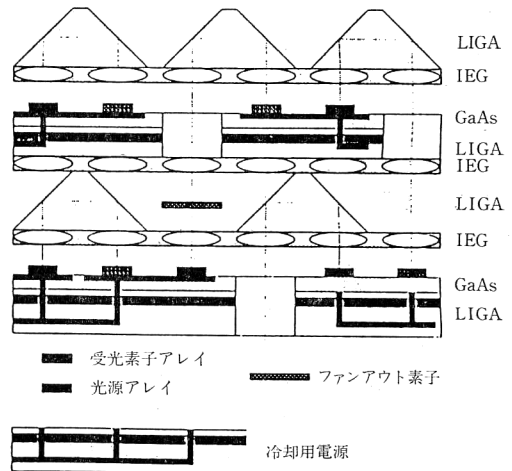


図 10 立体微小光学系  
LIGA：ディープシンクロトロンリソグラフィ、IEG：ガラス中イオン変換。

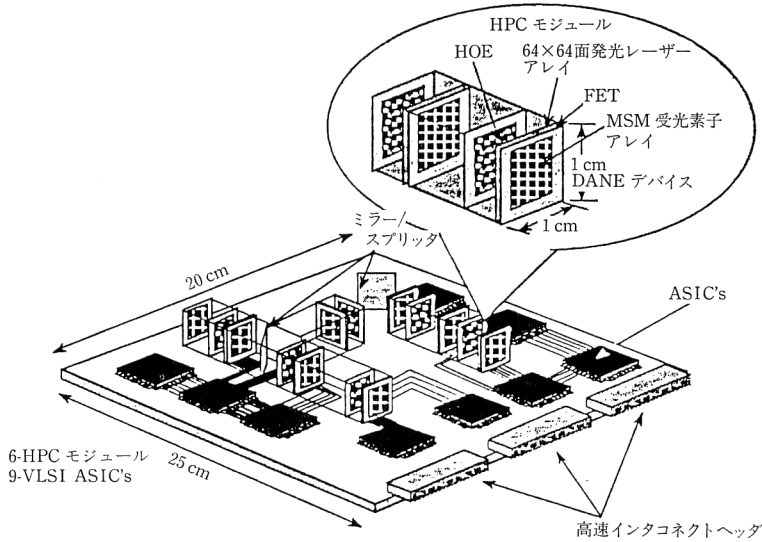


図 11 HPC モジュールの構成

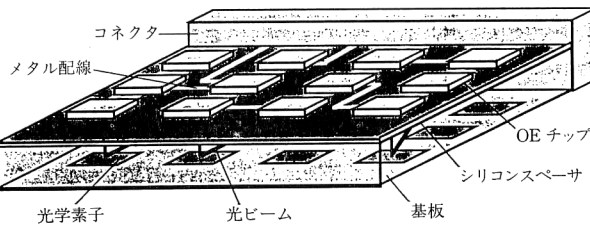


図 12 光 MCM: 平板光学系と集積光学系による構成

度があり、多様な機能を実現できるのが長所である。

4.2 集積光学系

集積光学系のアプローチは LSI に倣いプロセスの一貫性を重視したアプローチであり、光能動デバイスと光受動デバイスをモノリシック化し、光ビームは基板内を伝搬させる。一例として、面入出力光電融合素子 (VSTEP) とビーム集光用の DOE であるフレネルゾーンプレートをモノリシックに作り付けた D-VSTEP がある<sup>29)</sup>。集積化の試金石として注目に値する。詳細は本号に述べられているので参照願いたい。

4.3 複合光学系

4.3.1 自由空間光学系と集積光学系

チップと立体的な光ビーム系を混載したモジュールのイメージとして、まだアイデアの段階ではあるが、図 11 のような HPC モジュールの概念が提案されている<sup>30)</sup>。HPC モジュールは受光、増幅、NOT、発光機能を有する DANE なるスマートピクセルのアレイ間を HOE で光インタコネクションするものであり、これを LSI のマルチチップモジュール (MCM) のボードにハイブリッド実

装して機能の拡張を図ろうとするものである。ここでは光インタコネクションとメタル配線の使い分けがなされている。

4.3.2 平板光学系と集積光学系

図 12 は LSI と発受光デバイスを集積化した OE チップを搭載したシリコンウェーハ層と平板光学バックプレーンから構成された、一種の光 MCM である<sup>31)</sup>。隣接するチップ間はメタル配線であり、その他は透明なシリコン基板を通して、平板上面の DOE とシリコン基板裏面の金属ミラー間の光ビーム伝搬によって光インタコネクションする。DOE は電子ビーム露光によって直接ガラス平板に描画し、チップはフリップチップ半田付けでハイブリッド実装技術するので、位置決めは高精度で行える。放熱が問題となり、マイクロチャンネル・ヒートシンクが必要となる。

5. あとがき

本論文では、光コンピューティングシステムにおける実装技術の課題と問題解決のキーとなる要素技術について

て、将来的な展望に立って、筆者の私見も混じえながら解説した。実装技術として、光アセンブリ技術、信頼性と標準化に関わる光特有の問題を取り上げ、その中でキーとなる要素技術を実例に即して明らかにした。本来経済コストや量産性といった、より現実的な課題も取り扱うべきではあったが、ここではその機は熟していないと判断して割愛した。それらは今後の議論に委ねたい。

光コンピューティングの研究は机上から定盤に移り、ようやく次の「脱定盤」を目指し始めたばかりである。本稿がきっかけとなって、実装技術の重要性が光コンピューティングの研究に携わる読者に少しでも認識され、光コンピューティングの研究がより活発化する一助になれば、筆者には望外の幸せである。

本論文の執筆にあたって、貴重なご意見を賜った石尾秀樹光通信研究部長並びに福井将樹社員に感謝いたします。また日頃からご指導いただく三木哲也伝送システム研究所長に深謝いたします。

## 文 献

- 田中昭二：“エレクトロニクスと未来社会”，(特別講演) 光技研フォーラム OTL '93 (東京, 1993).
- 立花 隆：電脳進化論ギガ・テラ・ペタ (朝日新聞社, 1993).
- A. Huang: “Architectural considerations involved in the design of an optical digital computer,” *Proc. IEEE*, **72** (1984) 780-786.
- J. Tanida and Y. Ichioka: “Optical-logic-array processor using shadowgrams. III. Parallel neighborhood operations and an architecture of an optical digital-computing system,” *J. Opt. Soc. Am. A*, **2** (1985) 1245-1253.
- 稲場文男編：光コンピュータ (オーム社, 東京, 1985).
- D.G. Feitelson: *Optical Computing* (MIT Press, Boston, 1989).
- M. Fukui and K. Kitayama: “Image logic algebra and its optical implementations,” *Appl. Opt.*, **31** (1992) 581-591.
- H. Bagley and J. Sloon: “Optical processing: Ready for machine vision?” *PHOTONICS SPECTRA*, Aug. (1993) 101-106.
- J.L. Jewell, Y.H. Lee, A. Scherer, S.L. McCall, N.A. Olsson, J.P. Harbison and L.T. Florez: “Surface-emitting microlasers for photonic switching and interchip connections,” *Opt. Eng.*, **29** (1993) 757-768.
- K. Kasahara: “VSTEP-based smart pixels,” *IEEE J. Quantum Electron.*, **29** (1993) 757-768.
- S. Fukushima, T. Kurokawa, S. Matuo and H. Kozawaguchi: “Bistable spatial light modulator using a ferroelectric liquid crystal,” *Opt. Lett.*, **15** (1990) 285-287.
- F.B. McCormick, T.J. Cloonan, A.L. Lentine, J.M. Sasian, R.L. Morrison, M.G. Beckman, S.L. Walker, M.J. Wojcik, S.J. Hinterlong, R.J. Crisci, R.A. Novotny and H.S. Hinton: “A 5-stage embedded-control EGS network using FET-SEED smart pixel arrays,” *Photonic in Switching 1993 Technical Digest*, PD 5 (1993).
- 武田光夫：“光インタコネクション：受動素子とコンポーネントの展望”，*信学論*, **J75-C-I** (1992) 2269-2277.
- K. Iga, M. Oikawa, S. Misawa, J. Banno and Y. Kokubun: “Stacked planar optics: an application of the planar microlens,” *Appl. Opt.*, **21** (1982) 3456-3460.
- T. Shiono and H. Ogawa: “Diffraction-limited blazed reflection diffractive microlenses for oblique incidence fabricated by electron-beam lithography,” *Appl. Opt.*, **30** (1991) 3643-3649.
- 和田 修：“光インタコネクション”，*応用物理*, **62** (1993) 2-9.
- F.B. McCormick: “Free-space interconnection techniques,” *Photonic in Switching Volume II Systems*, ed J. Midwinter (Academic Press, Boston, 1993) pp. 169-250.
- 伊賀健一, 小山二三夫：面発光レーザー (オーム社, 東京, 1990).
- 富田真治, 末吉敏則：並列処理マシン (オーム社, 東京, 1987) p. 4.
- B. Acklin and J. Jahns: “Packaging considerations for planar optical systems,” *Optical Computing 1993 Technical Digest*, OThB 4-1 (1993) pp. 241-243.
- D.B. Tuckerman and R.F.W. Pease: “High-performance heat sinking for VLSI,” *IEEE Electron. Dev. Lett.*, **EDL-2** (1981) 126-129.
- A. Masaki: “Possibilities of deep-submicrometer CMOS for very-high-speed computer logic,” *Proc. IEEE*, **81** (1993) 1311-1324.
- L.M.F. Chirovsky: “Symmetric self electrooptic effect device: Optical set-reset latch, differential logic gate and differential modulator/detector,” *IEEE J. Quantum Electron.*, **QE-25** (1989) 1928-1936.
- D. Miyazaki, J. Tanida and Y. Ichioka: “Reflective block optics for optical computing systems,” *Optical Computing 1993 Technical Digest* (1993) pp. 30-33.
- J. Jahn, R.A. Morgan, H.N. Nguyen, J.A. Walker, S.J. Walker and Y.M. Wong: “Hybrid integration of surface-emitting microlaser chip and planar optics substrate for interconnection applications,” *IEEE Photon. Technol. Lett.*, **4** (1992) 1369-1372.
- J. Jahn and B. Acklin: “Integrated planar optical imaging system with high interconnection density,” *Opt. Lett.*, **18** (1993) 1594-1596.
- K. Hamanaka: “Optical bus interconnection system by using selfoc lenses and planar microlenses arrays,” *Optical Computing 1991 Technical Digest*, MB 4 (1991) pp. 32-35.
- K.-H. Brenner: “3D-integration of digital optical systems,” *Optical Computing 1991 Technical Digest*, MB 2-1 (1991) pp. 25-28.
- 河合 滋, 荒木社一郎, 笠原健一, 窪田恵一：“光学素子と VSTEP を一体化した光インタコネクションモジュール”，*信学技報*, **OCS 92-41** (1992) 1-6.
- P.S. Guilfoyle, D.E. Grider and B. Van Zeghbroek: “DANE switching array for high performance computing (HPC) modules,” *Spatial Light Modulator and Applications 1993 Technical Digest*, SMD 6 (1993) pp. 69-72.
- C.W. Stirk: “Limits on smart pixel granularity: Power dissipation and self-inductance,” *Photonics in Switching 1993 Technical Digest*, PWC 4-2 (1993) pp. 223-224.