

解 説

超高密度集積回路用リソグラフィ

岡 崎 信 次

(株)日立製作所中央研究所 〒185 国分寺市東恋ヶ窪 1-280

(1994年6月7日受理)

Lithography for Ultra Large Scale Integration

Shinji OKAZAKI

Central Research Laboratory, Hitachi Ltd., 1-280, Higashikoigakubo, Kokubunji 185

1. はじめに

半導体集積回路の集積密度は、1970年代初頭の集積回路の誕生から著しい速さで向上してきた。この高集積化を支えてきた主な技術は微細加工技術の発展である。特にパターンをウエハ上に創り出すリソグラフィ技術の発展がそれを支えてきたといえよう。このリソグラフィ技術には様々な方式が提案されているが、現在工業的に広く用いられている技術は紫外光を光源として用いた光リソグラフィ技術である¹⁾。しかし最近の超高密度集積回路(ULSI)で要求される最小加工寸法は、転写に用いる光の波長と同程度となり、これ以上の微細化を光リソグラフィ技術でこなすには、波長という限界が大きくのしかかってきている。このためさらに短い波長の光を用いる技術や、波長限界を突破する超解像技術の検討も進められている。また従来から検討が進められている、X線や電子線という光以外の方法を用いたリソグラフィ技術が再び注目されるようになってきている²⁾。

本稿では、こういった ULSI 加工を目的としたリソグラフィ技術について、その現状と今後の展開について述べたい。

2. ULSI の高集積化とリソグラフィ技術の発展

半導体集積回路の最小加工寸法の推移と、リソグラフィ技術の関係を図1に示す。1970年当時の最小加工寸法は5~10 μmであり、リソグラフィ技術としては水銀灯を光源とした、コントクト型(密着型)の露光法が用いられていた。この技術はすぐに等倍型の投影露光方

法に変わったが、最小加工寸法は2 μm程度が限界とされていた。これに対し LSI の入口と考えられた 64 kbit DRAM では、最小加工寸法が3 μmとなり、等倍型投影露光方法の限界に迫ってきたため、縮小型の露光方法が検討された。実際に縮小投影型の露光装置(ステッパー)が工業的に利用されたのは、最小加工寸法が2 μmとなった 256 kb からである。ここでは光源として水銀灯、波長はg線(436 nm)が用いられた。その後、光学メーカーの努力によって投影レンズの高NA化、大フィールド化が進み、解像度と露光面積は飛躍的に高まってきた。そして ULSI の入口である 1 Mb が、g線ステッパーにより最小加工寸法 1.3 μm程度で加工された。

ここまで高解像度化は、NAの向上によって成されてきたが、次の4 Mb では新しい問題が生じてきた。これは最小加工寸法が1 μm以下のサブミクロンに突入することもさることながら、デバイス自体の方も構造が大きく変化することを余儀なくされたことによる。すなわちメモリの1ビットを記憶する単位であるメモリセルの広さを、高集積化のためどんどん小さくしてきたわけであるが、この1ビットを記憶するために必要な容量を確保するため、どうしてもある程度の面積を容量としてこのメモリセル内に収めなくてはならないという状況になった。この結果、メモリセルの容量部分を立体化することによってその容量を確保することが検討された。この立体化セル構造にも二つの種類がある。一つは基板に深い穴を掘り、これを用いるトレンチキャパシター型のセルと、もう一つは基板上に積み重ねた構造物の表面を利用したスタックトキャパシター型のセルである。リソ

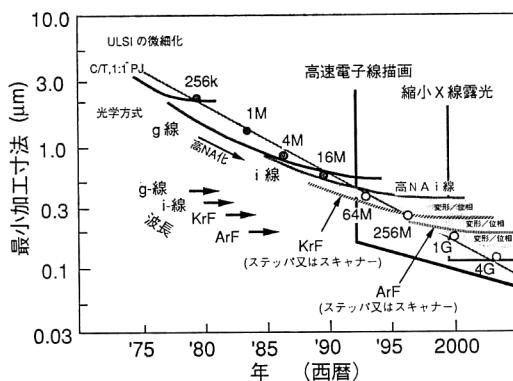


図 1 ULSI の微細化のトレンドとリソグラフィ方式

グラフィにとって、前者は比較的平坦な基板上にトレンチキャパシター用の穴をあけるパターンを形成するだけであるから、従来の段差と大きく変化はないが、後者は従来に比べてはるかに大きな段差が基板表面に生じるため、焦点深度を非常に大きく取らなければならないという問題を生じた。

高NA化によって最小加工寸法の微細化、すなわち高解像度化を達成してきたステッパーにとって、この高解像度化と焦点深度の確保という二つの課題を満足することは方向の転換を意味していた。すなわち、レーリーの式からわかるようにさらに高NA化すれば、焦点深度は急速に小さくなってしまうため、波長を短くすることが本格的に検討された。g線に比べ波長が大幅に短くできるKrFエキシマレーザーがはじめ大いに検討されたが、装置の完成度が十分でない上に、レジストに全く新しい材料を用いる必要性があったため、工業化には至らなかった。実際には同じ水銀灯を用い、従来のステッパーレンズと同様の晶材や、色消し型のレンズが採用できるi線ステッパーが工業化された。その後16Mb, 0.5 μmの加工では焦点深度だけでなく解像度もg線では対応が難しくなり、ほとんどがi線(365 nm)を用いて工業化されている。

次の64 Mbの加工ではさらに新たな問題に直面している。これは64 Mbでの要求加工寸法が0.35 μmとi線の波長と同等であるという問題である。この要求される最小加工寸法と転写波長の関係を図2に示す。今まで要求される最小寸法は、転写に用いる波長より十分に大きかった。しかし64 Mbでは最小加工寸法が転写に用いる波長に追いついてしまった。レジストプロセスの向上とデバイスの平坦化技術によって、当面の問題は回避されると考えられるが、しかし、今後i線を用いる限り、解像度の向上、焦点深度の確保は非常に難しい状況

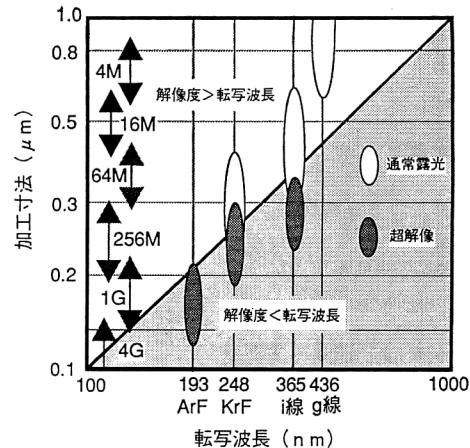


図 2 加工寸法と転写波長の関係

となる。このため過去に導入を延期したKrFエキシマレーザーへの短波長化が、装置技術の完成度の向上と、レジストプロセス技術の高度化によって、ますますその現実味が増してきたといえよう。また装置や材料技術が完成されているi線を用いて、従来の光の強度分布を利用した露光技術から、位相も考慮した光の振幅分布を利用する露光技術、厳密には正しくないがいわゆる超解像を利用した技術への発展も、256 Mb以降の技術として検討されている。

解像度と同様にリソグラフィ技術にとって重要な課題は重ね合わせ精度である。一般にLSIは多数のパターンを重ね合わせて形成している。パターン同士の重ね合わせしろを重ね合わせ余裕と呼び、最小加工寸法の1/4から1/5の値が要求される。しかもこの余裕はパターンの周囲にとるため、最小加工寸法を微細化するより重ね合わせ余裕を微細化する、すなわち重ね合わせ精度を高精度にする方がLSI全体の面積を縮小しやすいため、最小加工寸法より重要なパラメータとも考えられる。しかしこの値は、解像度で議論できる最小加工寸法に比べて、露光装置やプロセス等の様々な因子によって決まるため複雑であり、高精度化の議論が難しい。ステッパーの歴史は解像度の向上と共に重ね合わせ精度の向上の歴史でもあった。この関係を図3に示す。

一方、解像度的には優位でありながら、スループットが低い点が問題であった電子線描画技術も、従来に比べ飛躍的に高いスループットが期待される装置技術や高感度レジスト材料技術の発展によって、光リソグラフィ技術との相補的な利用や、ASIC(application specific integrated circuitの略称)への利用の可能性が高まっている。またX線転写技術もSOR線源の実用化、X線マ

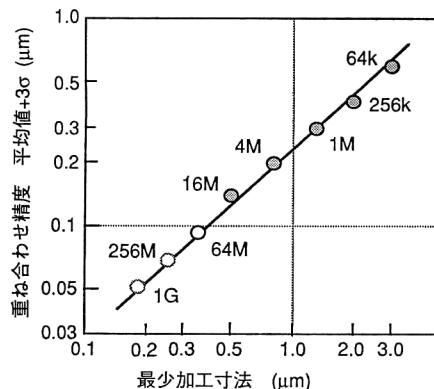


図3 DRAMにおける最少加工寸法と重ね合わせ精度の変遷

スク技術の高度化によって、1 Gbit またはそれ以降のリソグラフィ技術として検討されている。

3. 光リソグラフィ

光リソグラフィは今まで述べてきたとおり、本格的に工業化された唯一のリソグラフィである。しかし今までその曲がり角に来ていることも述べたとおりである。短波長化に伴う装置上の話は、別稿で詳述していただいているので割愛するが、ULSI側からの短波長化に伴う懸念は次のとおりである。

すなわち短波長化により解像度、焦点深度にどれくらい余裕が出て、何世代使えるのかという疑問である。もしあまり余裕が出ないとすれば、今から紹介する超解像技術の必要性がますます重要になってくる。しかし、一般に超解像技術はパターン形状等に規則性がある方が良い等の制約があることが多いので、メモリ素子のように規則的に配列したパターンの場合は良いが、マイクロプロセッサー、ランダムロジック等の場合はなじまないことが多いという点が問題である。

こうなってくるとできるだけ短い波長の採用が必要となろう。現在主に検討が進んでいる KrF エキシマレーザー (248 nm) から、さらに短い ArF エキシマレーザー (193 nm) への展開も、一部検討が進んでいるようであるが、この場合レジスト材料とそのプロセス技術に大きな技術ギャップが存在する。KrF エキシマレーザーが一度検討されながら、なかなか工業化されなかった理由の一つにこのレジスト材料とプロセス技術の未完成があった。このため性急な短波長化はこの例の二の舞いになりかねないと考えられ、注意が必要である。

以下、最近話題となっている超解像技術について紹介

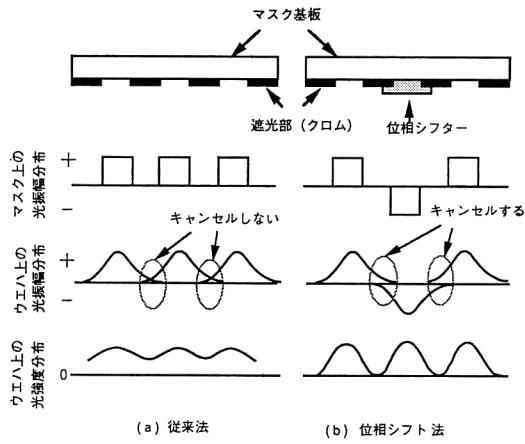


図4 位相シフト法の原理

しよう。ここでいう超解像技術とは、光学でいう厳密な意味での超解像とは違ひ、従来のレーリーの式で表される解像限界を越えてパターンを解像させようという技術である。まず最初は位相シフト法である³⁾。この方法は図4に示すように、マスク上に形成された隣あった開口部の位相を180度変えることによって、原理的には従来の回折限界の倍の空間周波数のパターンまでレンズを透過させようという方法である。この方法によれば、転写に用いる波長より小さな寸法の解像が可能となるため、短波長化によらない高解像度化手法として注目されており、i線 (365 nm) の光源で、最小寸法 0.25 μm の 256 Mb を加工した結果が報告されている⁴⁾。

この方式は繰返し性のパターンには適しているが、孤立したパターンや、規則性のないパターンへは適用が難しい。このためこの欠点を補う方法としてエッジ強調型やハーフトーン型等、幾つかの方法が提案されている⁵⁻⁷⁾。これらの方法は解像度の向上効果は低いものの、規則性のないパターンや孤立したパターンにも適用できるため、マイクロプロセッサー等のメモリ以外のデバイスへの適用を中心に検討されている。

この他の超解像技術としては光源を変形させて斜入射照明を利用する方法が盛んに検討されている⁸⁻¹¹⁾。この方法は図5に示すように、マスクで回折された光の内、0次光と+/-のどちらかの高次の回折光だけを利用する方法である。したがってこの方法で効果があるのは、位相シフト法と同様に、規則性のあるパターンに限られる。光源形状としては輪帯形状のものや、光源の四隅の部分だけを利用する四極照明等が提案されている。

ULSIの加工では前述のように解像度と共に焦点深度の確保が重要である。位相シフト法と変形照明法をこの

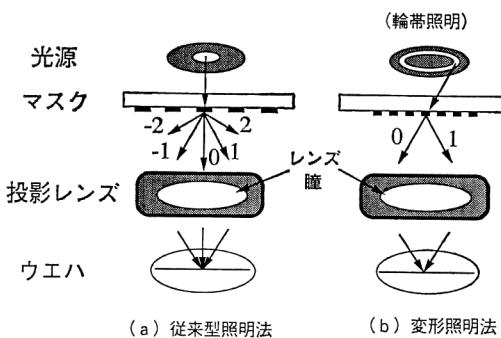


図 5 变形照明法の高解像力化の原理

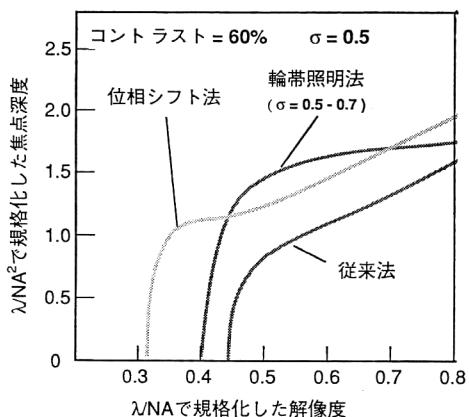


図 6 各種超解像法における解像度と焦点深度の関係

観点からまとめると次のようになる。光学系の解像能力と焦点深度の関係を図 6 に示す。この図は規則的に繰り返した縞状のパターンの光強度分布の変形が目的寸法から 10% 変化する限界の解像度と焦点深度の関係を示したもので、横軸は解像度を λ/NA で規格化し、縦軸は許容する焦点ずれ量を λ/NA^2 で規格化して示した。この結果から、位相シフト法は解像度の向上効果に優れ、変形照明法は焦点深度の向上効果に優れていることがわかる。

ところで孤立したパターン、特に孤立した電極を取りだすためのコンタクト穴のパターンは解像度と焦点深度の両立が難しいという問題がある。先に述べたエッジ強調型位相シフト法やハーフトーン型位相シフト法はこの問題に対する回答ではあるが、焦点深度の向上効果という意味では十分でない。

この問題に対して光軸上に位置を変えて幾つかの光学像を形成しようという試みがなされている。最初に提案された方法は FLEX 法と呼ばれ、光軸上に焦点位置を変えて幾つかの光学像を形成し、その合成像を利用して

焦点深度を深くしようとする試みである¹²⁾。この方法は露光を多重に行うものであり、コンタクト穴のように孤立した開口部を持ったマスクでは非常に大きな効果を示す。もう一つの方法は光学系の瞳部分にフィルターを設け、アポダインゼーション効果を利用して光学像を光軸上に分離して形成しようというものであり、Super-FLEX 法と呼ばれている¹³⁾。

この他、変形照明法と瞳にフィルターを挿入する方法の組合せや、変形照明法とハーフトーン位相シフト法を組み合わせる方法、光源、マスク、瞳部分全てを変調することで最良の光学像を得ようといった方法が究極の光リソグラフィとして検討されている。

4. X線と電子線を用いたリソグラフィ

まず X 線リソグラフィであるが、この技術に関しては別稿で詳しく述べられるので、ULSI のユーザーの見地から見てみたい。X 線露光技術として従来から検討されてきた方式は、近接露光方式である¹⁴⁾。この方式では解像度はフレネル回折で決まり、焦点深度という観点からは光に比べ非常に有利となる。しかし、実用的な解像度限界は $0.1 \mu\text{m}$ 程度であると考えられている。図 7 に X 線露光での解像度を従来のフランホーファ回折で決まる光学法の場合と比較して示してある。

近接露光での問題は解像度より重ね合わせ精度の方が深刻である。これは近接露光であるため等倍のマスクが必要となり、マスクの位置精度がそのまま重ね合わせ精度に効いてくるためである。したがって非常に高い位置精度でマスクを形成することがこの問題を解決する鍵となる。

これに対し従来の光学法と同様の縮小投影法を用いれば、マスク寸法や位置精度が縮小してウエハに投影されることと、波長や NA を選べば近接露光で限界とされ

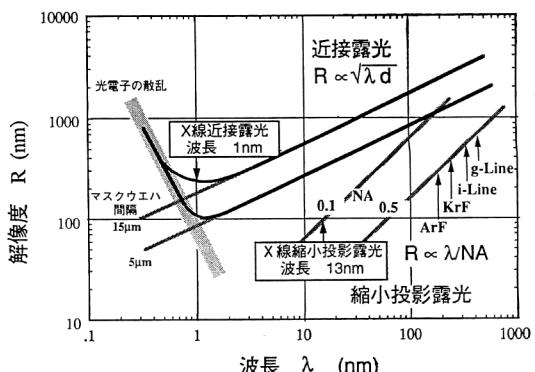


図 7 波長と解像度の関係

る $0.1 \mu\text{m}$ 以下の加工も可能性が出てくるため、検討が進められている^{15,16)}。しかしそまだ原理実験的な非常に微小な領域でのパターン形成であり、今後の技術開発が期待されている。

この方法での問題は、レジスト材料とそのプロセス技術がまだ全く検討されていないことや、実用的なフィールドサイズをもった光学系の実現に非常に高い光学系の精度を実現しなければならないこと等、従来の技術の延長だけでは扱えない多くの技術課題を抱えていることがある。重ね合わせ精度の向上に関しては、マスク精度の問題が軽減されるとしても解像度 $0.1 \mu\text{m}$ に見合った精度を達成するのは簡単ではない。

次に電子線リソグラフィについて述べる。電子線リソグラフィは解像度が高いという利点がある反面、パターンを一つ一つ順番に描画する方式であるため、描画時間が非常に長くかかるという欠点があった。このため、工業的には必ずしも高速で処理する必要のない、マスク加工や微細なゲート加工を必要とする高周波素子、少量で多品種の素子を必要とする ASICLSI の加工に用いられてきている。このため大量の加工を必要とするメモリ LSI 等には利用されてこなかった。しかし光リソグラフィの限界が見えはじめた今、電子線の処理速度を高速にする技術開発が盛んになっている。

電子線描画技術の高速化の歴史は一度に描画する面積を如何に大きくしてきたかの歴史である。図8にその経緯を示す。はじめに開発された電子線描画装置は細く絞った電子ビームを用いていた。このため微細なパターンの描画は得意であったが、比較的大きな配線や電極の描画では、同図(a)に示すように非常に多くの描画回数が必要となった。これに対し配線層のようにパターンがほとんど一定の寸法である場合には、絞ったビームでは描画時間が非常にかかってしまうため、同図(b)に示すような固定成形型の描画装置が開発された¹⁷⁾。この方式により従来 160 回の描画が必要であったものが、6 回の描画回数で済むようになった。しかしこの方式では最小寸法の整数倍の寸法には対応できるものの、さらに微細

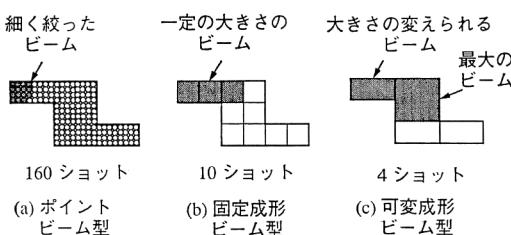


図 8 電子線のビーム形状の変遷

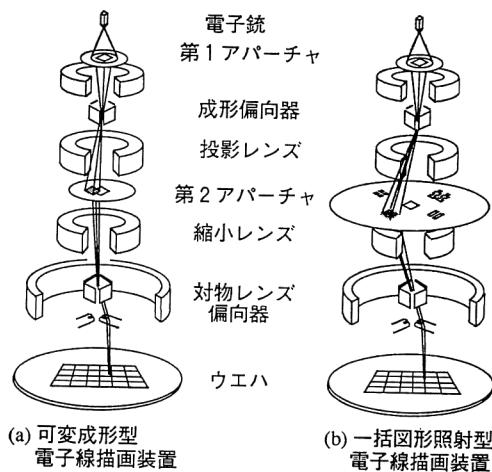


図 9 可変成形型電子線描画装置と一括图形照射型電子線描画装置

な寸法や、任意の寸法に対応が難しい。

そこで次に可変矩形型電子線描画装置が開発された^{18,19)}。この方式では図9(a)に示すように、鏡筒の中に二つの矩形アーチャを持ち、第1アーチャで整形された電子ビームを第2アーチャに投影し、その重なり具合を制御することで、どちらかのアーチャで制限される範囲内で任意の大きさの矩形ビームを作ることができる。この方式によって描画回数はさらに減り、この場合図8(c)に示すように4回になった。しかしこの方法を用いても最近の ULSI メモリでは描画回数が天文学的な数字となってしまい、描画時間は低減できない。

この ULSI メモリのようなパターンは、同じ形をしたメモリセルが整然と配列されている。そこで繰り返しているパターンの一部を可変矩形型描画装置の第2アーチャに作り込んでしまおうと考えたのが、図9(b)に示す一括图形照射型の電子線描画装置である^{20,21)}。この方法によって描画回数が非常に低減され従来の光ステッパーに近いスループットが得られるようになってきている。しかし現在のスループットはまだ量産には十分でなく、今後の改良が待たれている。

電子線リソグラフィはこのような量産化への対応も進められているが、電子線の本来持っているマスクを用いない露光方式であることを活かした ASICLSI の開発、製造や、光や X 線用のマスク描画技術として今後も重要な位置を占めていくことは間違いない。

5. まとめ

以上述べたように ULSI リソグラフィとして、今ま

での光を用いた方式に限界が見えてきた現在、ギガビットレベルにまで適用可能な方式は、技術的にまたコスト的に万能な方式は未だない。したがって幾つかの方式の利点をうまく利用すると共に、デバイス設計、プロセス設計両者のリソグラフィ技術に対する理解と協力を得ていくことが、これからギガビット時代につなぐ道ではないだろうか？もちろん光学的に新しい方式の開発や、電子線の飛躍的なスループット向上、X線の超高精度なマスク開発など隘路となっている技術課題が克服されればその限りではないが、いずれにしてもリソグラフィ技術の発展無しにはギガビット以降のULSIは有り得ない。その意味からも一層の研究開発を進めたい。

文 献

- 1) S. Okazaki : J. Vac. Sci. Technol., **B(9)** (1991) 2829.
- 2) S. Okazaki : Appl. Surface Sci., **70/71** (1993) 603.
- 3) M. D. Levenson, et al.: IEEE Trans. Electron Devices, **ED-29** (1982) 1828.
- 4) G. Kitsukawa, et al.: ISSCC 1993 Digest of Tech. Papers (1993) p. 48.
- 5) T. Terasawa, et al.: Proc. SPIE, **1088** (1989) 25.
- 6) A. Nitayama, et al.: Tech. Digest of IEDM '89 (1989) p. 57.
- 7) 長谷川昇雄, ほか: 第38回応用物理学関係連合講演会講演予稿集 (1991) p. 535.
- 8) 堀内敏行, ほか: 第32回応用物理学関係連合講演会講演予稿集 (1985) p. 294.
- 9) K. Kamon, et al.: Jpn. J. Appl. Phys., **30** (1991) 3021.
- 10) A. Suzuki, et al.: Proc. SPIE, **1674** (1992) 92.
- 11) N. Shiraishi, et al.: ibid. (1992) 741.
- 12) H. Fukuda, et al.: J. Vac. Sci. Technol., **B7** (1989) 667.
- 13) H. Fukuda, et al.: J. Vac. Sci. Technol., **B9** (1991) 3113.
- 14) D.L. Spears and H. Smith: Electron Lett., **8** (1972) 102.
- 15) H. Kinoshita, et al.: J. Vac. Sci. Technol., **B7** (1989) 1648.
- 16) T.E. Jewell, et al.: Proc. SPIE, **1263** (1990) 90.
- 17) H.C. Pfeiffer: J. Vac. Sci. Technol., **12** (1975) 1170.
- 18) H.C. Pfeiffer: J. Vac. Sci. Technol., **15** (1978) 887.
- 19) E. Goto, et al.: J. Vac. Sci. Technol., **15** (1978) 883.
- 20) Y. Nakayama, et al.: J. Vac. Sci. Technol., **B8** (1990) 1836.
- 21) Y. Sakitani, et al.: J. Vac. Sci. Technol., **B10** (1992) 2759.