

## 研究

高反射率積層板によるボード間波長多重  
光インターコネクション

安 哲 興・峯 本 工

神戸大学大学院自然科学研究科 〒657 神戸市灘区六甲台町 1-1

(1995年4月17日受付, 1995年6月12日受理)

Board-to-Board Optical Interconnection Using Multiple Wavelengths and  
Stacked High Reflection Plates

Chulheung AN and Takumi MINEMOTO

Graduate School of Science and Technology, Kobe University, 1-1, Rokkodai, Nada-ku, Kobe 657

(Received April 17, 1995; Accepted June 12, 1995)

A wavelength-multiplexed optical interconnection is proposed to communicate data between boards using stacked high reflection flat plates. The light emitting diode with wide power distribution is appropriate for point to multi-points interconnection. It is expected that this concept is applicable to multi-processor systems. Results of basic measurements and simulations concerning the optical power are presented. Applications of the interconnection on the fast Fourier transform and special-purpose computer are proposed.

## 1. 序 論

近年の目ざましい電子デバイスの高性能化により、コンピュータなど電子デジタルシステムの情報処理速度は、プロセッサやメモリーなどそれら自体の処理速度ではなくチップ間の通信時間に左右されているのが現状である。このボトルネックを解消するため一つの有用な方法として光インターコネクションが考えられている。光インターコネクションは、高速性、並列性をはじめとする光の多くの特徴を活用することにより、従来の導線と電子デバイスによる電気配線技術で現れだした種々の問題を乗り越えようとするものである。配線の大容量化を行うためには、高速化とともに配線の並列化とデータの多重化が重要な手法となる<sup>1)</sup>。ボード間レベルの光インターコネクションは、演算は電子デバイスで行い、通信は光で行うという考え方である。このボード間インターコネクションの研究では、大容量化を達成するため多数の発光素子と受光素子のアレイ化による1対1インターコネクションの並列通信のものが多く、また、

1対多インターコネクションの通信と波長多重による非同期通信の大容量化の研究は少ない。また、同時通信の大容量化を必要とする並列コンピュータでは波長多重によるデータの同時通信能力の向上が要求されるのである。

本研究では、このようなインターコネクションの考え方にに基づき、現状の技術で実現しやすい一つの方式として、光が薄い高反射率の平行反射板間に閉じ込められた自由空間内を伝搬してゆく方式の光配線、すなわち、2次元自由空間方式の光インターコネクションを提案し、基礎実験を通して、その可能性を考察した。本研究で提案する光インターコネクションの目的は、光の特徴である波長多重、空間多重を併用し<sup>2)</sup>、非同期通信確認方式によりボード間インターコネクションの大容量化を図ろうとするものである。2節では高反射率板を利用した光インターコネクションの原理と構造を述べ、3節では基礎実験を通じて本研究で提案する方式の実現の可能性を示し、4節では提案したマルチプロセッサ型並列汎用および特殊コンピュータ等へ応用する方式を提案す

る。そして、5節で本方式の有用性と限界について考察する。

## 2. 平行円形反射板光インターコネクション 基本概念と構成

発光素子から放射された光が全空間に広がるという性質は、一点から発した信号を複数の受信点に分配するインターコネクションの機能に適している<sup>3)</sup>。このことは1対多通信に対応する。本研究で提案するインターコネクションの概念を Fig. 1 に示す。この光インターコネクションでは2枚の平行反射板の間に多数の受光素子と発光素子を置いたユニットを積層することにより、PE (processing element) または MPU (micro processor unit) を積載した複数のボード間のインターコネクションを実現しようとするものである。光は反射膜の間に閉じ込められて反射しながら伝搬し、情報のやり取りをする。

1つのユニット内のある発光素子から出た光が受光素子に入る様子を Fig. 2 に示す。4つのボード間結合のために使う光の波長はボードごとに決めておく。例えばボード1からは波長 $\lambda_1$ の光を出し、ボード2からは波長 $\lambda_2$ の光を出すというように割り当てる。そして、各ボードには自分から出す光の波長と異なる波長の光を選択的に受ける3種類のフォトセンサーを配置し、他のボードから送られてきたデータを取り込む。発光素子と受光素子を取り付けた1枚の平行平板反射板を情報の各ビット単位に対応させ、これらを積層した形のインターコネクションでボード間を結合する。

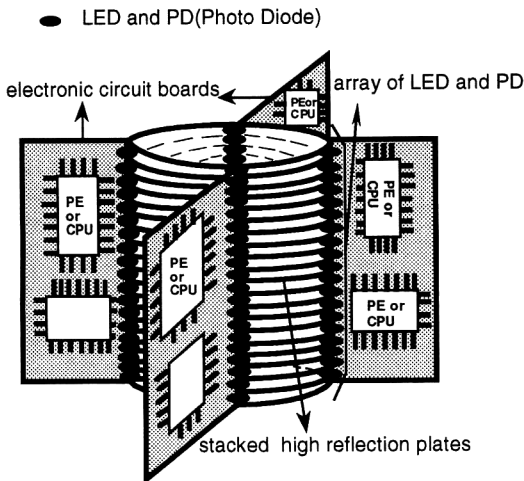


Fig. 1 Conceptual map of optical interconnection by stacked high reflection plates.

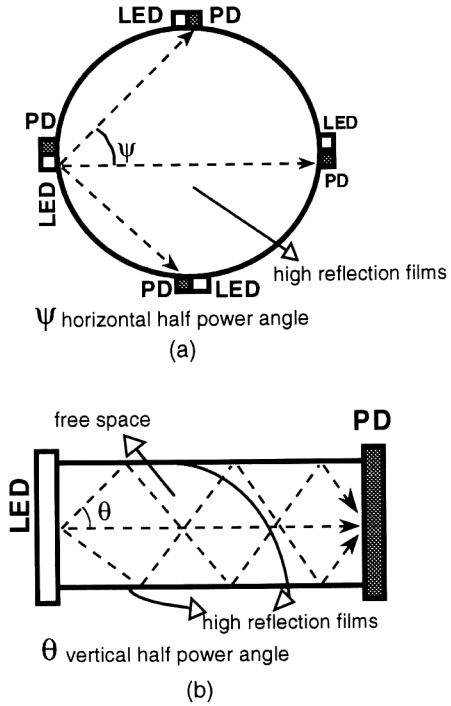


Fig. 2 Simplified diagram of rays in a transparent parallel plate with high reflection. (a) Side view and (b) top view. Broken lines represent light rays.

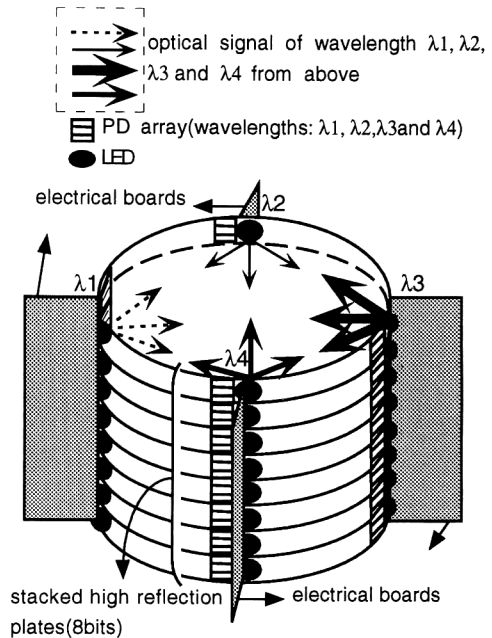


Fig. 3 4-wavelength multiplexed data communication between 4 boards using 8 stacked flat plates (8 bits).

1つのユニットの中での波長多重通信が行われている様子を Fig. 3 に示す。4つのCPU(central processing unit) ボード間の通信方式は、各々のボードのデータ送受信が同時に、あるいは別々に行われるため、通信タイミングの制約を受けない非同期通信の方が効率的になる。この波長多重完全結合型の4枚のPEまたはMPU ボードを単位セルにして、そのセルを同様の方式で多数インターコネクションすることによって並列計算システムへの拡張がやりやすくなると考えられる。

### 3. 基礎実験とシミュレーション

前記の Fig. 2 で示したように発光素子から出た光のうちで発光素子の光軸を基準にして横方向の方位角  $\psi$  のところにある受光素子に入る強度を考えてみよう。今、縦方向の光の広がり角度が  $2\theta$  以内、横方向の方位角を中心に広がり角度  $2\Delta\psi$  以内に放射される光がすべて受光素子に入ると考えると、受光素子に入る光の強度  $P_{opt}$  は次のように表せる<sup>4)</sup>。

$$P_{opt} = \int_{-\theta}^{+\theta} \int_{\psi-\Delta\psi}^{\psi+\Delta\psi} \alpha \cdot I(\theta, \psi) \cos(\theta) d\theta d\psi \quad (1)$$

ここで、 $\alpha$  は平行反射膜の反射率を、 $I(\theta, \psi)$  は発光素子の放射強度をそれぞれ表している。受光素子で得られる光電流  $I_{opt}$  は次の式のように書ける。

$$I_{opt} = S \cdot P_{opt} \quad (2)$$

ここで、 $S$  は受光素子の変換効率である。

受光素子の光電流の変化を発光素子からの距離  $r$  と角度(一定の距離  $r=10$  cm のとき)の変数として、計算と実験で求めた。その結果を Fig. 4 に示した。実験に使用した LED(light emitting diode) は発光強度の半値角が  $70^\circ$ 、ピーク波長が 660 nm、放射強度が 1.6 mcd のものであり、PD(photo diode) としてはピーク感度波長が 800 nm、ピーク放射感度が 0.57 A/W、受光面積が  $0.12 \text{ mm}^2$ 、カットオフ周波数が 50 MHz のシリコン型 PIN フォトダイオードを用いた。平行反射膜には反射率 100% のガラス板を使った。計算のための PD の放射感度としては LED のピーク波長に対する感度 (0.45 A/W) の値を利用した。そして、 $r=1$  cm のところでの計算値が実験値と一致するように規格化して描いたものが Fig. 4 の (a) と (b) の図の中の実線である。この図での破線は反射板がないときの計算値であり、予想どおり LED-PD 間距離に対応して急激な変化率を表している。実験値の絶対値の大きさは別にして、その変化の様子は反射膜が完全であるときの計算値の変化の様子とほぼ一致しているのが Fig. 4 によりわかる。した

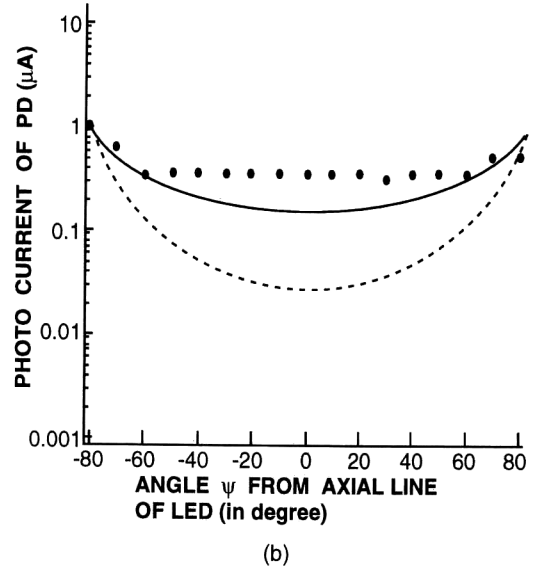
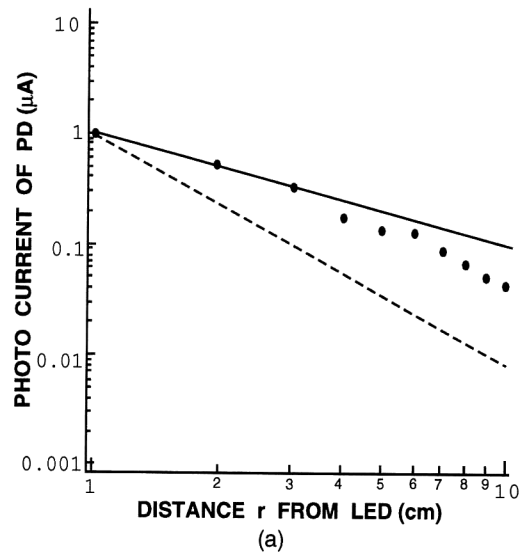


Fig. 4 Distributions of PD current as function of (a) distance  $r$  from the optical axis of LED when  $\psi=0^\circ$  and (b) angle  $\psi$  from the optical axis when  $r=100$  mm. Solid lines represent calculated values assuming perfect reflection, broken lines calculated values assuming no reflection, and dots measured values.

がって、式(1)および(2)によって信号の伝達を見積る近似式は妥当であると思われる。実験値の絶対値の大きさが計算値と異なった理由は計算に用いた変換効率および放射感度等の値が適切ではなかったためと思われる。また、光信号は Fig. 2 に簡単に示したように平行反射膜の間を何回も反射しながら伝搬するので受光素子で受信したときのパルス波形の立ち上がりおよび立ち下がり

がなまると予想され、このなまり現象が変調周波数の最大値を決定すると考えられる。波形なまりのオーダーを Fig. 5 を使って推測する。発光素子から直接受光素子に入る光の伝搬時間 (最小時間) と縦方向の広がり角  $\theta$  の方向に出た光が反射しながら伝搬して受光素子に入るまでに要する時間 (最大時間) の差がパルス波形の幅のオーダーになる。Fig. 5 中の  $R$  は平行反射板で反射して受光素子に入るまでの総距離に等しい。したがって、本方式の最大変調周波数のオーダーは次の式 (3) により求めることができる。

$$f = \frac{c}{L} \left( \frac{\cos \theta}{1 - \cos \theta} \right) \quad (3)$$

ここで、 $f$  は最大変調周波数、 $L$  は発光・受光素子間の距離、 $c$  は光速である。最大変調周波数は平行反射板の間隔  $d$  に無関係であることがわかる。本実験システム ( $L=100$  mm) ではその見積値は 1.56 GHz になった。

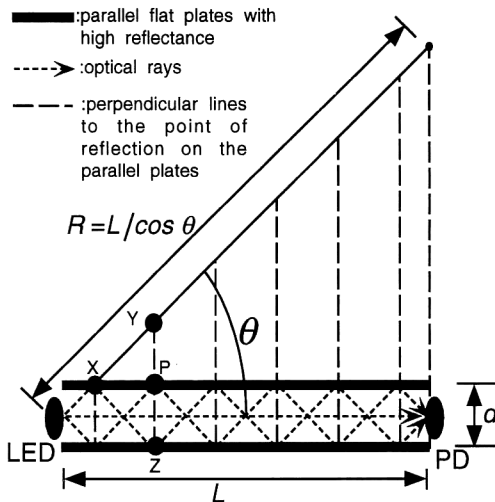


Fig. 5 Optical path lengths of rays propagating from LED to PD.  $L$  is the path length of the ray propagating straightly and  $R$  that of the ray emitted in the direction of half power angle  $\theta$ .

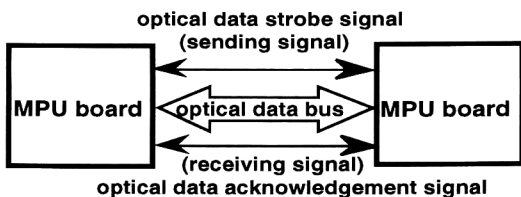


Fig. 6 An asynchronous communication by two handshake's signals between CPU boards.

LED は 1 GHz 以上の変調が難しいので波形のなまりは問題にならないと考えられる。30 MHz 以上の全電子式高速デジタルシステムでは、クロック信号の高調波成分の反射などにより、リングングの問題は通信路の長さが 10 cm 以上になると無視できなくなる<sup>9)</sup>。このことを考慮すると高速デジタルシステムにおける近距離のインターコネクションでも前節で述べた平行反射板を用いた光配線が有効だと思われる。

#### 4. 並列コンピューターアーキテクチャーへの応用方式

本研究で提案された 4 ボード間波長多重インターコネクションのシステムでは、ボードごとに通信データは対等な条件で、同時に、自分以外の 3 つのボードから伝送されてくる。このとき、データ伝送方式としては MC 68000 (Motorola 製 MPU) で使われているような非同期確認方式が有効だと考えられる<sup>9)</sup>。ボード間データ転送のとき、非同期通信は Fig. 6 に示すようにデータ確定 (data acknowledgement signal) 信号があるときだけ、次のデータ送受信が可能になる。データ確定信号が受信されないと、MPU ボード間のデータ通信は永遠にハングアップされてしまう。また、通信されてきたデータと CPU 間の結合は、FIFO (first in first out) メモリーを通じてデュアル・ポート RAM (random access memory) を用いてリンクすれば、光インターコネクションを通して伝送してきたデータは、いつも CPU のアドレッシング範囲に存在するようになる。このような非同期とデュアル・ポート RAM で構成した伝送システム概念を Fig. 7 に示す。Optical signal bus interface driver 側には FIFO メモリーでリンクし、メインボー

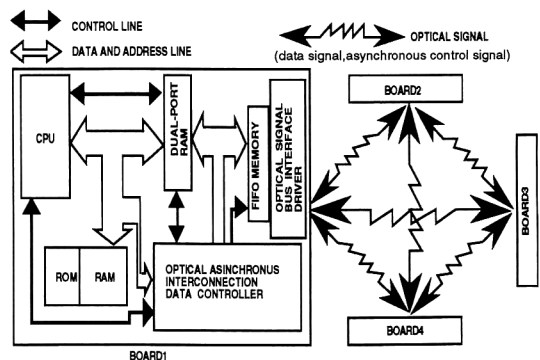


Fig. 7 System of optical interconnection control using asynchronous communication and dual-port RAM FIFO memory.

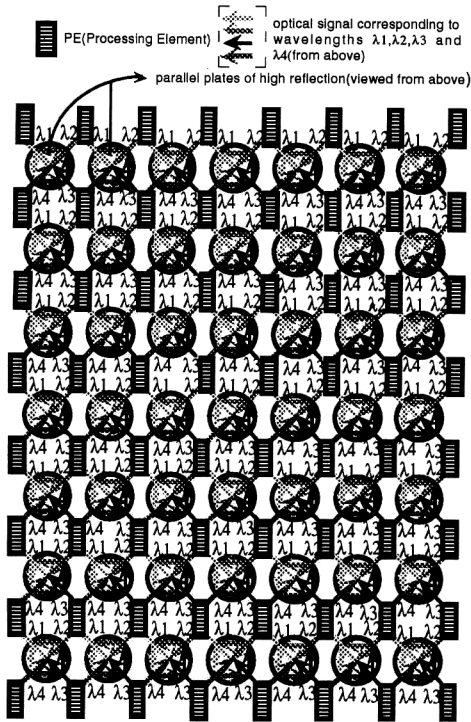


Fig. 8 The architecture of PE array processor computer ( $8 \times 8$  PE).

ドシステム側はデュアル・ポート RAM でリンクすれば、効率的なマルチ CPU 間のデータ転送ができる。

#### 4.1 アレイ・プロセッサ型並列コンピューター

4 ボード間光インターコネクションを1つの単位セルとして取り扱い、このようなセルを同様の方式で多数インターコネクションすることによって、Fig. 8 のように、常時結合されているセルアレイ・プロセッサ型の並列コンピューターアーキテクチャーが実現できる。特に、アレイ型の並列コンピューターは画像処理専用マシンとして有用な方式というのは周知の事実である<sup>7)</sup>。アレイ型の並列コンピューターの実現には莫大な配線量を伴うので、波長多重のような光インターコネクションが有効であり、本論文で提案する方式の光インターコネクションが非常に有用だと思われる。

#### 4.2 FFT 専用コンピューター

高速フーリエ変換は信号処理・画像処理において大変有用な手段の一つである。画像信号の実時間処理システムでは FFT (fast Fourier transform) の高速演算が実現されると都合な場合が多い。FFT は本来 butterfly network として並列性をもっている<sup>8)</sup>。本研究方式のインターコネクションシステムを、FFT 専用コンピューター

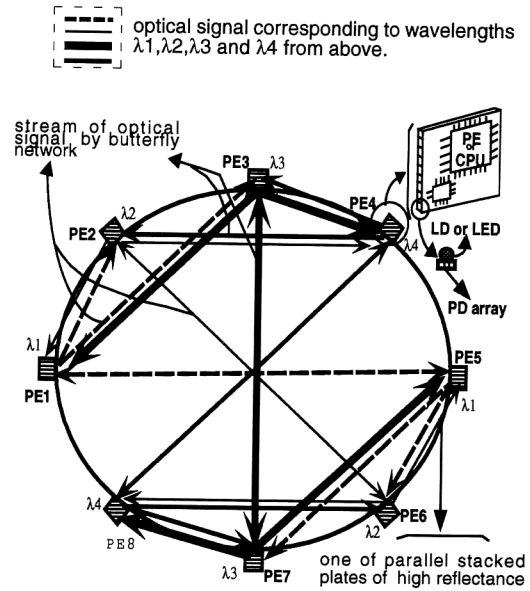


Fig. 9 The architecture of special-purpose FFT computer using 8 PEs interconnected by butterfly network.

ターアーキテクチャーに応用するためには、4 ボードインターコネクションを Fig. 9 に示すように若干変形する。ここでは8つの CPU ボードと、各々が指向特性の発光素子を取り付ける。Butterfly network の特性を考慮し、FFT 専用コンピューターを設計すれば、提案された4波長光インターコネクションを用いて8つの CPU ボード間のネットワークが可能であることが Fig. 9 からわかる。一般的に、2次元 ( $M \times M$ ) 点の  $N$  個の PE によって FFT を行うとき、1 個の PE が計算しなければならないラディックス ( $2 \times 2$ ) butterfly steps の数は次の式により、表現することができる<sup>9)</sup>。

$$2^{k-1} \log_2 M \times (M/2) \quad (4)$$

ここで、 $k = \log_2(M/N)$  (ただし、 $2 \leq k \leq \log_2 M$ )。

( $M \times M$ ) 点の2次元 FFT の場合、1つのラディックス ( $2 \times 2$ ) butterfly step を計算するのに3回の複素乗算と8回の加算を必要とするが計算時間はほぼ乗算に左右される。そうすると、このラディックス butterfly に基づく ( $M \times M$ ) 点の2次元 FFT のため乗算回数は

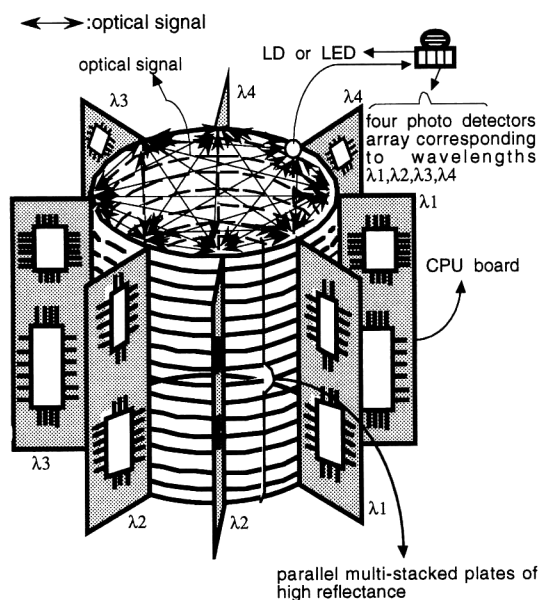
$$2^{k-1} \log_2 M \times (M/2) \times 3 \quad (5)$$

となる<sup>10)</sup>。1個のラディックス ( $2 \times 2$ ) butterfly の乗算時間がデータ通信遅延時間を入れて  $T$  時間かかると仮定する。特に、Fig. 9 に示した本アーキテクチャーの FFT 専用コンピューターでは光インターコネクションによって PE 間データ通信時間の問題をほぼなくしてい

**Table 1** FFT execution time of TRP-860 (a super high speed numerical accelerator board) corresponding to the various number of element using signal processing library, [unit: ms].

Number of element	1-D FFT			2-D FFT		
	512	1024	2048	256	512	1024
Complex	0.38	0.90	3.90	132.0	705.0	4719.0
Real	0.26	0.58	1.09	80.1	382.0	2089.0

[Specification of TRP-860] CPU: i 860 XR (64 bit) -40 MHz + T 805-20 MHz, FPU: pipeline adder, multiplier (inside i 860), Cache: operation cache (4K) and data cache (8K) inside i 860, Peak performance: 40 MIPS and 80 MFlops. (quoted from data sheet of CSL corporation)



**Fig. 10** The architecture of general-purpose computer with 8 CPU boards using 4 wavelengths multiplexion and time multiplexion.

るので  $N$  個の PE による  $(M \times M)$  点の 2 次元 FFT にかかる総時間は次式のように近似することができる。

$$2^{k-1} \log_2 M \times (M/2) \times 3 \times T \quad (6)$$

上式によって、 $T=0.1 \mu\text{s}$  のとき、本方式の計算機システム (PE ボード数: 8, 2 次元のサンプル点数:  $1024 \times 1024$ ) では約  $0.098304 \text{ s} (\approx 0.1 \text{ s})$  かかるということがわかる。このことからわかるように、本方式のコンピュータでビデオレート ( $1/30 \text{ s}$ ) 性能を達成するためには、 $T=0.1 \mu\text{s}$  の場合には CPU ボードの数を 32 個にするか、または 8 個の CPU ボードで計算時間  $T$  を  $0.03 \mu\text{s}$  にする必要がある。そして、計算時間性

能の比較のため商業的に発売されている小規模計算機システムに装着する TRP-860 (超高速数値アクセラレイターボード) の FFT 演算性能を **Table 1** に示した。この TRP-860 を用いて上記の FFT 専用コンピュータ ( $T: 0.1 \mu\text{s}$ , PE ボードの数: 8) と同じ性能を引き出すためには、同じ超高速数値アクセラレイターボードの数が 50 個以上も必要になって、大型の計算システムになってしまう。また、Fig. 9 に示した方式の FFT 専用コンピュータを電気配線で作ることは複雑すぎる配線のため実際的には不可能だといっても過言ではない。この点からも光インターコネクションを用いた本方式のコンピュータが有効だといえる。

#### 4.3 汎用マルチプロセッサコンピュータへの応用

4 つの波長では 4 つのボードしかインターコネクションできないが、波長多重・空間多重に時間多重を併用することによって、インターコネクションが可能なボードの数を増やすことができ、さらに、ネットワークの大容量化が図れる。Fig. 10 では 4 つの波長を 1 つの単位にし、2 回に分けて時間領域を 2 つに分け、データ伝送を行う光バスシステムのインターコネクションの概念を示した。

### 5. ま と め

並列通信ビットの数だけ積層した高反射率平行反射板を用いて波長多重ボード間通信を図る一方法を提案した。この波長多重光インターコネクションにより、配線の自由度・高密度配線・相互同時通信量の増大による広いバンド幅などが達成できる。したがって、特に複雑な配線とか通信バンド幅に悩んでいる並列コンピュータの設計に本方式の光インターコネクションが応用できるであろう。

ここで提案した方法の欠点としては接続の数を増やさないで光の利用効率が減少することである。これらの問題を克服して実用的なシステムにするためには高い放射強度をもつ発光素子と高い放射感度の受光素子が要望される。不必要なところに光がゆくのを避けるため、1 次元ホログラムを設計して作製した回折光学素子を用い、受光素子が置いてある場所に信号光を集中させることができると考えられる。これにより、発光素子から出る光信号が効率的に受光素子に入る。このホログラフィー光学素子の設計開発を今後の課題にしたい。

弱い光信号が入った受光素子では光電変換回路において多段増幅する必要がある。多段増幅器が入ると電気信

号間のクロストーク問題が生じ、結局、電気インターコネクションの問題に帰着されてしまうので、強い放射強度の発光素子と増幅作用がある受光素子（アバランシェPDなど）は本方式インターコネクションでの核心である。

並列コンピューターをはじめ、大型計算機では熱の発生が深刻な問題になっている。われわれの提案した、積層板に金属反射体の積層板を用いると光信号の閉じ込め以外に、システムで発生した熱を簡単に発散させる放熱板としても利用できる。これも提案した方法の長所の一つであるといえよう。現状のいろいろな問題を考えると、すなわち、熱問題とか30 MHz以上の高いクロック周波数のコンピューターでの信号反射によるリング問題を解決するためには、短距離でも提案した方式の光インターコネクションが有効であろう。

## 文 献

- 1) 和田 修：“光インターコネクション”，応用物理，**62** (1993) 2-9.
- 2) 和田 修：“光インターコネクション用能動デバイスの現状”，*Optronics*，**6** (1992) 56-60.
- 3) 河合 滋：“平板光学系を用いた2次元光バス”，*Optronics*，**6** (1992) 100-106.
- 4) J. Jiang：“Board-to-board high speed optical interconnection,” *Optical Computing*, 1993 OSA Tech. Digest, **7** (1993) pp. 184-187.
- 5) 鯨島正裕：“高速デジタル回路の測定とトラブル解析”，*トランジスタ技術 Special*，**42** (1993) 2-22.
- 6) 宮崎 仁：“特集ボード内データ伝送の研究”，*トランジスタ技術*，**3** (1994) 208-237.
- 7) 辻内順平，一岡芳樹，峯本 工：光情報処理（オーム社，1989）pp. 129-131.
- 8) 飯塚啓吾：光工学，第2版（共立出版，1985）pp. 121-141.
- 9) K. Hwang and F. A. Briggs：*Computer Architecture and Parallel Processing*, 4th ed. (McGraw-Hill Co., Singapore, 1988) pp. 367-373.
- 10) 辻井重男：デジタル信号処理の基礎，第2版（電子情報通信学会，1988）pp. 305-308.