

面発光レーザーのアレイ化

笠原 健一

光伝送技術は将来、机上のパソコンやCPUにまで、導入されていくことが予想される。その背景には、1) Si技術の進歩によるプロセッサの高速化に伴って周辺装置とのデータ転送の遅さが問題化してきたことや、2) 低価格プロセッサやワーク・ステーションを使った分散・並列処理、あるいは、クラスタリングといった技術が台頭してきたことがある。そして、トータル容量として10 Gbps(ギガビット/秒)以上の光伝送技術が求められるようになってきている。

面発光半導体レーザー(VCSEL)¹⁾は、低電流動作が可能であり、劈開が不要でアレイ化が容易であるといった特徴から、このような応用において期待されている。以下では、筆者らの経験をもとにVCSELアレイの現状と課題について述べる。

1. VCSELアレイの構造

VCSELでは長波長帯のものは未だ研究開発途上であり、アレイ化には短波長帯(0.85/0.98 μm)が使われている。短波長帯では基板は通常、GaAsが用いられる。波長0.85 μm では、基板越しに光を出すことはできないので必然的に表面出射型となる(図1)²⁾。この構造ではGaAs活性層から出て下側(基板側)のDBRから出射された光はGaAs基板内で吸収され、基板からの戻り光の問題がなくなる。

一方、活性層に低電流化が可能な歪みInGaAs層を用いた0.98 μm 帯VCSELでは裏面出射型が用いられることが多い。0.98 μm ではGaAs基板が透明となるので基板越しに光を出すことができる。基板の表面に反射防止膜を形

成するといったプロセスが必要であるが、サブマウントにフリップチップ・ボンディングで搭載することで、VCSELアレイへのワイヤー・ボンディングを省略できるといったメリットがある。

図2は発振波長0.98 μm の裏面出射型VCSELアレイの例である³⁾。ウェハはMBE(molecular beam epitaxy)を用いて作製しており、活性層は、3層、ないしは4層の、InGaAs歪み量子井戸層(層厚100 nm)からなる。下側のn-DBR(distributed-bragg reflector)、上側のp-DBRは、それぞれ、16ペア、18.5ペアのAlAs/GaAsからなる。AlAs、GaAsの層厚は1/4波長に設定されている。プロセスとしては、まず、正方形にメサ・エッチングを行う。エッチングはRIEで行い、p-DBRの最下層の2ペアを残してGaAs層で止めるようにする。GaAs層で止めるのは、ここにp側電極を形成するためである。その後、メサ部分をマスクした状態でプロトン注入を行い、電流狭窄と、VCSEL間の電氣的分離とを行う。n側電極は、各VCSELに対する共通電極となっており、n-DBR中のGaAs面をエッチングで出して形成してある。p、n電極の上には電気メッキでAuバンパが形成されている。

2. VCSELアレイの現状と課題

2.1 低消費電力化/温度無依存化

アレイ化LD(laser diode)では単体以上に、低消費電力化や光出力の温度依存性の軽減が要求される。低消費電力化によって、LD相互の熱的クロストークが減り、駆動回路が簡単になるが、短波長帯VCSELではCドープや、低屈折率層と高屈折率層の間にポテンシャル障壁が生じないようにすることによって、電圧が1.4 Vと端面発光レーザーなみに下げられている。また、Al濃度の高い層だけを選択的に酸化する方法を電流狭窄に用いたり⁴⁾、高反射率ミラ

NEC光・超高周波デバイス研究所(〒305-8501 つくば市御幸が丘34)

E-mail: kasahara@obl.cl.nec.co.jp

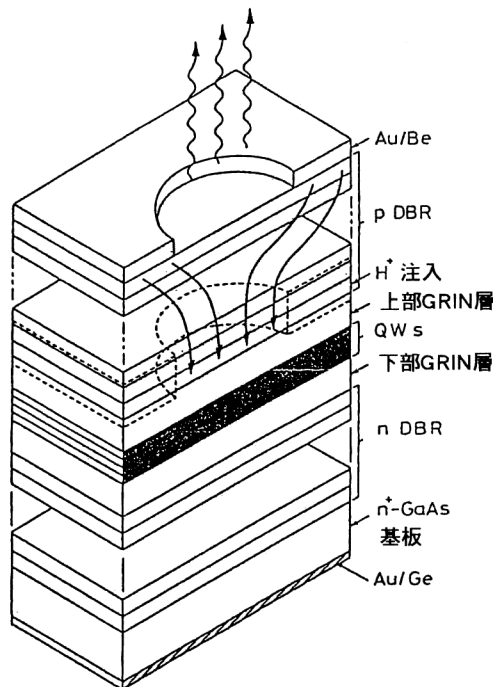


図1 0.85 μm 表面射出型 VCSEL.

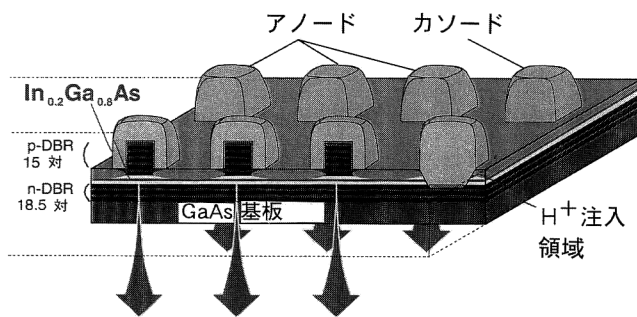


図2 0.98 μm 裏面射出型 VCSEL.

一に応用するといった試みがなされており、電気-光変換効率としては50%以上⁵⁾、という値が報告されている。

アレイ化LDでは実装上、モニター用受光素子を置いて自動パワー制御をかけることが難しく、光出力の温度依存性の軽減が重要である。そのためにはLDの特性温度 T_0 を向上させることが望ましい。VCSELでは、温度上昇によるキャリア・リークが増大からくる T_0 の低下の他に、共振器モードと利得ピークの温度シフト量が異なることによって光出力の温度変動が生じる。短波長帯のVCSELでは共振器モード、利得ピークの温度シフト量はそれぞれ、 $0.07 \text{ nm}/^\circ\text{C}$ 、 $0.3 \text{ nm}/^\circ\text{C}$ であり、光出力の温度変動を抑えるために、利得オフセット法⁶⁾や利得幅の広帯域化が提案されている³⁾。

2.2 特性の均一化

均一なLD特性を実現することはアレイ化では当然なが

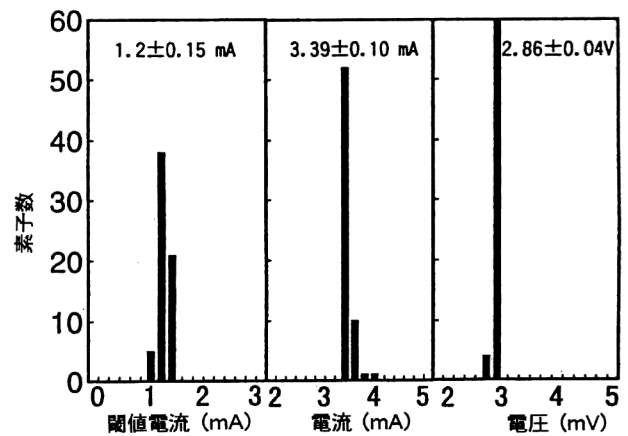


図3 8×8 VCSEL アレイの閾値電流、1 mW 光出力時の電流、電圧のヒストグラム。

ら重要である。LD特性のばらつきは、素子選別の時間を増大させるだけでない。例えばLDの閾値のばらつきについて考えてみる。理想的には閾値電流が小さくなって無バイアスで使えることが望ましく、そのような場合を考えてみる。いま、LDの閾値を $3 \text{ mA}@80^\circ\text{C}$ 、スロープ効率を 0.04 W/A とする。1 mWの光出力を得るには、電流として28 mA必要になり、キャリアの寿命時間 τ_s を1.5 nsとすると、発振遅れ時間 T_d は0.17 nsとなる。閾値電流がアレイ内でばらつき、 $3 \text{ mA} \rightarrow 4 \text{ mA}$ になったとすると、 $T_d = 0.22 \text{ ns}$ となる。数 Gb/sの高速変調をしているときには、この違いは無視できなくなる。

図3は、図2に示す $0.98 \mu\text{m}$ の8×8 VCSELアレイの、閾値電流、1 mW光出力時の電流、電圧のヒストグラムを示したものである。閾値電流は $1.2 \pm 0.15 \text{ mA}$ であり、電流、電圧とともに均一な特性が実現されている。この素子では、メサ・サイズが $6 \mu\text{m}$ 角であり単一モード発振しているが、これを $10 \mu\text{m}$ 角として戻り光ノイズへの耐性を強くしたのも実現されている。閾値は活性層面積の増加の割合ほどは増えなく、約2 mAに抑えられている。

2.3 駆動方法の問題

VCSELアレイの規模は、消費電力等の他に駆動方法によっても制限される。~1 Kアレイといった規模になると、各素子への信号線をチップ内部に作り込むことが容易でなくなる。そのために、各素子を独立に駆動するタイプでは、8×8といった規模のものに留まっている。

2.4 偏光方向の制御

VCSELは通常の半導体レーザーのように偏光方向が定まっていない。偏波面が定まっていないVCSELでは、偏波面が、電流の増大や、戻り光によって雑音を引き起こす。すなわち、電流を増大させていくと、ある電流値で、直交偏光しているモードの間で、光強度の大きさが変わ

表1 1次元 VCSEL モジュールの報告例.

	チャンネル数	受光素子	データレート (Mbps)	ファイバー	容量 (Gbps)
OETC	32	MSM	500	MM	16
POLO	10	PIN	622	MM	6.22
Optobus	10	PIN	155	MM	1.55
ParaBIT	40	PIN	700	MM	28

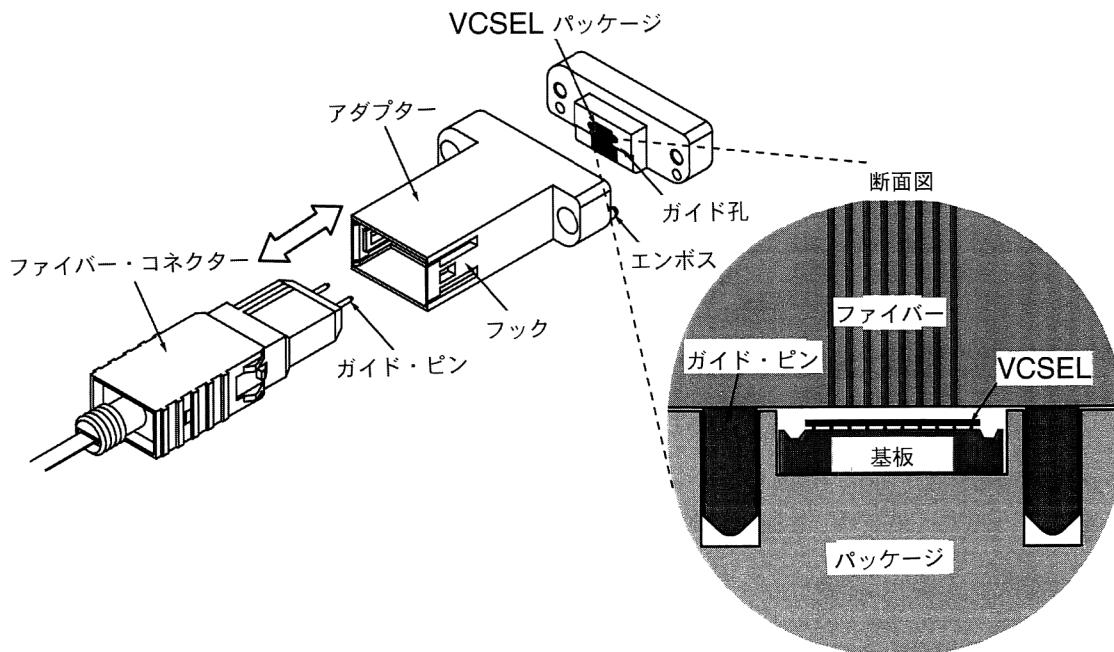


図4 パッシブ・アライメントによる2×8 ch VCSEL アレイ・モジュールの概略図.

り、それが、その瞬間に雑音を発生させる。全光出力としてみた場合は、光出力は変わらないように見えるが、偏光ビームスプリッターなどの偏光依存性素子と一緒に使うときには問題となる。図2の素子では、アノード側のメサ形状を矩形(6×5ミクロン角)と非対称化し、片方の偏光の光損失を大きくすることによって、偏光を一方方向に揃える工夫をしている⁷⁾。偏光制御された8×8のVCSELアレイは、再構成可能な光接続の実験に用いられている⁸⁾。

3. VCSELアレイの応用

3.1 光ファイバーを使った光インターコネクション

短波VCSELは、高速データ通信規格である、ギガビット・イーサネットで使用されることとなり、HPやSiemens等、4社から製品レベルのモジュールが出てきている。VCSELアレイについては、これもHPやモトローラーから出てきているが、これらは、米国のOETCやJitney、POLOといったプロジェクトがトリガーとなって出てきたものである。また、最近では700 Mb/s-40 chのモジュールも発表されている⁹⁾。表1に、代表的な1次元VCSELモジュールの報告例をまとめてある。VCSELアレイ・モジ

ジュールでは、ポリマー導波路アレイによってVCSELの光をファイバーまで導く構造などがとられているが、基本的には端面発光半導体LDアレイを使ったモジュールのコンセプトを踏襲しているように思われる。

図4は、そのような組み立て方法によらず、パッシブ・アライメントによって作製した2次元(2×8 ch)VCSELアレイ・モジュールの概略図である¹⁰⁾。低コスト化という観点から、機械的なパッシブ・アライメントによってマルチモードファイバー・アレイコネクタに直接脱着できるプッシュプル構造となっている。結合損失は、平均で2.0 dB、最大でも2.9 dBである。

図5は各チャンネルの誤り率特性を示してある。BER (bit error rate) が 10^{-11} では、平均で-26.0 dBm、偏差は0.9 dBmと良好な値が得られている。BERを20°Cから70°Cまで評価し、感度劣化は2.4 dBにおさまっている。また、そのときの平均閾値は、20°Cで1.6 mA、70°Cで2.1 mAである。

シングルモードで発振するVCSELでは、WDM (wavelength division multiplex) 応用を目的に、モノリシックな多波長集積化素子が実現されている¹¹⁾。製作にはマスク

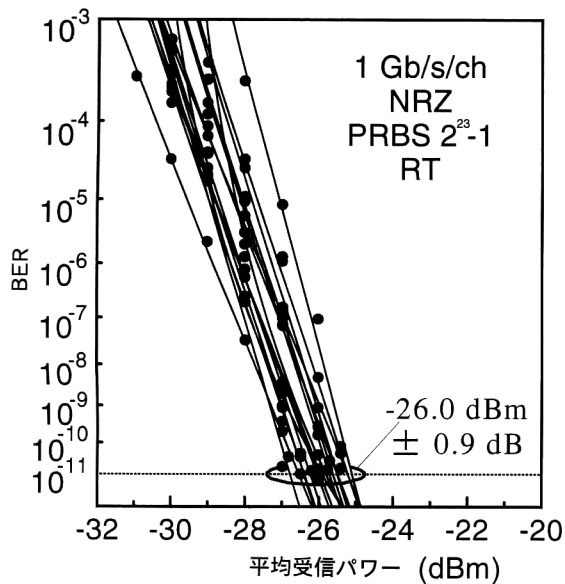


図5 各チャネルの誤り率特性.

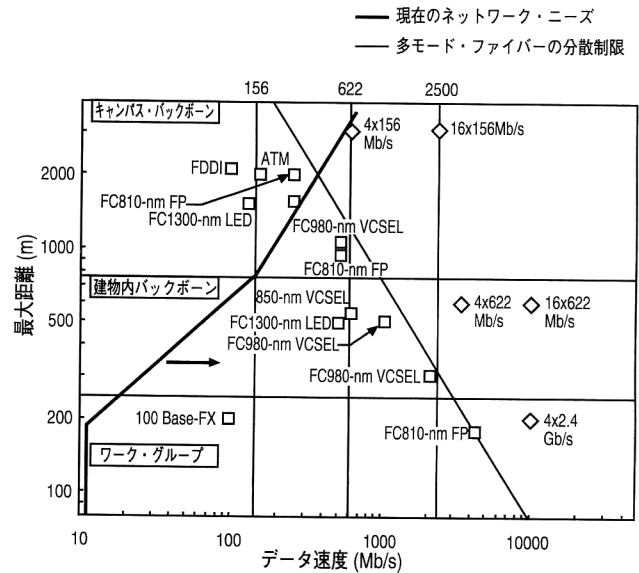


図7 WDM-LAN への応用. □: 標準化あるいは標準化予定の光源, ◇: VCSEL WDM の提案.

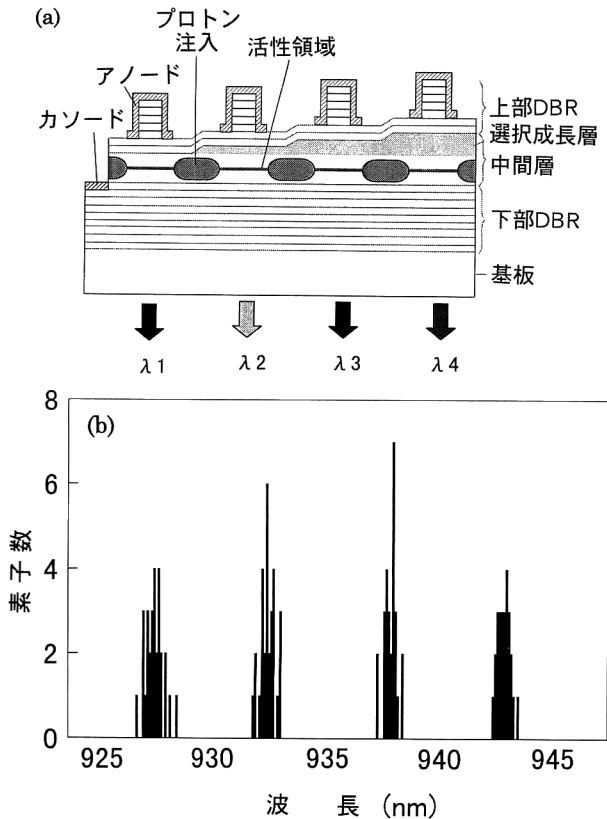


図6 4波長 VCSEL 集積化. (a) 素子構造, (b) 波長ヒストグラム.

MBE 法を用いている (図6). マスク MBE では, 基板直上で移動可能なマスクを使って選択成長を行うことができ, 波長を変えるには, VCSEL の共振器長 (中間層厚) を変化させる. 実際には, 250 μm 幅のストライプ開口列をもつマスク 2 枚を使い, 互いにストライプが直交するように 2

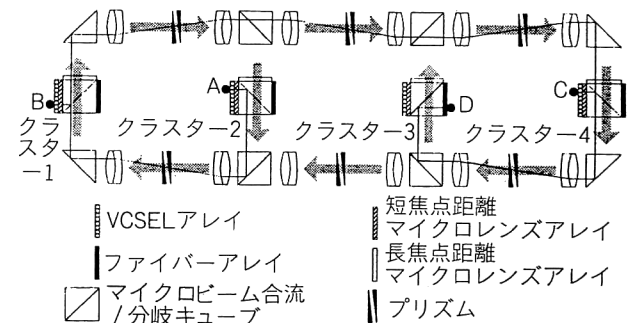


図8 64 ch 光インターコネクション・ネットワークの構成.

回の選択成長を行い, 4 波長を集積化した. 波長間隔は約 5 nm である. それぞれの素子の閾値電流密度は $\sim 800 \text{ A/cm}^2$ で, 通常の MBE 成長素子の特性と比較して同等の結果が得られている.

モノリシックではないが, 個別に波長の異なる VCSEL を用意し, 平面上に 2 次元的に配置した後で 1 本のファイバーに結合させる試みも成されている¹²⁾. このようなハイブリッド的に形成した多波長アレイでは 1 次元的に 4 波長化 (820/835/850/865 nm) した素子が作製され, WDM による LAN (local area network) への応用が検討されている. スループットは, 10 Gbps (=2.5 Gbps \times 4 ch) である. 現状の建物内やキャンパスに引かれた MMF (multi-mode fiber) を, 新たな SMF (single-mode fiber) に置き換えることなく容量を増やすことが可能となる (図7)¹³⁾.

3.2 フリー・スペースを使った多チャネルアレイの応用

多チャネルの VCSEL アレイは, フリー・スペースとの組み合わせでさらに大容量のスループットを必要とするシ

システムの実現に期待されている。フリー・スペースは、常に実装をどうするかといった問題がつきまとうものの、いくつかの挑戦的な試みがなされている。

一例として、並列プロセッサで必要とされる、多数の PE (processor element) 間の接続を VCSEL を用いて実現しようとする提案がされている¹⁴⁾。通信の切り替えを頻繁にするとところは1つのクラスターとしてまとめて、現状で実現可能な小規模な電気スイッチを用いる。そして、距離の離れたクラスター間通信に光を使うという構成となっている。クラスターには1個の VCSEL アレイ (集積度=PEの総数)を置く。各 VCSEL の出力光は、各 PE に1対1に対応させ、同一 PE に向かう異なるクラスターからの VCSEL の出力は微小光学系で合流させるようにしてある。このように光のチャンネルをフリー・スペース上に多数作ると、電気では容易でないプロセッサ間通信の実現が期待できる。

図8に64個のPEシステム用に作製した光インターコネクション部分の構成を示す。16個のPEが乗ったボード(クラスター)、4枚からなるものを想定している。843nmの8×8 VCSEL アレイを4個用いる。各クラスターからの光合流/分岐用には、メタルの層厚によって部分的に反射率を変えたマイクロミラー・アレイを作製して用いている。実際に1.6 Gb/sの信号を通した結果が報告されている。PE数が多くなると受信器に到達する光量が減って問題となるが、それを避けるために、4波長の VCSEL アレイを用い、1Kの並列プロセッサを実現しようといった試みがなされている。

この10年近くの間、VCSELの性能は大きく向上し、アレイの実用的な応用もみえてきた。これをさらに伸ばすには、コンスタントに1μAで発振し、パワーも取れて信頼性もOK、光出力も100°Cまで不変、構造もきわめて簡単なプロセスででき、歩留まり100%といったような圧倒的性能をさらに実現すべく、努力していく必要がある。

文 献

- 1) K. Iga, F. Koyama and S. Kinoshita: "Surface emitting semiconductor lasers," IEEE J. Quantum Electron., **QE-24** (1988) 1845-1855.
- 2) L. W. Tu, Y. H. Wang, E. F. Schebert, B. E. Weir, G. J.

Zydzik and A. Y. Cho: "High temperature performance of three-quantum-well vertical-cavity top-emitting lasers," Electron. Lett., **27** (1991) 457-458.

- 3) M. Kajita, T. Kawakami, M. Nido, A. Kimura, T. Yoshikawa, K. Kurihara, Y. Sugimoto and K. Kasahara: "Temperature characteristics of a vertical-cavity surface-emitting laser with a broad-gain bandwidth," IEEE J. Sel. Top. Quantum Electron., **1** (1995) 654-660.
- 4) D. L. Hffaker, J. Shin and D. G. Deppe: "Low threshold half-wave vertical-cavity lasers," Electron. Lett., **30** (1994) 1946-1947.
- 5) K. L. Lear, K. D. Choquette, R. P. Schneider, Jr., S. P. Kilcoyne and K. M. Geib: "Selectively oxidized vertical cavity surface emitting lasers with 50% power conversion efficiency," Electron. Lett., **31** (1995) 208-209.
- 6) D. B. Young, J. W. Scott, F. H. Peters, M. G. Peters, M. L. Majewski, B. J. Thibeault, S. W. Corzine and L. A. Coldren: "Enhanced performance of offset-gain high-barrier vertical-cavity surface-emitting lasers," IEEE J. Quantum Electron. Lett., **29** (1993) 2013-2022.
- 7) T. Yoshikawa, H. Kosaka, K. Kurihara, M. Kajita, Y. Sugimoto and K. Kasahara: "Complete polarization control of 8×8 vertical-cavity surface-emitting laser matrix arrays," Appl. Phys. Lett., **66** (1995) 908-910.
- 8) M. Ishikawa: "System architecture for optoelectronic parallel computing," *Tech. Digest of Optical Computing '96* (1996) pp. 8-9.
- 9) M. Usui, N. Matuura, N. Sato, M. Nakamura, N. Tanaka, A. Ohki, M. Hikita, R. Yoshimura, K. Tatenno, K. Katsura and Y. Ando: "700-Mb/s×40-channel parallel optical interconnection module using VCSEL arrays and bare fiber connectors," LEOS '97, **1** (1997) 51-52.
- 10) H. Kosaka, M. Kajita, M. Yamada, Y. Sugimoto, K. Kurata, T. Tanabe and Y. Kasukawa: "2D alignment free VCSEL-array module with push/pull fiber connector," Electron. Lett., **32** (1996) 1991.
- 11) H. Saito, I. Ogura, Y. Sugimoto and K. Kasahara: "Monolithic integration of multiple wavelength vertical-cavity surface-emitting lasers by mask molecular beam epitaxy," Appl. Phys. Lett., **66** (1995) 2466-2468.
- 12) I. Ogura, K. Kurihara, S. Kawai, M. Kajita and K. Kasahara: "A multiple wavelength vertical-cavity surface-emitting laser (VCSEL) array for optical interconnection," IEICE Trans. Electron., **E78-C** (1995) 22-27.
- 13) B. E. Lemoff, L. B. Aronson and L. A. Buckman: "SpectraLAN: a low-cost multiwavelength local area network," The Hewlett-Packard J., **5** (1997) 1-12.
- 14) E. Schenfeld: "Massively parallel processing with optical interconnections: what can be, should be, and must not be done by optics," *Tech. Digest of Optical Computing '96* (1995) pp. 16-18.

(1998年6月10日受理)