

# フォトニック MPLS ルーター

野 口 一 博

## Photonic Multi-Protocol Label Switching Router

Kazuhiro NOGUCHI

Due to the expansion and bandwidth broadening of the Internet communication, IP data traffic explosively increases over the past few years. Massive core IP routing equipments and backbone network systems are required to handle such massive data streams. This paper introduces the design and architecture of the photonic MPLS router (HIKARI router) and its photonic routing fabrics. The HIKARI router have been developed as a Tbit/s-grade IP (MPLS) router which aims to integrate the broadband photonic backbone networks with the IP networks. The reliability of massive photonic cross-connect switch fabrics, which are key devices for the photonic routing systems, is also discussed.

**Key words:** photonic network, photonic cross-connect, optical switch, MPLS, planar lightguide circuit, micro-electro-mechanical system (MEMS)

近年のインターネットの普及とブロードバンド化に伴い、IP (Internet protocol) トラフィック需要は IP ルーターの処理容量の伸びを上回る勢いで増加しており、IP ルーターにおけるトラフィック処理のボトルネックの問題が顕在化してきている。フォトニックネットワーク<sup>1)</sup>は、その広帯域性および波長ルーティングによる光パス設定機能により、こうしたトラフィック処理容量の問題を解決するための最も有力なツールと考えられる。近年、フォトニックネットワークを IP パケット転送網として効率よく利用することにより IP ルーターの処理能力の限界を打破しようとする試みが活発化している。NTT 研究所ではこうした試みにいち早く取り組み、世界に先駆けてテラビット級のスループットを実現したフォトニック MPLS ルーターを開発し、これを HIKARI ルーターと命名した<sup>2,3)</sup>。本稿では、この HIKARI ルーターについて、フォトニック処理部分の構成を中心に解説する。

## 1. HIKARI ルーターの構成

### 1.1 全体構成

MPLS (multi-protocol label switching) は、IP レイヤー上で伝達される各 IP パケットにルーティング情報をもったラベルを付与して転送する制御方式である。このラベルの概念をより低位のレイヤーであるフォトニックネットワークに拡張し、光信号の波長をラベルとみなしてルーティングを行う方式がフォトニック MPLS (MPλS) である。HIKARI ルーターは、これをノード装置として実現したものであり、単に光ネットワークをバックボーンとして用いたという意味での「フォトニックルーター」と異なる概念で開発されたものである。

図 1 に、HIKARI ルーターの構成と、これによって実現されるフォトニック MPLS ネットワークのイメージを示す。HIKARI ルーターは、MPLS プロトコルに従って IP パケット処理を実行する MPLS ルーター部と、フォトニックネットワーク上で光パスの設定/切り替えおよび WDM (wavelength-division multiplexing) 伝送処理を実

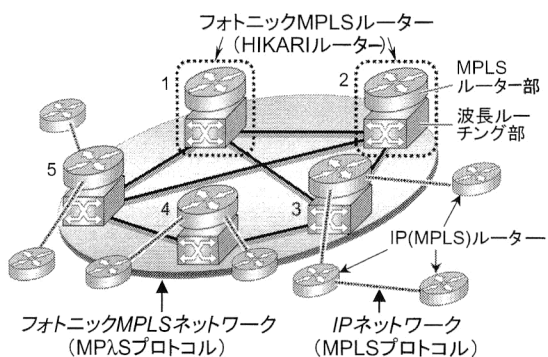


図1 フォトニック MPLS ネットワークのイメージ。

行する波長ルーティング部とで構成される。HIKARI ルーター1から4へ送達されるIPパケットを例にとれば、このパケットはフォトニックネットワーク上に設定された光パスを介して、HIKARI ルーター1の波長ルーティング部から直接 HIKARI ルーター4の波長ルーティング部に転送され、MPLS ルーター部に送達される。この場合、フォトニックネットワーク内を通過するIPパケット信号は、行先ごとに設定された光パスのひとつを波長（ラベル）によって選択することで目的地へのルーティングを実現していると考えられる。このように、フォトニックネットワークは、波長ルーティング部とMPLS ルーター部との協調制御によりフォトニック MPLS ネットワークとして機能する。

### 1.2 波長ルーティング部

HIKARI ルーターのフォトニック処理は波長ルーティング部で実行される。図2に HIKARI ルーターの波長ルーティング部の構成を示す。全体はPAD (payload assembler and disassembler) 部、WDM 伝送部、光ルーティング部の3つの機能ブロックによって構成される。PAD 部はMPLS ルーター部と光ルーティング部とのインターフェイスであり、MPLS ルーター部から入力されるIPパケットを光パス信号として光ルーティング部に送出し、光ルーティング部から入力される光パス信号をIPパケットに変換してMPLS ルーター部に送出する機能をもつ。WDM 伝送部はフォトニックネットワークの各光ファイバーから入出力されるWDM信号の合分波および光増幅を実行する部分であり、隣接ノードとの間でWDM信号の送受信を行う。

光ルーティング部は、波長変換機能を備えた光クロスコネクタに相当する部分である。光ルーティング部全体は波長変換部と光クロスコネクタスイッチで構成される。波長変換部は個々の光パス信号に対して個別に波長変換/設定を行う部分である。HIKARI ルーターでは、光/電気/光の信号変換によって、波長変換と同時に信号再生も波長変換部で実行している。

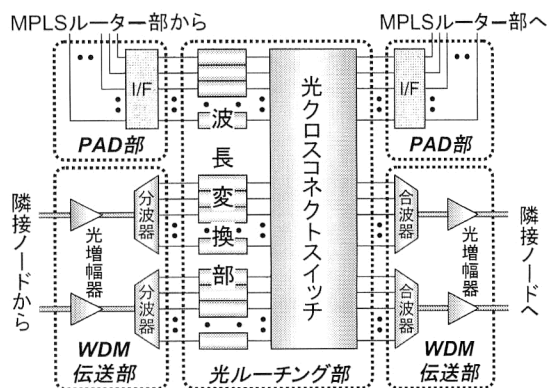


図2 波長ルーティング部の構成。

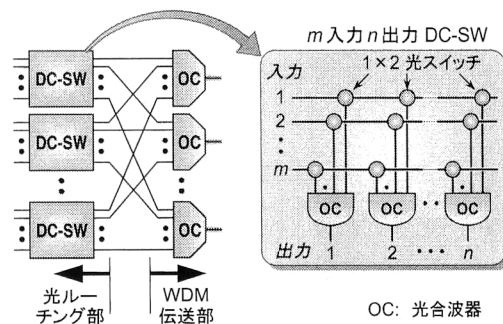


図3 光クロスコネクタスイッチ部の構成。

### 1.3 光クロスコネクタスイッチの構成

光クロスコネクタスイッチは、波長変換された光パス信号を目的の出力光ファイバーに接続する機能をもつ。したがって、光クロスコネクタスイッチには、(入力光ファイバー数) × (ファイバー当たり波長多重数) + (PAD部からの入力光パス数) の入出力ポート間をノンブロッキングで接続する機能が必要となる。各光パスの容量を10 Gbit/sとすると、HIKARI ルーターが目指すテラビット級のスループットを実現するためには、100 × 100 ポートを超えるような大規模光マトリクススイッチが必要となる。このような大規模な光スイッチ機能を低コストで実現するため、HIKARI ルーターではDC-SW (delivery and convergence switch) 構成<sup>4)</sup>を採用している。

図3に、DC-SW 構成およびこれを用いた光クロスコネクタスイッチ構成を示す。DC-SWの各入力ポートに接続された1 × 2光スイッチ素子により、当該ポートに入力された光パス信号は、光合波器を介して選択された1つの出力ポートより出力される。光クロスコネクタ部を構成する各DC-SWの出力光はWDM伝送部の光合波器で合波され、WDM信号光として光ファイバーに出力される。このとき、DC-SWの各出力ポートから出力される信号光はそれぞれ異なる出力光ファイバーに分配される。

DC-SW 構成は、光ファイバー単位でのモジュール化に

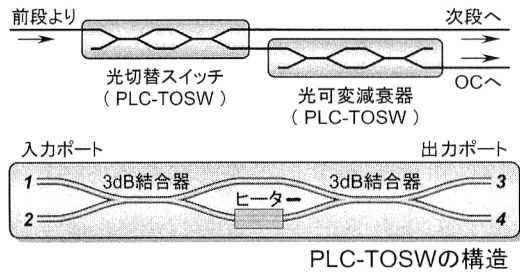


図4 1×2光スイッチ素子の構成.

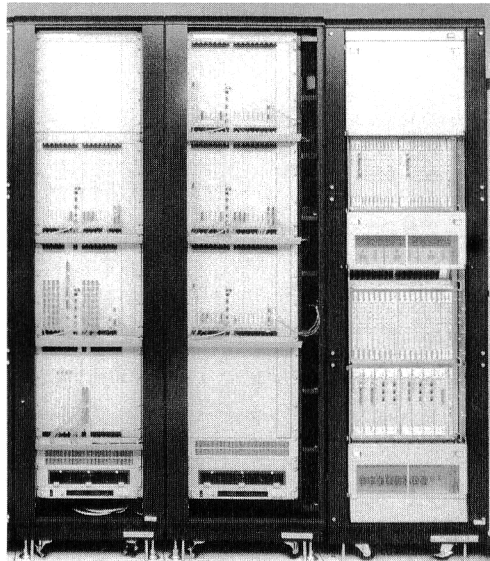


図5 HIKARI ルーター (波長ルーチング部) の外観.

より接続光ファイバー数増加時の増設が容易となり、スタート時の初期導入コストが抑制できる利点がある。また、後述のように通常のマトリックススイッチに比較して少ない光スイッチ素子数で同一規模の光クロスコネクタ部を構成可能であるため、結果として装置の低コスト化、高信頼化を実現できるという利点がある。

図4に1×2光スイッチ素子の構成を示す。素子は2個の石英導波路型熱光学効果スイッチ<sup>5)</sup>(PLC-TOSW)で構成され、一方が光信号を出力光合波器側に切り替える光切り替えスイッチ、もう一方が出力光信号の強度レベルを制御する光可変減衰器である。PLC-TOSWは、石英導波路で構成されたマッハ・ツェンダー干渉計のアームの一方をヒーターの発熱によって温度制御する構造をもつ。熱光学効果によって当該アームを通過する光の位相を変化させ、通過光の出力ポート切り替えのほか、出力光減衰量の制御を実現する。PLC-TOSWは、機械的な駆動部のない石英導波路構成であるため高信頼かつ低損失である。また現在、素子構造の最適化によりTOSW1個当たりの消費電力は0.25Wに抑制されている<sup>5)</sup>。これにより、DC-SWは、周辺

表1 HIKARI ルーターの諸元.

項目	仕様
システムスループット	最大 2.56 Tbit/s 相当 (双方向)
パケット処理性能	最大 5 Gpps 相当 (MPLS ルーター部と波長ルーチング部で分担)
IP 系接続 I/F	POS, ATM, Gigabit Ethernet など
光クロスコネクタスイッチ	PLC-TOSW を用いた DC-SW 構成
使用波長帯域	1546~1559 nm (C バンド)
光パス当たり信号速度	10 Gbit/s まで対応 (STM-64 相当)
波長多重数	0~32 (波長間で任意に波長変換可能)
WDM 伝送ファイバー数	最大 8 対, 1 対単位で増設が可能
最大収容光パス数	双方向パス 128 対 (片方向パス換算 256 本)

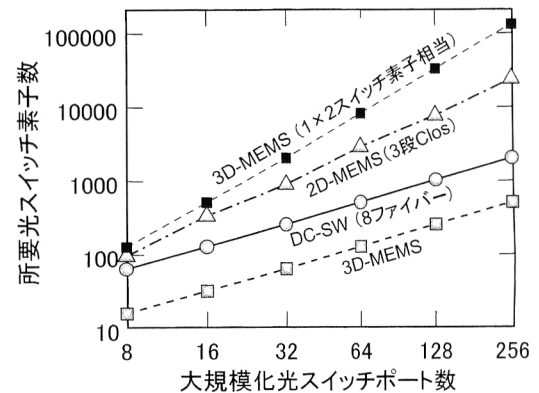


図6 各種大規模光スイッチの所要素子数.

の駆動回路も含め1入力ポート当たり1W以下の消費電力で駆動可能となる。

#### 1.4 HIKARI ルーターの外観・性能

図5に、HIKARI ルーターの波長ルーチング部の外観を示す。各架の大きさは高さ225cm、幅73cm、奥行き90cmであり、片方向換算96本分の光パスを収容した1ノード分の装置が3架に収容される。

表1にHIKARI ルーターの性能諸元を示す。光クロスコネクタスイッチは最大256ポートまで拡張可能であり、各ポートには最大10Gbit/sの光パス信号を収容できるように設計されている。これにより最大2.56Tbit/sのスループットが実現できる。このスループットは約5GppsのIPパケット処理能力に相当する。このうち、各HIKARI ルーターで終端されるIPトラフィック(MPLS ルーター部で処理すべきトラフィック)は約1.5Gppsと考えられ<sup>3)</sup>、その他のトラフィックは光パス信号のままノードを通過する。HIKARI ルーターは、このような通過トラフィックを波長ルーチング部のMPLS機能を用いてMPLS ルータ

一部に負荷をかけずに処理する(カットスルー機能)ため、全体として MPLS ルーター部がもつ容量の3倍以上の処理能力を実現することができる。

## 2. 大規模光スイッチの信頼性検討

近年, MEMS (micro-electro-mechanical system) 技術を適用した光スイッチが, HIKARI ルーターに適用される大規模光スイッチに適した構造として注目されている。一方, こうした大規模光スイッチを実用化するには, その長期信頼性について十分な検討を行う必要がある<sup>6,7)</sup>。ここでは, MEMS 光スイッチと DC-SW について, 同一規模の光クロスコネクタスイッチを構成するのに必要となる所要スイッチ素子数の観点から, それらの信頼性の比較検討を行う。

大規模光スイッチを, これを構成する複数のスイッチ素子の集合体とみなせば, スイッチ全体の故障率は, (スイッチ素子1個当たりの故障率)×(スイッチ素子数)と表すことができる。したがって, スイッチ全体の信頼性の面からは, 素子自体の故障率が小さく, かつ所要の素子数が少ないスイッチ構成が望ましい。図6に, それぞれ DC-SW, 二次元 MEMS (2D-MEMS), および三次元 MEMS (3D-MEMS) によって構成された光スイッチの規模と所要スイッチ素子数の関係を示す。DC-SW では  $1 \times 2$  光スイッチを1個のスイッチ素子とし, MEMS スイッチでは各 MEMS ミラーをスイッチ素子とする。DC-SW の場合, 所要素子数が接続ファイバー数に依存するため, ここでは HIKARI ルーターと同規模の8入力8出力としている。また, 2D-MEMS スイッチは, 現状では単一モジュールでの大規模化が困難なため, 3段 Clos 構成<sup>8)</sup>を仮定している。

DC-SW は, 光ファイバーリンク数一定の場合, 所要素子数がポート数に比例するため, 大規模化したときの所要素子数を少なくでき, 構成のうえからも信頼性確保が容易であることがわかる。一方, 3段 Clos 構成をとった 2D-MEMS の場合, 所要素子数はポート数の1.5乗に比例するため<sup>7)</sup>, 大規模化に際して多数の素子を実装する必要があり, 各素子に対して高い信頼性が要求される。3D-MEMS は単純な所要素子数の比較では最も有利である。しかし, 3D-MEMS では各ミラー素子が  $1 \times n$  ( $n$ : ポート数) スイッチとして機能するため, ポート数の増加に伴ってより高精度なミラー制御技術が要求される。そこで,  $1 \times n$  光スイッチが  $1 \times 2$  スイッチ  $n$  個で実現できる点を考慮して, 3D-

MEMS の各素子が  $1 \times 2$  相当の光スイッチ  $n$  個分と信頼性において等価であると仮定した場合の等価スイッチ素子数を, 図6に同時に示している。この等価素子数でみると, 3D-MEMS の所要等価素子数は  $n$  の2乗に比例し, 大規模化に伴って大きく増加する。この結果は, 3D-MEMS 光スイッチを大規模化した場合の信頼性について, 慎重な評価検討が必要であることを示唆している。

フォトリック MPLS ルーター (HIKARI ルーター) の概要および波長ルーチング部の構成, 機能について解説した。また, 波長ルーチング部の中心となる大規模光クロスコネクタスイッチの信頼性について考察した。今後, IP トラフィックのブロードバンド化に伴って, フォトリックネットワークの研究開発および IP ネットワークとの統合化に向けての検討がよりいっそう進展するものと期待される。

## 文 献

- 1) 佐藤健一: “フォトリックネットワーク”, NTT R&D, **49** (2000) 31-41.
- 2) Y. Yamabayashi, M. Koga and S. Okamoto: “Autonomously controlled multiprotocol wavelength switching network for Internet backbones,” Trans. IEICE, **E83-B** (2000) 2210-2215.
- 3) 岡本 聡, 野口一博: “Hikari ルータ (フォトリック MPLS ルータ) の開発”, 光アライアンス, **12**, No. 10 (2001) 28-32.
- 4) M. Koga, A. Watanabe, T. Kawai, K.-I. Sato and Y. Ohmori: “Large-capacity optical path cross-connect system for WDM photonic transport network,” IEEE J. Lightwave Technol., **LT-16** (1998) 1260-1269.
- 5) H. Takahashi, Y. Hibiho, T. Watanabe, T. Goh, T. Shibata and M. Okuno: “High performance 8 arrayed  $1 \times 8$  optical switch based on planar lightwave circuit for photonic networks,” *Tech. Dig. 28th European Conf. Opt. Commun. (ECOC 2002)*, 4.2.6 (Copenhagen, Denmark, 2002).
- 6) L. Wosinska, L. Thylen and R. P. Holmstrom: “Large-capacity strictly nonblocking optical cross-connects based on microelectrooptomechanical systems (MEOMS) switch matrices: Reliability performance analysis,” IEEE J. Lightwave Technol., **19** (2001) 1065-1075.
- 7) K. Noguchi and M. Kaga: “Switch element reliability required to maintain large-scale photonic cross-connect switch reliability,” *2002 IEEE/LEOS Annual Meeting Conference Proc. (LEOS 2002)* (Glasgow, UK, 2002) pp. 241-242.
- 8) C. Clos: “A study of non-blocking switching networks,” Bell Syst. Technol. J., **32** (1953) 406-424.

(2002年8月12日受理)