

光リソグラフィー技術の限界と極端紫外リソ グラフィー技術への期待 —— その開発の経緯と今後の展開 ——

岡 崎 信 次

Current Status of Optical Lithography and Future Prospects of Extreme Ultraviolet Lithography

Shinji OKAZAKI

The development of ultralarge scale integration (ULSI) has been promoted by the miniaturization of ULSI devices. This miniaturization has been supported by the development of lithography. We have been using optical lithography for the fabrication of ULSI devices. However optical lithography is now facing its resolution limit. To overcome this limitation, various tricks for resolution enhancement are widely adopted. However, we have to restrict the pattern layout flexibility strictly. By the introduction of extreme ultraviolet (EUV) lithography, the pattern layout will be set free from these restrictions and get higher resolution. Still there are many issues in EUV lithography. In this paper, firstly the history of lithography is reviewed and the issues of current optical lithography are discussed. The issues of EUV lithography are summarized in the next. The history of EUV development is also shown. Then the remaining issues and future prospects are introduced.

Key words: ultralarge scale integration (ULSI), miniaturization, optical lithography, resolution limit, extreme ultraviolet (EUV) lithography

半導体集積回路の高集積化は、われわれの生活を一変させたといっても過言ではないだろう。この数十年のわれわれを取り囲む情報処理機器の変化に、それを見て取ることができる。高度成長時代が始まった 1970 年代の半ば、家庭にはまだ情報処理機器とよばれるものはほとんどなく、トランジスタラジオやテレビといった電化製品が使われていた程度で、企業においても大企業に大型計算機が導入された程度であった。最初に導入されたのは、卓上計算機やワープロが半導体を用いた情報処理機器であった。それから 40 年、当時の大型計算機の処理速度をはるかにしのぐパソコンが、事務所はおろか家庭の書斎にも普及しており、それらがネットワークでつながり、莫大な情報がそのネットワーク上で処理されるようになっていく。こういっ

た高度な情報処理社会を実現した原動力が、半導体集積回路の発展である。特に、半導体の高集積化を支えた微細加工技術の発展、中でも半導体リソグラフィー技術の発展の功績は大きい^{1,2)}。

半導体リソグラフィー技術においては、光を用いたリソグラフィー技術が集積回路の開発当初から使われており、現在もその主役を他のリソグラフィー技術に譲っていない。これは、光学系を中心とする装置技術、光源技術、マスク技術、レジスト技術、それにパターン設計を含めたデバイス側のさまざまな利用技術の、総合化した努力の賜物である。しかし、この従来型の光リソグラフィー技術の発展が、真の限界に直面しており、新たなリソグラフィー技術への転換が迫られている状況にある。このため、ポスト

技術研究組合極端紫外線露光システム技術開発機構 (〒210-0007 川崎市川崎区駅前本町 11-1 パシフィックマークス川崎 11 階)
現所属: ギガフォトン(株) (〒254-0014 平塚市四之宮 3-25-1) E-mail: shinji_okazaki@gigaphoton.com

光リソグラフィ技術の本命である波長 13.5 nm の EUV (extreme ultraviolet; 極端紫外光) リソグラフィ技術の登場が待たれているというのが現状である。

本稿では、こうした半導体リソグラフィ技術の発展の経緯とその課題、さらに今後期待される EUV 露光技術の課題とその展望について概観する。

1. 半導体の高集積化を支えてきた光リソグラフィ技術の開発経緯

半導体集積回路の発展は 1970 年代初頭から始まった。トランジスタやダイオードといった半導体素子の作製にも光リソグラフィは用いられていたが、集積回路の登場とともに、その技術開発が集積回路の高集積化を牽引した。図 1 に半導体集積回路の微細化と、それを支えた光露光技術の経緯を示す。

IC の開発初期に最初に用いられた露光方法は、コンタクト露光であった。しかし、解像度的には $2\ \mu\text{m}$ 程度に限られていた。その後、等倍の投影露光を経て、縮小投影型の露光方式が開発された。この縮小投影型の露光方式の採用が、その後の光リソグラフィ技術発展の礎となった。

ここでの開発指針は、いわゆるレイリーの式に従った、高 NA 化、短波長化である³⁾。

$$R = k_1 \lambda / \text{NA}$$

まず高圧水銀灯の輝線である g 線 (436 nm) が光源として用いられ、色消し型の縮小投影光学系を装備し、ステージはレーザー干渉光学系で位置を制御されたステップアンドリピート型が採用された。当初は NA (numerical aperture; 開口数) として 0.28 程度が用いられたが、その後の高解像度の要求に従い、高 NA 化と短波長化が進められた。

高 NA 化に関しては焦点深度の低下との戦いで、当初の 0.28 程度の値から、短波長化との組み合わせで 0.6 程度まで向上した。しかし、その後 CMP (chemical mechanical polishing; 化学機械研磨) 技術の導入による基板平坦化技術のおかげで焦点深度に対する制限が緩和され、一気に高 NA 化が進んだ。さらに最近では、液浸露光の導入で NA は 1 を超える値にまでなっている⁴⁻⁷⁾。

最初は水銀灯の輝線である i 線 (365 nm)、さらにエキシマレーザー光である KrF エキシマレーザー光 (248 nm)、さらに短い波長の ArF エキシマレーザー光 (193 nm) が用いられて現在に至っている。

ArF エキシマレーザー光の導入とともに、露光装置の構造も変化した。縮小投影露光装置の導入時に採用されたステップアンドリピート型からスキャン型への転換である。これは高解像度化というより、重ね合わせ精度の高精

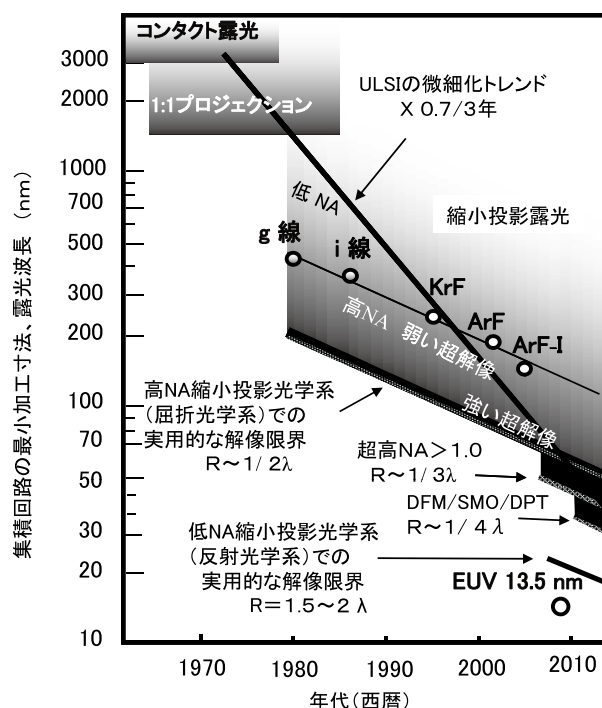


図 1 半導体集積回路素子の微細化と露光波長の短波長化。
ArF-I: ArF immersion with water, DFM: design for manufacturability, DPT: double patterning technology, SMO: source mask optimization.

度化、光学系の大化防止というべき改良であった⁸⁾。

このほか、解像度を向上させるために、さまざまな解像度向上技術も開発された。位相シフト法や変形照明技術がその例である。ただしこれらの技術の導入には、パターン設計上の制限が大きくなるという問題もある⁹⁻¹¹⁾。

2. 光リソグラフィ技術の限界とその突破のためのさまざまな工夫

ArF エキシマレーザー光を用いた液浸技術の開発によって、40 nm レベルの解像度が実現されるようになった。しかし、さらに 30 nm から 20 nm へと微細化の要求は続いている。

高 NA 化、短波長化とともに、 k_1 ファクターも当初 0.8 以上の値であったものが、どんどん小さくなっていった。原理的に 0.25 が 1 回の露光で解像可能な限界とされるが、0.6 以下となるとパターンが歪んでくる。0.5 以下では歪みが非常に大きくなり、露光形状を設計図形に近づけるため、原画であるマスクパターンに補正が必要となる。これを光近接効果補正 (OPC: optical proximity correction) 技術とよぶ。

解像度向上のために、光源形状を最適化したりマスクの位相を制御する解像度向上技術も短波長化と同時に進められ、上記の低 k_1 ファクター化を支えた。ArF 液浸技術の普

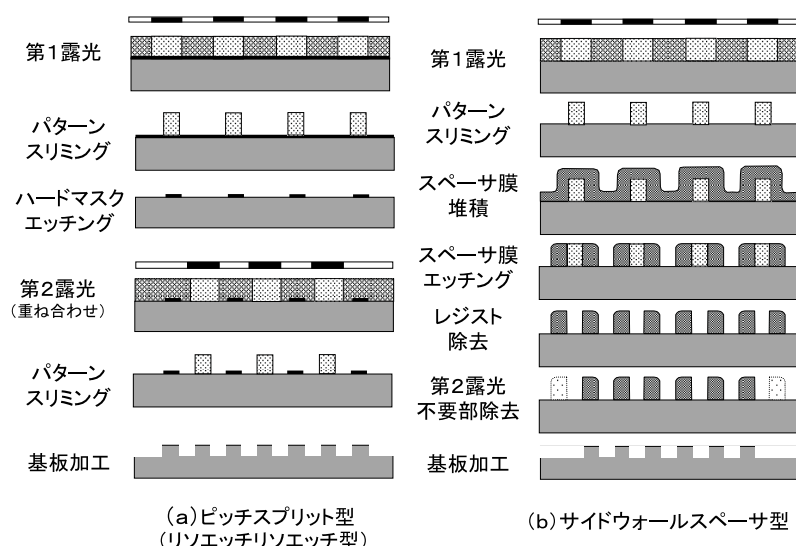


図2 ダブルパターンニング技術.

及とともに、さまざまなパターン形状に対して最適な光源形状を用意しようという動きも急で、最近ではシミュレーションによって求められる最適な光源形状をリアルタイムで形成する、例えばFlex Rayといった技術も開発されている¹²⁾。また、さらに最近では、露光光学系のさまざまな収差をリアルタイムで補正するようなシステムの提案もある¹³⁾。また、マスク形状に複雑なOPCを取り入れた上に、光源形状を同時に最適化するsource mask co-optimization (SMO)といった技術も提案され、実用化している¹⁴⁾。

40 nm以降の技術として、EUV露光技術の登場が求められているが、現時点ではまだ実用化には時間が必要という状況である。そこで、液浸露光技術を使ってなんとか解像度を向上させる手法として検討されている方法が、ダブルパターンニング技術である。この方法は、1回の露光では実現できない微細な寸法のパターンを2回の露光に分けて加工することによって、半分のピッチのパターンまで実現しようというものである。2回だけでなく複数回これを重ねれば、原理的にはさらに微細なパターン加工も可能となる^{15, 16)}。

ダブルパターンニング技術は大きく分けて2つの手法に分けられる。ピッチスプリット型とカリソエッチリソエッチ型 (LELE型) とよばれている方法と、サイドウォール型とよばれる方法である。

図2 (a) に前者のピッチスプリット型を示す。この方法では、1回目と2回目の露光において重ね合わせが必要であり、重ね合わせ精度が加工するパターンの寸法精度に影響する。このため、従来露光装置に要求されていた重ね合わせ精度の数倍の高精度化が必要となり、なかなか実用的な技術になっていない。

これに対し、図2 (b) に示すサイドウォール型は、パターンは縞状等、簡単な形状に限られるが、重ね合わせ精度に影響されないという特徴がある。まず第1回目のパターン形成後にパターン上に薄膜を形成し、ここで形成される側壁膜をパターンとして用いる方法である。重ね合わせ精度に関係なく微細なパターンを形成できる技術として、実用化が進んでいる。NAND型のフラッシュメモリー素子は、最も微細なパターンが縞状のパターンから構成されているため、この方式の製品適用が進められており、微細化の最前線となっている。

このように、最先端の光リソグラフィ技術によって40 nmを下回るようなパターン形成が可能になっているものの、そのパターン形状は k_1 値が限界の0.25またはそれを下回るような状況であり、基本的には縞状すなわちラインアンドスペース形状のパターンのみしか加工できない。この限られたパターンを使ってさまざまな回路パターンを構成することが、設計側に強いられている状況である。いわゆるdesign for manufacturability (DFM) そのものである。これらの状況から、波長もNAも限界に達していることから、 k_1 値を見かけ上小さくする方法を採らざるを得ない状況が垣間見える。

例えば、コンプリメンタリーリソグラフィとかカッティングリソグラフィとよばれる手法がそのひとつである。まずSRAM等の回路パターンの基本形を、単純な縞状のパターンから構成するように設計し、サイドウォール型ダブルパターンニングでラインアンドスペース状のパターンを加工した後、不要な部分のみを別の工程でカットする、すなわち除去する方法である。除去するパターン同士の間隔が光リソグラフィ技術の解像限界以下の場合、こ

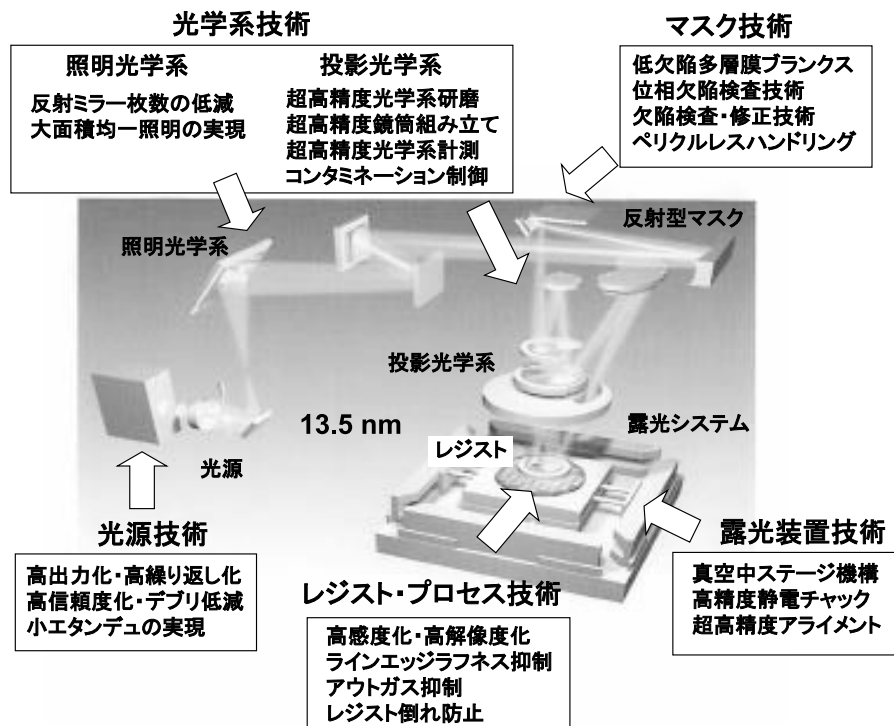


図3 EUV 露光の要素技術。

れを2回以上の露光に分割したり，電子線露光を用いようという提案もある．もちろん EUV 露光を用いようという声もある¹⁷⁾．

こういった状況を打破できる手法が EUV リソグラフィ技術である．すなわち波長を一気に10分の1以下にすることが実現される．NA は小さくなるものの， k_1 値は0.4 以上になるため，パターン設計の自由度は飛躍的に向上し，すでに光リソグラフィ技術で開発したさまざまな手法が適用可能となる．

3. EUV 露光技術の技術課題

今まで述べてきたように，光リソグラフィ技術はその解像限界を迎え，さまざまな解像度を向上する技術を併用せざるを得ない状況にあり，その利用には大きなパターン形状の制限が存在する．これらの制限を一挙に解決できる技術が，EUV 露光技術である．しかし，EUV 露光技術には多くの技術課題があり，それらの解決なくしては実用化には至らない．

図3に，EUV 露光技術における技術課題を示す．この図にあるように，まず光源から発した EUV 光は，照明光学系を介してマスクを照明し，ここでマスクパターン情報を持って投影光学系により，ウェハー上に形成されたレジスト膜を感光することになる．半導体素子の作成においては，パターン自体を微細化するとともに，下地に形成され

たパターンに投影するパターンを高精度に重ね合わせる必要があるため，これらを実現する重ね合わせ機構や高速なステージ動作を，しかも真空中で実現するための制御機構が必要である．また，露光を高速に行うため，光源自体の強度を高めることが，まず求められている．このほか，照明光学系，投影光学系での光強度の減衰を抑えることを目的に，反射面の反射率を高める技術や，反射回数を最小限に抑える技術など，光学系側の課題も大きい．さらにレジストの感度を高めることも重要である．

それぞれの技術の詳細は本特集号で専門家の方々から報告があるので，ここでは簡単にそれぞれの課題とこれまでの経緯を紹介する．

EUV 露光における波長の選択は，従来の光露光技術の波長選択とは少し違った経緯となる．従来は特定の波長の光源が先にあって，その中から選択するというものであるが，EUV 露光の場合は，EUV 光を反射する多層膜の反射特性がその主役となる．まず短波長化に適する波長領域での各種多層膜の反射特性を調べ，その中から適当な多層膜を選択し，その反射特性のピーク波長付近のプラズマ光源を探すことになる．図4に10～15 nm 付近の多層膜の反射特性の例を示す．ここにあるように，Mo/Be の多層膜と Mo/Si の多層膜が候補として上がった．Mo/Be を主張する米国の国立研究所の研究者らと，Mo/Si を主張する日本

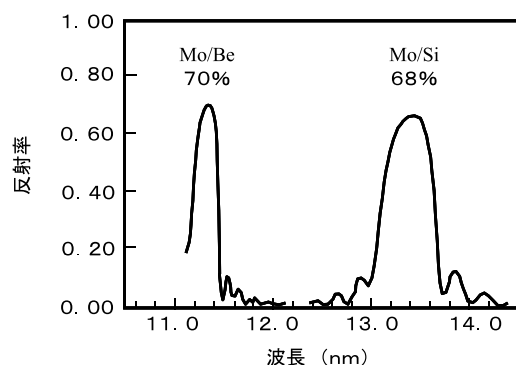


図4 多層膜反射膜の反射特性.

や欧州のリソグラフィー関係者との議論の末、現在の Mo/Si の多層膜が選択され、13.5 nm という露光波長が決まった。では、その 13.5 nm の波長の光を発する光源はどのように開発されてきたかを次に示す。

光源の課題は、高速な露光を実現するための強い光強度の実現である。さらに、信頼性が高いことも求められる。EUV 領域の光として、プラズマ状態の物質から放射される光を用いることになる。このプラズマ状態を生成する方式として、大きく分けて2つの方式が提案されている。ひとつは、ターゲット物質にレーザー光を照射して得られるプラズマから EUV 光を得るレーザー励起型プラズマ光源 (LPP 光源: laser produced plasma 光源) である^{18, 19)}。もうひとつは、ターゲット物質中で放電を起こすことで得られるプラズマから EUV 光を得る放電励起型プラズマ光源 (DPP 光源: discharge produced plasma 光源) である^{20, 21)}。それぞれ一長一短があり、2つの方式が並行して開発されている。図5にその発展の経緯を示す。ここにあるように、ど

ちらの方式も当初 Xe をターゲット材料としていたが、最近では高い変換効率が期待される Sn をターゲット物質として用いている。これは、Xe プラズマから得られる EUV 光は、11~12 nm 付近にピークをもち、13.5 nm 付近の強度が弱かったことが原因である。なお、Mo/Be の反射ピークは 11.5 nm であった。一方、Sn プラズマから得られる EUV 光は 13.5 nm 付近に強いピークをもつものの、光源からの飛散物 (デブリ) の除去が大問題になるという課題を抱えることとなった。

次に、光学系の課題について述べる。照明光学系や投影光学系では各反射面の反射率を高める必要があるとともに、照明光学系では反射面数をできるだけ少なくして、均一で大面積なマスクの照明を実現することが要求される。また投影光学系では、少ない反射面で、高精度でかつ高分解能な投影像を得ることが要求される。実用的な投影光学系としては、6枚の反射面を用いて、NAを0.3~0.4程度とできる²²⁾。しかしそれ以上の NA を得ようとすると、反射枚数を8枚としたり、中心遮蔽を設けるなどの光学的な工夫が要求され、現実には6枚系の投影光学系の開発が進んでいる。

EUV 用の反射型マスクには、高い反射率だけでなく、欠陥が少なく高精度なパターンが要求される。また、従来使われていた欠陥防止のためのペリクルが利用できないため、マスクのハンドリング時の欠陥付着防止技術も重要である²³⁾。また欠陥としてマスク基板由来の位相欠陥の低減が重要となるため、多層膜基板の位相欠陥検査装置の開発も重要である。このほか、欠陥の修正技術や、EUV 光でのマスク形状の評価のための EUV-AMIS (aerial image

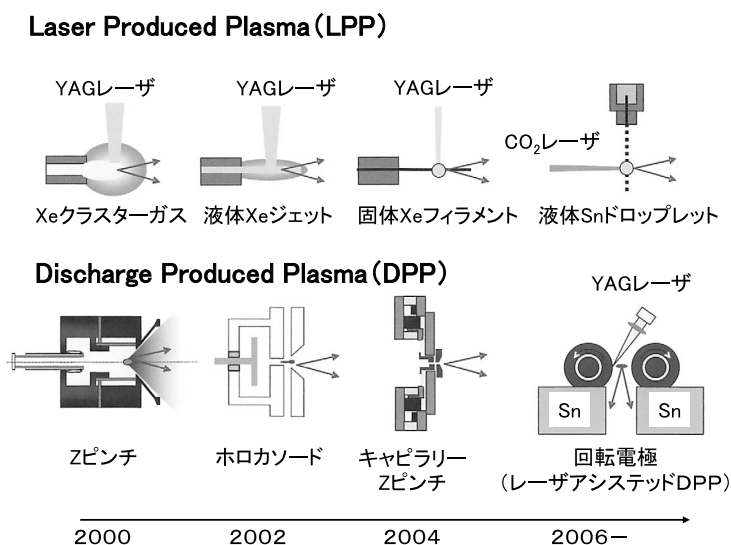


図5 光源開発の経緯.

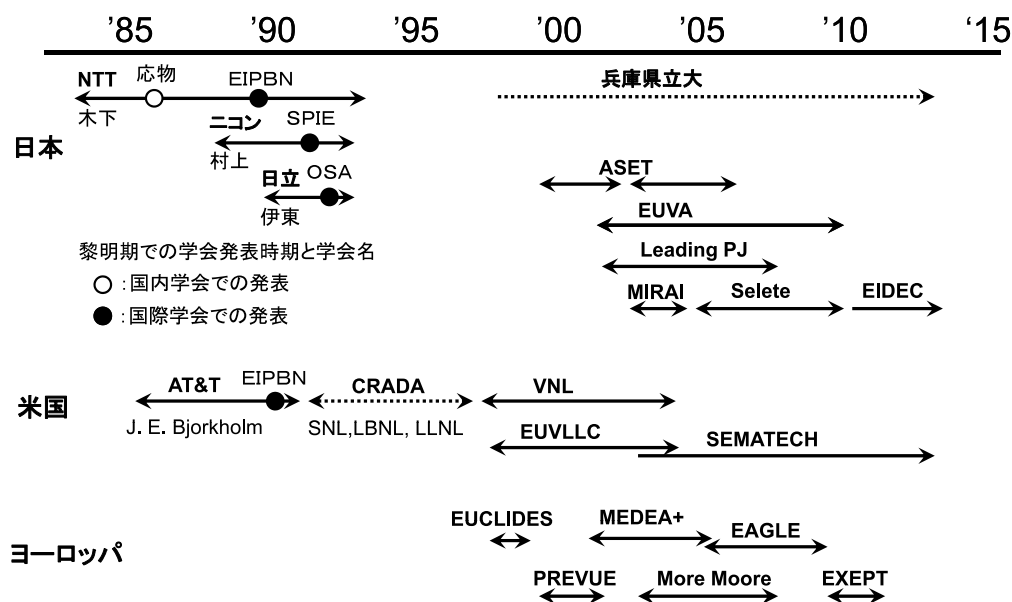


図6 黎明期の EUVL 研究と各極における EUVL 研究開発体制。

measurement system) の開発なども重要となる²⁴⁾。また、反射型の露光システムでは、マスクの照明をわずかに傾ける必要があるため、吸収体の膜厚が厚いとその影がパターン寸法に影響する、いわゆるシャドウイング効果である。このため、吸収体の材料やその膜厚の選択が重要となる²⁵⁾。

レジストには、まず高感度で高分解能が要求されるが、それに加えて寸法精度を低下させるラインエッジラフネス (LER) を抑制することも重要である。これは解像度、LER、感度のトレードオフとよばれ、化学増幅系レジストの基本的な課題として議論されている²⁶⁾。これらの課題の克服のため、ベース樹脂を単分子化したモレキュラーレジストとか、酸発生材をベース樹脂に重合した、ポリマーバウンド型といった新しい化学増幅型材料が検討されている^{27, 28)}。また、高解像度化とともに、パターン倒れの防止も大きな課題となっており、レジストの薄膜化が進んでいる。しかし、単純な薄膜化は後続のエッチングプロセスの負担を増加させるため、レジスト膜の多層化が必至となるとともに、新しい無機系のレジストへの関心にもつながっている²⁹⁾。

最後に露光装置の課題として、真空中での高精度、高速なステージ移動、高精度な重ね合わせ機能等が重要な課題となる。真空中での高速、高精度なステージ動作は、従来の空気中での機構に比べ新しい開発課題を多く惹起するものの、レーザー干渉計における空気ゆらぎの課題を排除できるため、ステージ制御の高精度化につながるという利点もある。

4. EUV リソグラフィー技術の開発経緯

EUV リソグラフィー技術は、日米の研究者らによって最初にその検討が始まった。図6に開発初期から現在までのおもな開発経緯を日米欧の各極ごとに示す。まず、1980年代半ばに、兵庫県立大の木下氏等 (当時 NTT) によって縮小投影露光技術の検討が始まった³⁰⁾。光源は NTT の SR (synchrotron radiation) 光源を用いた。同じころ、AT&T の研究者らによっても同様の検討が行われた³¹⁾。光源としては、Brookhaven National Laboratory の SR 光源が用いられた。それらの研究は、応用物理学会や米国要素技術研究集会で報告され、電子線や X 線の国際学会でも報告された。国内では、日立やニコンの研究者たちが高エネルギー加速器研究機構 (高エネ研) や (株) ソルテックの SR 光源を用いた実験を行った^{32, 33)}。その後、国内での研究は下火になった。

一方、米国では、AT&T の研究者たちが Sadia National Lab. や Lawrence Livermore Lab. 等の国立研究所に移り、研究を続けていた。しかし米国においても、1990 年代半ばになり、国立研究所での研究の続行も難しくなっていた。この国立研究所での研究終了に対し、技術開発の必要性を感じた Intel を中心とした民間企業数社によって EUVLLC が 1997 年に結成され、民間企業と国立研究所が連携した EUV 露光技術の研究開発が始まった³⁴⁾。

ヨーロッパでは、この EUVLLC の動きに対し、ASML 社や Oxford Instruments を中心に EUCLIDES が結成され、EUV 露光装置を中心とした研究開発を開始した³⁵⁾。

日本でもこの米国での EUVLLC の設立に刺激され、

1998年の秋から超先端電子技術開発機構（ASET）でデバイスメーカーとニコンが中心となってEUV露光技術の研究を開始した³⁶⁾。ここでは、マスク技術やレジスト評価、そして露光装置の基本となる光学系の評価技術の開発が行われた。

ASETはデバイスメーカーの研究者が主体であったため、光源技術は当初開発の対象ではなかった。しかし光源技術は最重要課題のひとつであり、光源メーカーとの技術交流から新しいプロジェクトが計画され、極端紫外線露光システム技術開発機構（EUVA）という光源と装置技術主体の研究組織が2002年に新たに設立された。また同時に文部科学省のプロジェクトとして阪大のレーザーエネルギー学研究センター（レーザー研）を中心にリーディングプロジェクトも発足し、光源研究の学術的な側面を支えた。

一方、ASETでEUV露光技術の研究が開始された後に、MIRAIプロジェクトが発足し、ASETの研究ではカバーしていない多層膜マスク基板（ブランク）の欠陥検査に関する研究が開始された³⁷⁾。さらにASETでの研究開発が終了する1年前に、MIRAIプロジェクトの後継として（株）半導体先端テクノロジーズ（Selete）でのEUV露光技術の研究開発が発足し、ASETでのマスクの研究やレジスト評価技術の研究、さらに露光装置の研究開発も取り込んだ総合技術の開発が発足した³⁸⁾。Seleteでの研究開発は2010年度で終了し、2011年度からは新しいEIDEC（（株）EUVL基盤開発センター）とよばれる組織に引き継がれた。ここでの開発内容は、マスクインフラ技術の開発とレジスト開発に特化している。これらの研究開発によって総合的な研究が進められ、EUV露光技術は実用化の一手前まできたといえよう。

米国やヨーロッパでの開発も進んでいる。米国では、先

に紹介したEUVLLCでの研究開発が2002年ごろで終了し、その後はSEMATECHを中心とした研究開発が進められている。特に、Albany Nanotechにおけるマスクブランクス開発とレジスト評価は、EUV露光技術の中心的な開発センターとして機能している³⁹⁾。さらにAlbanyにはIBMを中心としたコンソーシアムにおいて、ASML社のAlpha Demo Toolを用いた研究開発もSEMATECHと協調して進められている⁴⁰⁾。このほか、EUVLLCの活動を引き継いで、LBNLでは放射光光源を用いてMETとよばれる露光装置がレジスト開発に大活躍している⁴¹⁾。

一方ヨーロッパでは、露光装置開発でASML社がZeiss社と協力して中心的な働きを行うとともに、IMECに先にも紹介したASML社のAlpha Demo Toolを導入して、露光技術の本格的な開発を進めている。さらにASML社、Zeiss社、IMECを中心に、さまざまな研究機関が積極的に協調関係を作り、EUV露光技術の開発を進めている⁴²⁾。

また2010～2011年にかけて、ASML社からNXE3100とよばれるプリプロダクション用の露光装置が複数のデバイスメーカーやIMECに導入され、本格的な量産技術開発を行う準備が進められている⁴³⁾。ASML社は来年以降に量産用EUV露光装置の開発を計画しており、将来的には高NA化、高スループット化を目指した開発を進めることを発表している。

5. 今後の展開

EUV露光技術は、先にも述べたように、限界を迎えた光露光技術の突破口となるポテンシャルをもっているものの、技術レベルが非常に高く、残された研究課題もまだ山積みの状況である。しかし、ハーフピッチ（hp）20 nm技術以降のリソグラフィー技術の解として、光露光技術の延

表1 EUV露光技術におけるクリティカルイシューの変遷。

2007/22hp	2008/22hp	2009/22hp	2010/22hp	2011/22hp
1. Reliable high power source & collector module	1. Long-term source operation with 100W at IF and 5 MJ/day	1. Mask yield & defect inspection/review infrastructure	1. Mask yield & defect inspection/review infrastructure	2. Long-term reliable source operation with 200 W at IF
2. Resist resolution, sensitivity & LER met simultaneously	2. Defect free masks through lifecycle & inspection/review infrastructure	2. Long-term reliable source operation with 200 W at IF	2. Long-term reliable source operation with 200 W at IF	1. Mask yield & defect inspection/review infrastructure
3. Availability of defect free mask	2. Resist resolution, sensitivity & LER met simultaneously	2. Resist resolution, sensitivity & LER met simultaneously	2. Resist resolution, sensitivity & LER met simultaneously	2. Resist resolution, sensitivity & LER met simultaneously
4. Reticle protection during storage, handling and use	4. Reticle protection during storage, handling and use	・ EUVL manufacturing integration	・ EUVL manufacturing integration	・ EUVL manufacturing integration
5. Projection and illumination optics quality & lifetime	5. Projection/illumination optics and mask lifetime			

命は、コストや精度、開発 TAT (turn around time) 等の問題から、非常に難しい。したがって、一日も早い EUV 露光技術の実用化が待たれるわけである。

毎年世界中の EUV 技術開発の関係者が集まって EUVL Symposium を開催しているが、そこでクリティカルレビュー (最近では Focus Areas とよぶ) について議論し、トップ 5 を報告している。表 1 にその変遷を示す。さまざまな課題があるものの、毎年トップ 3 はいつも光源、マスク、レジスト関連の課題である。

これらの課題の中で最も大きいのは、やはり高出力・高信頼性な光源の実現であろう。さらに、それが実現した上で EUV 露光技術を使いこなすには、マスクの利用に関する技術連鎖の完成が必要である。無欠陥ブランクスの開発、そのための検査技術の開発、無欠陥マスクの開発とそのための検査技術修正技術、吸収体膜厚の最適化などマスク構造の最適化、さらにマスクの投影像を露光前に評価するための AIMS (aerial image measurement system) の開発などなど、多くの技術開発やインフラ技術の整備が重要である。またレジスト材料にも、高解像度、高感度、低 LER/LWR (line width roughness) が求められる。

これら技術の総合的な開発を、長くてもここ 2、3 年のうちに実現しなくてはならない。このためにも、さまざまな形で研究協力や国際的な連携活動が求められよう。半導体デバイスもさまざまな限界に直面しており、今までのような単純な微細化では対応が難しい局面にきている。リソグラフィ技術がもたまたましていると、微細化ではない新しい方向へと技術が進展していくことも十分に考えられる。EUV 開発に携わる技術者・研究者のここ一番の頑張りが必要な時期であろう。

半導体集積回路の高集積化への期待はいまだ衰える状況ではないが、これを支えてきた微細加工技術の発展は光露光技術の限界から陰りを見せている。これを打破するために液浸露光技術やダブルパターンニング技術などさまざまな試みがなされているものの、真の解決には至っていない。この課題に本質的な解決策を与える技術が EUV 露光技術である。しかし、早急な実用化が強く求められているものの、光源技術をはじめ、マスク技術とこれを取り巻くインフラ技術の整備、高分解能、高感度でかつ LER/LWR を低減したレジスト材料など、まだ解決すべき課題が多く残されている。

半導体集積回路技術の高集積化、高性能化への要求に対応するために残された時間は長くない。企業内の取り組みを超えて、さまざまなコンソーシアム活動を活性化させる

とともに、大学や研究組織を活用し、国際的な技術開発の協調を推進することで、この難局を乗り切る必要があると考える。

文 献

- 1) 岡崎信次: “リソグラフィ技術の将来展望”, 応用物理, **75** (2006) 1328-1334.
- 2) S. Okazaki: “Resolution limits of optical lithography,” J. Vac. Sci. Technol. B, **8** (1990) 2829-2833.
- 3) 例えば, 久保田宏: 光学 (岩波書店, 1964).
- 4) W. Tabarelli, E. Lobach and E. Hofinger: “Verfahren und Vorrichtung zum Kopieren eines Musters auf eine Halbleiterschleibe,” European Patent EP0023231 (1979).
- 5) 高梨明紘, 原田達男, 明山正元, 近藤弥太郎, 黒崎利栄: 半導体製造装置. 特願昭 57-153433 (1981).
- 6) S. Owa and H. Magasaka: “Immersion lithography; Its potential performance and issues,” Proc. SPIE, **4691** (2003) 724-733.
- 7) B. Streefkerk, J. Baselmans, W. Geboel van Ansem, J. Mulkens, C. Hoogendorp, D. Flagello, H. Sewell and P. Graepner: “Extending optical lithography with immersion,” Proc. SPIE, **5377** (2004) 285-305.
- 8) J. D. Buckley, D. N. Galburt and C. Karatzas: “Step-and-scan lithography using reduction optics,” J. Vac. Sci. Technol., B, **7** (1989) 1607-1612.
- 9) 渋谷真人: 透過照明用被投影原版, 特公昭 62-50611 (1987).
- 10) M. D. Levenson, N. S. Viswanathan and R. A. Simpson: “Improving resolution in photolithography with a phase-shifting mask,” IEEE Trans. Electron Dev., **29** (1982) 1828-1836.
- 11) 堀内敏行, 鈴木雅則: “輪帯光源絞りをを用いた光露光解像限界の追求”, 第 32 回応用物理学関係連合講演会講演予稿集, 29A-H-4 (1985) p. 294.
- 12) J. Zimmermann, P. Gräupner, J. T. Neumann, D. Hellweg, D. Jürgens, M. Patra, C. Hennerkes, M. Maul, B. Geh, A. Engelen, O. Noordman, M. Mulder, S. Park, J. De Vocht: “Generation of arbitrary freeform source shapes using advanced illumination systems in high-NA immersion scanners,” Proc. SPIE, **7640** (2010) 764005.
- 13) F. Staals, A. Andryzhievskaya, H. Bakker, M. Beems, J. Finders, T. Hollink, J. Mulkens, A. Nachtwijn, R. Willekers, P. Engblom, T. Gruner and Y. Zhang: “Advanced wavefront engineering for improved imaging and overlay applications on a 1.35 NA immersion scanner,” Proc. SPIE, **7973** (2011) 79731G.
- 14) A. E. Rosenbluth, S. Bukofsky, C. Fonseca, M. Hibbs, K. Lai, A. F. Molless, R. N. Singh and A. K. K. Wong: “Optimum mask and source patterns to print a given shape,” J. Microlithogr. Microfabr. Microsyst., **1** (2002) 13-30.
- 15) S. D. Hsu, N. Corcoran, M. Eurlings, W. Knose, T. Laidig, K. E. Wampler, S. Roy, X. Shi, M. Hsu, J. F. Chen, J. Finders, R. J. Scha and M. Dusa: “Dipole decomposition mask design for full-chip implementation at 100-nm technology node and beyond,” Proc. SPIE, **4691** (2002) 476-490.
- 16) C. Noelscher, M. Heller, B. Habets, M. Markert, U. Scheler and P. Moll: “Double line shrink lithography at $k_1 = 0.16$,” Microelectron. Eng., **83** (2006) 730-733.
- 17) Y. Borodovsky: “Marching to the beat of Moore’s Law,” Proc. SPIE, **6153** (2006) 615301.
- 18) G. D. Kubiak, L. J. Bernardez, K. Krenz and W. C. Swertt: “Scale-up of a cluster jet laser plasma source for extreme ultraviolet lithography,” Proc. SPIE, **3676** (1999) 669-678.
- 19) H. Mizoguchi, T. Abe, Y. Watanabe, T. Ishihara, T. Ohta, T. Hori, T. Yanagida, H. Nagano, T. Yabu, S. Nagai, G. Soumagne, A. Kurosu, K. Nowak, T. Suganuma, M. Moriya, K. Kakizaki, A.

- Sumitani, H. Kameda, H. Nakarai and J. Fujimoto: "100 W 1st generation laser-produced plasma light source system for HVM EUV lithography," *Proc. SPIE*, **7969** (2011) 796908.
- 20) I. V. Fomenkov, R. Ness, I. Oliver, S. Melnychuk, O. Khodykin, N. Böwering, C. Rettig and J. Hoffman: "Performance and scaling of a dense plasma focus light source for EUV lithography," *Proc. SPIE*, **5037** (2003) 807-821.
 - 21) M. Yoshioka, Y. Teramoto, J. Jonkers, M. Schürmann, R. Apetz, V. Kilian and M. Corthout: "Tin LDP source collector module (SoCoMo) ready for integration into Beta scanner," *Proc. SPIE*, **7969** (2011) 79691G.
 - 22) D. M. Williamson: US Patent 5, 815, 310 (1998).
 - 23) K. Ota, M. Yonekawa, T. Taguchi, O. Suga: "Evaluation results of a new EUV reticle pod based on SEMI E152," *Proc. SPIE*, **7636** (2010) 76361F.
 - 24) H. Feldmann, J. Ruoff, W. Harnisch and W. Kaiser: "Actinic review of EUV masks," *Proc. SPIE*, **7636** (2010) 76361C.
 - 25) Y. Hyun, J. Park, S. Koo, Y. Kim, S. Kim, C. Lim, D. Yim and S. Park: "Feasibility of EUVL thin absorber mask for sub-32nm half pitch patterning," *Proc. SPIE*, **7969** (2011) 79690Y.
 - 26) G. M. Gallatina, P. Naulleau, D. Niakoula, R. Brainard, E. Hassanein, R. Matyi, J. Thackeray, K. Spear and K. Dean: "Resolution, LER and sensitivity limitations of photoresist," *Proc. SPIE*, **6021** (2008) 69211E.
 - 27) T. Nishikubo and A. Kameyama: "Synthesis and photoinduced deprotection of calixarene derivatives containing certain protective groups," *J. Polym. Sci. A. Polym. Chem.*, **39** (2001) 1481-1494.
 - 28) S. Tarutani, H. Tsubaki, H. Takahashi and T. Itou: "Study on acid diffusion length effect with PAG-blended system and anion-bounded polymer system," *Proc. SPIE*, **7639** (2010) 76391C.
 - 29) J. K. Stowers, A. Telecky, M. Kocsis, B. Clark, D. Keszler, A. Grenville, C. Anderson and P. Naulleau: "Directly patterned inorganic hardmask for EUV lithography," *Proc. SPIE*, **7969** (2011) 796915.
 - 30) 木下博雄, 金子隆司, 武井弘次, 竹内信行, 石原 直: "X線縮小露光の検討(その1)", 第47回応用物理学関係連合講演会講演予稿集 No. 2, 28p-ZF-15 (1986) p. 322.
 - 31) J. E. Bjorkholm, J. Boker, L. Eichner, R. R. Freeman, J. Gregus, T. E. Jewell, W. M. Mansfield, A. A. MacDowell, E. L. Raab, W. T. Silfvast, L. H. Szeto, D. M. Tennant, W. K. Waskiewicz, D. L. White, D. L. Windt, O. R. Wood II and J. H. Bruning: "Reduction imaging at 14 nm using multilayer-coated optics: Printing of features smaller than 0.1 μm ," *J. Vac. Sci. Technol. B*, **8** (1990) 1509-1513.
 - 32) K. Murakami, H. Nakamura, T. Oshino, M. Ohtani and H. Nagata: "Characterization of molybdenum/silicon multilayers deposited by ion beam sputtering and rf magnetron sputtering," *Proc. SPIE*, **1742** (1992) 614-620.
 - 33) M. Ito, T. Terasawa and S. Moriyama: "Throughput estimation of an X-ray projection lithography system," *Proc. of OSA Soft X-ray Projection Lithography* (1991) pp. 18-21.
 - 34) C. Gwyn, R. Stulen, D. Sweeney and D. Attwood: "Extreme ultraviolet lithography," *J. Vac. Sci. Technol. B*, **16** (1998) 3142-3149.
 - 35) J. P. H. Benschop, A. J. J. van Dijsseldonk, W. M. Kaiser and D. C. Ockwell: "EUCLIDES: European EUVL program," *J. Vac. Sci. Technol. B*, **17** (1999) 2978-2981.
 - 36) S. Okazaki: "EUV lithography research at ASET," *Proc. SPIE*, **3676** (1999) 238-245.
 - 37) T. Tomie, T. Terasawa, Y. Tezuka and M. Ito: "Concept of ultra-fast at-wavelength inspection of defects on multilayer mask blanks using a laser-produced plasma source," *Proc. SPIE*, **5038** (2003) 41-48.
 - 38) I. Mori, O. Suga, H. Tanaka, I. Nishiyama, T. Terasawa, H. Shigemura, T. Taguchi, T. Tanaka and T. Itani: "Seleste's EUV program: Progress and challenges," *Proc. SPIE*, **6921** (2008) 692102.
 - 39) S. Wurm, C.-U. Jeon, M. Lercel: "SEMATECH's EUV program: A key enabler for EUVL introduction," *Proc. SPIE*, **6517** (2007) 651705.
 - 40) O. Wood, C.-S. Koay, K. Petrillo, H. Mizuno, S. Raghunathan, J. Arnold, D. Horak, M. Burkhardt, G. McIntyre, Y. Deng, B. La Fontaine, U. Okoroanyanwu, A. Tchikoulaeva, T. Wallow, J. H.-C. Chen, M. Colburn, S. S.-C. Fan, B. S. Haran and Y. Yin: "Integration of EUV lithography in the fabrication of 22-nm node devices," *Proc. SPIE*, **7271** (2009) 727104.
 - 41) P. Naulleau, K. A. Goldberg, E. Anderson, J. P. Cain, P. Denham, B. Hoef, K. Jackson, A.-S. Morlens, S. Rekawa and K. Dean: "EUV microexposures at the ALS using the 0.3-NA MET projection optics," *Proc. SPIE*, **5751** (2005) 56-63.
 - 42) G. F. Lorusso, J. Hermans, A. M. Goethals, B. Baudemprez, F. Van Roey, A. M. Myers, I. Kim, B. S. Kim, R. Jonckheere, A. Niroomand, S. Lok, A. Van Dijk, J.-F. de Marneffe, S. Demuynck, D. Goossens and K. Ronse: "Imaging performance of the EUV alpha demo tool at IMEC," *Proc. SPIE*, **6921** (2010) 692100.
 - 43) C. Wagner, J. Bacelar, N. Harned, E. Loopstra, S. Hendriksa, I. de Jong, P. Kuerz, L. Levasier, M. van de Kerkhof, M. Lowisch, H. Meiling, D. Ockwell, R. Peeters, E. van Setten, J. Stoeldraijer, S. Young, J. Zimmerman and R. Kooll: "EUV lithography at chipmakers has started: Performance validation of ASML's NXE:3100," *Proc. SPIE*, **7969** (2011) 79691F.

(2011年10月11日受理)