

撮像素子の高機能化と小型化

須 川 成 利

High-Functionality and Miniaturization Technologies in Image Sensors

Shigetoshi SUGAWA

This paper describes the technology trends of recent high functionality and miniaturization of the imaging devices promoting the introduction of new technologies about color separation, wide dynamic range, resolution improvement, high frame rate, image plane phase difference autofocus and stacked structure.

Key words: image sensor, CMOS, CCD, high functionality, miniaturization

画像入力機器の目となる撮像素子は、ここ10年あまりの間に、charge coupled device (CCD) 撮像素子から complementary metal oxide semiconductor (CMOS) 撮像素子への転換が進み、性能面、機能面で大きな進展を遂げてきている。中でも、デジタルカメラに使用される撮像素子は、現在、スマートフォンカメラ用の小型の光学フォーマット1/3.2"や1/2.8"から、コンパクトカメラ用の1/2.3"や1/1.7", さらに一眼レフカメラ用の大型のAPS-Cや35 mmフルサイズまで、撮像受光面積として実に50倍以上異なるものが使用され、大いに多様化が進んでいる。

撮像素子全体としては、CMOS化されて低消費電力化が図られると同時に多画素化され、高い解像度の静止画撮影だけでなく、フルハイビジョンの動画撮影も当たり前に行えるようになった。暗時ノイズも、列ごとに増幅器やアナログ・デジタル (analog to digital, AD) 変換器を設置するなどにより、1電子程度のレベルまで低減されてきた。

小型撮像素子においては、画素サイズが1 μm 角程度まで縮小され、また、光導波路構造や裏面照射構造を導入して量子効率 (quantum efficiency, QE) がほぼ100%に達した。最近では、受光部と信号処理部を別チップとした積層型撮像素子も登場し、レンズ一体型実装技術の進化と併せ、ますます撮像ユニットの体積を縮小させつつある。

また、コンパクトカメラ市場への大型撮像素子の導入が

進みつつある中で、十二分な画素数を有する撮像素子と後段の高度な信号処理との連携が進み、光学ローパスフィルターを使用しなくても偽色やモアレが抑制された高解像度高画質カメラや像面位相差 auto focus (AF) を組み込んだミラーレスカメラなどが次々と登場し、新しい撮像技術の流れが始まっている。

結果として、ほとんどのモバイル機器にかなり良質な撮像素子が標準的に搭載されるに至った現在、今後の製品の差別化、高付加価値化をどのように図るべきかについて、次なる模索が始まりつつある。今までどちらかという個別に技術レベルを向上させてきた光学系、撮像素子、信号処理の各技術は、画像入力システム技術として融合が進み、今までにない性能、機能を高め、進化しようとしている。

本稿では、進展が著しいこうした撮像素子の高機能化と小型化について、最近の技術動向を解説する。

1. 新しい色分離：カラーフィルター配列の改良、カラーフィルターレス

撮像素子が果たすべき機能は、色、光量、空間、時間の分離抽出および合焦点の情報などの提供である。

現在、デジタルカメラの撮像素子における色情報は、原色系の赤緑青 (RGB) のオンチップカラーフィルターをベイヤー配列にして画素上に設け、可視光を3色に分離するのが基本型である。最近の正面照射+光導波路構造¹⁾

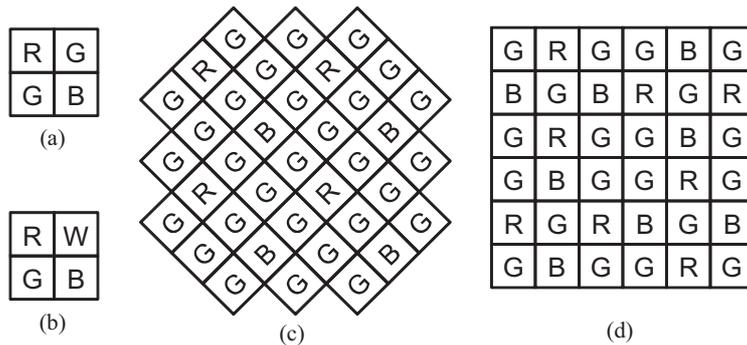


図1 カラーフィルターの配列の例. (a) バイヤー配列, (b) WRGB配列⁴⁾, (c) クリアビット配列^{*1)}, (d) X-Trans配列³⁾.

や裏面照射+反射防止膜構造²⁾などの技術の登場により、量子効率がほぼ100%になったことは、入射光量ロスの残りの原因が、ほぼカラーフィルターの光吸収のみになるところまで改善が進んだことを意味する。各画素でRGBの1色ずつを選択透過させるということは、約3分の2の光が吸収され、利用される光は約3分の1になっていることになる。したがって、光量ロスを抑制した新しいカラーフィルター配列の改良や、カラーフィルターレスによる色分離方法に注目が集まりつつある。

カラーフィルターによる入射光量ロスをなくす技術として、従来からダイクロミックミラーを使用した3板技術があるが、これは、大きさ・重さ・コスト増を考えると、今後とも民生用デジタルカメラでは採用されにくい。

そこで、最近まで、バイヤー配列にこだわらない新しいカラーフィルター配列の検討がなされ、例えば、輝度・解像度を決めるG画素の割合を増やす^{*1,3)}、光透過率の高い白(W)画素を導入する⁴⁾などの技術が開発されている。ただし、W画素は他の色の画素に比べて入射光量が2~3倍以上増えるので、後述する広ダイナミックレンジ(wide dynamic range, WDR)技術と組み合わせないと、導入の意義は半減する。図1に、新しいカラーフィルター配列の例を示す。

一方で、カラーフィルターを使用せず光量ロスなしに色分離をする技術も実現されている。今までに、シリコン(Si)へ入射した光の侵入深さが波長により異なることを利用して、3層縦に積んだフォトダイオード(PD)で色を分離する^{*2)}、有機光電膜を積層してRGB3色に分離する⁵⁾、などの技術が開発されている。最近、マイクロ分光素子とよばれる、微細な領域で光の波長よりも薄い板状の高屈折率材料と、その周辺材料との屈折率差によって回折

現象を生じさせ、W+R, W-R, W+B, W-Bに色分離を行う技術も登場した^{*3)}。

このようにさまざまな色分離技術が現実化してきたのは、半導体LSI技術の進化により、以前よりも複雑かつ高度な色処理技術をカメラ内に搭載することが許されるようになってきたことによる。したがって、今後、LSIのさらなる性能向上とともに、ますます新しい色処理方式が提案され、進展していくであろう。

2. 光量範囲の拡大：広ダイナミックレンジ化

暗いものから明るいものまで、人間の目・脳で感じると同等ないしはそれ以上の広い光量範囲の被写体を撮影したい、すなわちダイナミックレンジ(DR)の広い撮像が行えるカメラが欲しい、という要望がよく聞かれる。

DRは、暗時ノイズ信号と飽和信号に対応する光量の比として定義される。暗側へのDR拡大は暗時ノイズで決まるが、すでに暗時ノイズが1電子レベル程度まで低減されている。

一方、飽和光量を上昇させ、明るい側へDRを拡大する方法についても、今までに多くの技術が提案されている。飽和は、おもにPDおよび電荷電圧変化部のフローティングディフュージョン(FD)に蓄えられる最大電荷量で決まる。特にFD部には、電荷電圧変換ゲイン(conversion gain, CG)を高めると最大蓄積電荷量が減るという、トレードオフ関係が内在する。そこで、標準的な撮像素子では、バランスを考え、60~100 $\mu\text{V}/e^-$ 程度のCGと、60~75 dB程度のDRにして実用化されている。

飽和の拡大は、長短の露光時間の撮影を複数行い、画像処理により合成したDRの広い映像信号を得た後、例えば局所ヒストグラム平均化処理などにより、輝度値の集中し

*1 <http://www.sony.jp/products/Consumer/handycam/PRODUCTS/special/02cmos.html>

*2 <http://www.foveon.com/article.php?a=67>

*3 <http://panasonic.co.jp/corp/news/official.data/data.dir/2013/02/jn130204-4/jn130204-4.html>

た部分にその画素数に応じた輝度範囲を割り当てて累積輝度ヒストグラムの偏りをマッピングすることで、人間の見え方に近い自然な WDR イメージが再現できるようになってきている*4。

ただし、短時間露光の光信号は、蓄積時間比の逆数を乗じて長時間露光側の信号と合成されるので、暗時ノイズの影響を受けやすい。そこで、こうしたノイズの影響を低減する方法として、中間電圧転送を用いた画素ごとの蓄積時間制御による方式が提案されている^{6,7)}。短時間露光動作を、リセット状態から始めるのではなく、光信号電荷が残っている中間電圧から開始することで、長短露光のつなぎ目におけるノイズの影響を低減して S/N 比を改善し、良好な画質を保っている。複数回露光時間による WDR 化技術は、動く被写体を撮影する際の画像ずれが懸念されるが、読み出し動作を高速化し複数回露光の撮影時間差を小さくしたり、画像処理により動きずれを補正するなどの工夫を施したりすることで実用化されている。

複数回の露光を行わずに 1 回の露光で線形応答の光電変換特性の DR を拡大する技術としては、CCD 撮像素子において、画素ごとに低照度用と高照度用の感度の異なる PD を 2 つずつ設置し、それらの出力を合成して WDR 信号を得る撮像素子が実用化されている⁸⁾。

また、CMOS 撮像素子では、列ごとに高低 2 つのゲインをもつアンプと AD 変換器を設置して、同一の水平ブランキング期間内に高ゲイン信号と低ゲイン信号を得て、WDR の撮影を行う CMOS 撮像素子が報告されている⁹⁾。

さらに、CMOS 撮像素子において、画素ごとに、飽和を超える強い光照射を受けた際に PD からあふれた光電荷を同一蓄積時間内に蓄積する横型オーバーフロー容量 (lateral overflow integration capacitor, LOFIC) を設置し DR を拡大する方法が提案されている^{10,11)}。この撮像素子では、飽和前側信号電荷と過飽和側信号電荷を混合して過飽和側信号を得ており、過飽和側信号には最小でも PD 飽和に近い信号電荷が存在し、暗時ノイズの影響を受けにくい。LOFIC CMOS 撮像素子は、単なる WDR 撮像素子と使用されるだけでなく、FD および PD の構造設計と飽和性能設計を独立に最適化できるという特長をもっている。これを生かして、 $200 \mu\text{V}/e^-$ の CG と $10^5 e^-$ の飽和電子量を両立し感度と飽和のトレードオフを 20 倍以上改善した高感度 WDR CMOS 撮像素子¹²⁾、PD の内部電界を構造的に緩和して暗電流を 1 桁以下に低減した高耐熱 CMOS 撮像素

子¹³⁾、RGBW の 4 色のカラー画素ごとに LOFIC 容量を変化させ、飽和露光量を色間でほぼ同一にした CMOS 撮像素子¹⁴⁾ などの開発がなされている。また、LOFIC CMOS 撮像素子は、複数回露光に応用しても、1 回の露光における飽和信号が高いので、露光のつなぎ目の S/N 比を高く保てるという特長があり、少ない多重露光回数で 185 dB (3 回露光)、200 dB (4 回露光) を超える高 S/N なダイナミックレンジ性能を実現している^{15,16)}。また、最近、 $2.8 \mu\text{m}$ 角画素のグローバルシャッター LOFIC CMOS 撮像素子の開発もなされている¹⁷⁾。

DR 性能の差は誰にでも見ただ目でわかるものであることから、高品質な DR 拡大技術はデジタルカメラの付加価値を高めていく手段として有効に作用していくであろう。

3. 空間情報の高精細分離：解像度の向上

解像度向上のために、画素サイズを縮小し、画素数を増やす努力が継続されており、現在、画素ピッチは製品で $1.1 \mu\text{m}$ 、開発品で $0.9 \mu\text{m}$ を下回るころまで進んでいる。これは、画素サイズがレンズ・しぼりを通じた光の回折広がりと同様、ないしはそれ以下にまで達したことに相当する。そろそろ単純な画素サイズ縮小競争は終わりに近づくかもしれない。

画素数が一般的に表示または印刷して鑑賞するのに必要な数以上に十分に増加できるようになったことで、最近、オーバーサンプリングという発想が出てきた。これは、ひとつひとつの画素の解像度をフルに出そうという今までの撮像素子の考え方とは異なる。

例えば、東芝が開発した 4100 万画素の CMOS 撮像素子を搭載したノキアの携帯カメラでは、7 画素程度の複数の画素から得られる信号を 1 つの画素信号として処理することにより、色再現性、DR、ノイズ性能を改善しているだけでなく、光学ズームなしでセンサーの有効面積を変化させることで、高画質なズームを可能にしている*5。

また、富士フイルムは、縦横方向に必ず RGB の画素を存在させた 6×6 画素を単位とした非周期性の高いカラーフィルター配列の画素をもつ CMOS 撮像素子を開発し、光学ローパスフィルターなしでモアレや偽色の発生を抑えた高い解像度を実現している³⁾。

ベイヤー配列の 2×2 画素単位をもとにした画像処理では、光学ローパスフィルターをなくすと、折り返された高周波成分 (モアレや偽色) はもともとある低周波成分と区

*4 <http://www.apical.co.uk/products/iridix-hdr/>

*5 <http://press.nokia.com/2012/02/27/nokia-808-pureview-ushers-in-a-revolution-in-smartp>

別できないため、一般的には取り除くことが難しい。多数の画素を使用したオーバーサンプリングだからこそ、破綻のない良質な画像再現が可能となる。

将来、35 mm フルサイズのような大型の撮像素子が数億を超える画素数になったとき、どんな写真を撮ることができるようになるのか、興味は尽きない。

さらにまた、最近、オーバーサンプリングの究極型として、極微小画素による空間サンプリングを行う撮像素子のアイデアも提案されている^{18,19}。Airy Disk よりも極端に小さい極微細画素を使用できるようになると、解像度限界の考え方は変わってくるであろう。

4. 時間軸の切り取り：多画素化と高速化の両立

デジタルカメラ用途においては、フルハイビジョン動画撮像はもはや標準性能である。そして、高速撮像は、専門家でなくとも誰でも身近で行えるようになってきた。今後のデジタルカメラにおいてどれほどの高速撮影性能が求められるかは確定できないが、最近の高速撮像技術そのものの進展は著しい。

ソニーは、裏面照射型の1.65 μm 角4画素共用1030万画素で12ビット22 fps (画素読み出しレート230 Mpixel/s, 出力デジタルデータレート2.7 Gb/s)²⁰、および正面照射型の4.2 μm 角千鳥画素配置の1770万画素12ビット120 fps (2.1 Gpixel/s, 34.8 Gb/s)²¹の高速CMOS撮像素子を相次いで報告している。

さらにNHKほかは、上述した2段サイクリック12ビットAD変換回路技術を発展させて、3300万画素120 fps (3.96 Gpixel/s, 出力データレート51.2 Gb/s)のフルスペックのスーパーハイビジョン対応のCMOS撮像素子を開発している²²。この撮像素子は、上下48並列、合計96並列のLVDS出力を設けている。

また、科学計測用途においては、最近、多画素化・多コマ化を達成した200万～1000万コマ/秒を超えるフレームレートの超高速撮像素子が開発され、超高速ビデオカメラの性能向上が活発化している²³⁻²⁶。

これらの高速撮像素子技術の技術は、いずれデジタルカメラにも展開され、今後新たな付加価値を生み出していくに違いない。

5. 合焦情報の提供：像面位相差AF

最近、ミラーレスカメラやライブビュー撮影を行う一眼

レフカメラにおいて、撮像素子のなかに被写体との距離を検出する位相差画素を組み込んだ像面位相差AFとよばれる技術が盛んに使用されつつある。

従来、一般的には、デジタル一眼レフカメラにおいてはハーフミラーで分離した光線を利用した専用の光学系内位相差AFセンサーを、またコンパクトデジタルカメラやスマートフォンではコントラストAFを使用していた。(ただし、1点測距の像面位相差AFを搭載した最初のものは、富士フィルムのコンパクトカメラであった*6。)

レンズ交換式のデジタルカメラにおいて、ニコンは1"のCMOS撮像素子に73点の位相差AFを搭載し、高速かつ精度の高いAF性能が実現できることを示した*7。その後、他社も続々と像面位相差AF画素を内蔵した撮像素子を実用化し、コントラストAFと像面位相差AFの併用のみならず、光学系内位相差AFと像面位相差AFを組み合わせるといふ方式も登場し、AFの速度と精度は飛躍的に向上してきている。

像面位相差AF画素の配置は各社とも独自のものを採用しており、直線状に配置するもの、疑似ランダムに配置するものなどさまざまである。いずれにしろ、映像信号抽出には影響のないような配置が選択されているが、これも画素数が十分にあることと、画像処理信号処理が高度化したことの効果である。

今後、レンズ一体型デジタルカメラなどにおいても、像面位相差AFが標準的に搭載されていく可能性も否定できない。

6. 小型化：積層構造

携帯やスマートフォン用の撮像素子においては、撮像ユニットの小型化・薄型化の要求がきわめて強い。レンズ一体型パッケージは必須の技術である。

裏面照射構造が形成できるようになったことにより、深い微小穴を形成するSi貫通接続技術を用いずとも、回路素子が形成されたチップ上に撮像素子を張り合わせやすくなった。

最近、ソニーは、裏面照射型画素を有するCMOS撮像素子チップが形成された基板を信号処理回路チップが形成された支持基板上に積層し、列部分において数画素単位で上下の信号線を接続した積層型CMOS撮像素子を発表した²⁷。積層型にすることで、従来に比べ1/4"800万画素のSOC型撮像素子で、半分以下の面積となる。また、従

*6 http://www.fujifilm.co.jp/corporate/news/articlefmr_0415.html

*7 http://www.nikon.co.jp/news/2011/0921_nikon-1_01.htm

来の撮像素子では、画素の領域と周辺回路領域が Si 基板に存在しており、画素と回路領域で特化したプロセス技術を施しにくかったが、その律速もなくなり、それぞれに最適化を図れるようになった。

また、オリンパスは、4.3 μm 画素ピッチ、36 万画素で、4 画素ごとに上下チップを接続した積層型 CMOS イメージセンサーを開発し、第 2 チップに画素ごとの保持容量を設置して、寄生光感度（迷光の照射や光発生電荷の拡散により保持容量に現れる偽信号の感度） -160 dB のグローバルシャッター性能を実現している²⁸⁾。

積層構造は、小型撮像素子から始まっているが、今後、大型撮像素子においても、より低ノイズで高度な信号処理を撮像素子回路レベルで実現しようとした場合、積層構造は有用となろう。

以上、本稿では、進展が著しい撮像素子の高機能化と小型化に関し、カラーフィルター配列の改良やカラーフィルターレスによる新しい色分離、広ダイナミックレンジ化による光量範囲の拡大、オーバーサンプリングによる解像度の向上、多画素化と高速化の両立、像面位相差 AF、積層構造による小型化などについて、最近の技術動向を解説した。

しかしながら、現時点では、すべての点で究極の性能・機能をもつ「理想の撮像素子」はいまだ実現できていない。例えば、 $400 \mu\text{V}/e^-$ を超える光電変換ゲイン、 0.15 電子程度以下の読み出しノイズで、画素出力信号をデジタル信号に変換できれば、雑音なしに 1 光子信号を 1 デジタル値に変換できることが知られている²⁹⁾。これを、超解像技術による光回折抑制、カラーフィルターレスによる色分離技術、極微小画素技術によるオーバーサンプリング、量子効率 100% 構造技術、高速サンプリング技術、高 S/N 高速 AD 変換技術などと組み合わせたら、間違いなく大きなパラダイムの変換が起きる。近い将来、これらにもう少しで手が届くところまでたどり着くであろう。今後の撮像素子の技術の進展に大いに期待したい。

文 献

- 1) H. Watanabe, J. Hirai, M. Katsuno, K. Tachikawa, S. Tsuji, M. Kataoka, S. Kawagishi, H. Kubo, H. Yano, S. Suzuki, G. Okazaki, K. Yamamoto, H. Fujinaka, T. Fujioka and M. Suzuki: "A 1.4 μm front-side illuminated image sensor with novel light guiding structure consisting of stacked lightpipes," *IEEE International Electron Devices Meeting, Technical Digest*, 8.3.1-8.3.4 (2011).
- 2) S. Iwabuchi, Y. Maruyama, Y. Ohgishi, M. Muramatsu, N. Karasawa and T. Hirayama: "A back-illuminated high-sensitivity small-pixel color CMOS image sensor with flexible layout of metal wiring," *International Solid-State Circuits Conference*,

Digest of Technical Papers (2006) pp. 302-303.

- 3) 田中誠二, 河村典子, 田丸雅也: "X-Trans CMOS の開発", 映像情報メディア学会技術報告, **36-18** (2012) 1-4.
- 4) H. Honda, Y. Iida, Y. Egawa and H. Seki: "A Color CMOS imager with 4×4 white-RGB color filter array for increased low-illumination signal-to-noise ratio," *IEEE Trans. Electron Devices*, **56** (2009) 2398-2402.
- 5) S. Takada, M. Ihama, M. Inuiya, T. Komatsu and T. Saito: "CMOS color image sensor with overlaid organic photoconductive layers having narrow absorption band," *Proc. SPIE-IS&T*, **6502** (2007) 650207.
- 6) Y. Egawa, N. Tanaka, N. Kawai, H. Seki, A. Nakao, H. Honda, Y. Iida and M. Monoi: "A white-RGB CFA-patterned CMOS image sensor with wide dynamic range," *International Solid-State Circuits Conference, Digest of Technical Papers* (2008) pp. 52-53.
- 7) Y. Oike, A. Toda, T. Taura, A. Kato, H. Sato, M. Kasai and T. Narabu: "A 121.8 dB dynamic range CMOS image sensor using pixel-variation-free midpoint potential drive and overlapping multiple exposures," *Proc. International Image Sensor Workshop* (2007) pp. 30-33.
- 8) 小田和也, 小林寛和, 竹村和彦, 竹内 豊, 山田哲夫: "広ダイナミックレンジ撮像素子の開発—第 4 世代スーパー CCD ハニカム—", 映像情報メディア学会技術報告, **27**, No. 25 (2003) 17-20.
- 9) B. Fowler, C. Liu, S. Mims, J. Balicki, W. Li, H. Do and P. Vu: "Wide dynamic range low light level CMOS image sensor," *International Image Sensor Workshop*, Paper 48 (2009) pp. 340-343.
- 10) S. Sugawa, N. Akahane, S. Adachi, K. Mori, T. Ishiuchi and K. Mizobuchi: "A 100 dB dynamic range CMOS image sensor using a lateral overflow integration capacitor," *International Solid-State Circuits Conference, Digest of Technical Papers* (2005) pp. 352-353.
- 11) N. Akahane, S. Adachi, K. Mizobuchi and S. Sugawa: "Optimum design of conversion gain and full well capacity in CMOS image sensor with lateral overflow integration capacitor," *IEEE Trans. Electron Devices*, **56** (2009) 2429-2435.
- 12) S. Adachi, W. Lee, N. Akahane, H. Oshikubo, K. Mizobuchi and S. Sugawa: "A 200- $\mu\text{V}/e^-$ CMOS image sensor with 100-ke- full well capacity," *IEEE J. Solid-State Circuits*, **43** (2008) 823-830.
- 13) 溝淵孝一, 足立 理, 山下友和, 岡村誠一郎, 押久保弘道, 赤羽奈々, 須川成利: "高温下の耐性・撮像性能を改善した広ダイナミックレンジ CMOS イメージセンサ", 映像情報メディア学会誌, **62** (2008) 368-375.
- 14) S. Kawada, S. Sakai, N. Akahane, K. Mizobuchi and S. Sugawa: "A color-independent saturation, linear response, wide dynamic range CMOS image sensor with retinal rod- and cone-like color pixels," *Symposium on VLSI Circuits, Digest of Technical Papers* (2009) pp. 180-181.
- 15) N. Ide, W. Lee, N. Akahane and S. Sugawa: "A wide DR and linear response CMOS image sensor with three photocurrent integrations in photodiodes, lateral overflow capacitors, and column capacitors," *IEEE J. Solid-State Circuits*, **43** (2008) 1577-1587.
- 16) 井出典子, 赤羽奈々, 須川成利: "画素容量・列容量電荷電圧変換を組み合わせた多重露光線形応答広ダイナミックレンジ CMOS イメージセンサ", 映像情報メディア学会誌, **64** (2010) 335-342.
- 17) S. Sakai, Y. Tashiro, R. Kuroda and S. Sugawa: "A 2.8 μm pixel-pitch 55 ke- full-well capacity global-shutter CMOS image sensor using lateral overflow integration capacitor," *International Conference on Solid State Devices and Materials, Extended Abstracts* (2012) pp. 1109-1110.

- 18) E. R. Fossum: "What to do with sub-diffraction-limit (SDL) pixels? A proposal for a gigapixel digital film sensor (DFS)," *Proc. International Image Sensor Workshop* (2005) pp. 214-217.
- 19) K. Fife, A. E. Gamal and H.-S. P. Wong: "A 3Mpixel multi-aperture image sensor with 0.7 μm pixels in 0.11 μm CMOS," *International Solid-State Circuits Conference, Digest of Technical Papers* (2008) 48-49.
- 20) H. Wakabayashi, K. Yamaguchi, M. Okano, S. Kuramochi, O. Kumagai, S. Sakane, M. Ito, M. Hatano, M. Kikuchi, Y. Yamagata, T. Shikanai, K. Koseki, K. Mabuchi, Y. Maruyama, K. Akiyama, E. Miyata, T. Honda, M. Ohashi and T. Nomoto: "A 1/2.3-inch 10.3Mpixel 50frame/s back-illuminated CMOS image sensor," *International Solid-State Circuits Conference, Digest of Technical Papers* (2010) pp. 410-411.
- 21) T. Toyama, K. Mishina, H. Tsuchiya, T. Ichikawa, H. Iwaki, Y. Gendai, H. Murakami, K. Takamiya, H. Shiroshita, Y. Muramatsu and T. Furusawa: "A 17.7Mpixel 120 fps CMOS image sensor with 34.8 Gb/s readout," *International Solid-State Circuits Conference, Digest of Technical Papers* (2011) pp. 420-421.
- 22) K. Kitamura, T. Watabe, Y. Sadanaga, T. Sawamoto, T. Kosugi, T. Akahori, T. Iida, K. Isobe, T. Watanabe, H. Shimamoto, H. Ohtake, S. Aoyama, S. Kawahito and N. Egami: "A 33Mpixel, 120 fps CMOS image sensor for UDTV application with two-stage column-parallel cyclic ADCs," *Proc. International Image Sensor Workshop* (2011) pp. 343-346.
- 23) T. G. Etoh, D. H. Nguyen, S. V. T. Dao, C. L. Vo, M. Tanaka, K. Takehara, T. Okinaka, H. van Kuijk, W. Klaassens, J. Bosiers, M. Lesser, D. Ouellette, H. Maruyama, T. Hayashida and T. Arai: "A 16Mfps 165kpixel backside-illuminated CCD," *International Solid-State Circuits Conference, Digest of Technical Papers* (2011) pp. 406-407.
- 24) T. Arai, J. Yonai, T. Hayashida, H. Ohtake, H. van Kuijk and T. G. Etoh: "Back-side-illuminated image sensor with burst capturing speed of 5.2 Tpixel per second," *Proc. SPIE*, **8659** (2013) 865904.
- 25) Y. Tochigi, K. Hanzawa, Y. Kato, R. Kuroda, H. Mutoh, R. Hirose, H. Tominaga, K. Takubo, Y. Kondo and S. Sugawa: "A global-shutter CMOS image sensor with readout speed of 1Tpixel/s burst and 780Mpixel/s continuous," *IEEE J. Solid-State Circuits*, **48** (2013) 329-338.
- 26) J. Crooks, B. Marsh, R. Turchetta, K. Taylor, W. Chan, A. Lahav and A. Fenigstein: "Kirana: A solid-state megapixel uCMOS image sensor for ultrahigh speed imaging," *Proc. SPIE*, **8659** (2013) 865903.
- 27) S. Sukegawa, T. Umebayashi, T. Nakajima, H. Kawanobe, K. Koseki, I. Hirota, T. Haruta, M. Kasai, K. Fukumoto, T. Wakano, K. Inoue, H. Takahashi, T. Nagano, Y. Nitta, T. Hirayama and N. Fukushima: "A 1/4-inch 8Mpixel back-illuminated stacked CMOS image sensor," *International Solid-State Circuits Conference, Digest of Technical Papers*, 27.4 (2013).
- 28) J. Aoki, Y. Takemoto, K. Kobayashi, N. Sakaguchi, M. Tsukimura, N. Takazawa, H. Kato, T. Kondo, H. Saito, Y. Gomi and Y. Tadaki: "A rolling-shutter distortion-free 3D stacked image sensor with -160dB parasitic light sensitivity in-pixel storage node," *Proc. International Solid-State Circuits Conference, Digest of Technical Papers*, 27.3 (2013).
- 29) J. R. Janesick: *Photon Transfer $DN \rightarrow \lambda$* (SPIE Press, Washington, 2007) pp. 21-34.

(2013年2月12日受理)