

応用物理学学会シリコンテクノロジー分科会第 142 回研究集会  
電子情報通信学会シリコンデバイス・材料研究会 1 月研究会  
テーマ「IEDM 特集(先端 CMOS デバイス・プロセス技術)」

日時 2012 年 1 月 27 日(金) 9:30 - 17:00(終了後, 懇親会)  
場所 機械振興会館 地下 3 階 研修 1 号室(〒105-0011 東京都港区芝公園 3-5-8)  
<http://www.jspmi.or.jp/kaigishitsu/access.html>

参加費 分科会員 1,000 円、非会員 1,500 円

#### 【プログラム】

- (9:30-10:00) IEDM2011 概要  
吉田英司  
富士通研究所
- (10:00-10:30) 超低消費電力 LSI 向けの SiN 電荷捕獲層を有する新規 Vth 自己調整 MISFET  
辰村光介<sup>1</sup>, 川澄篤<sup>2</sup>, 川中繁<sup>3</sup>  
1 (株) 東芝 研究開発センター LSI基盤技術ラボラトリー  
2 (株) 東芝 セミコンダクター&ストレージ社 半導体研究開発センター先端ワイヤレス・アナログ技術開発部  
3 (株) 東芝 研究開発センター デバイスプロセス開発センター 高性能CMOSデバイス技術開発部
- (10:30-11:00) 超低電圧動作を可能にするチャネルエンジニアリング  
藤田和司、鳥居泰伸、堀充明、王純志、L. Shifren\*\*, P. Ranade\*\*, 中川雅樹\*、岡部堅一 三宅利紀、大越克明、蔵前正樹、森年史、鶴田智也\*、S. Thompson\*\*, 江間泰示  
無印&\* 富士通セミコンダクター株式会社、\*\* SuVolta Inc.
- (11:00-11:30) 100 億トランジスタのしきい値電圧ばらつき  
水谷朋子, Anil Kumar, 平本俊郎  
東京大学生産技術研究所

昼食 11:30-12:30

- (12:30-13:00) トライゲートナノワイヤ MOSFET における自己発熱効果の系統的理解  
太田健介、齋藤真澄、田中千加、中林幸雄、沼田敏典  
東芝 研究開発センター
- (13:00-13:30) 引張りひずみ及び MOS 界面バツファ層による  $\text{In}_x\text{Ga}_{1-x}\text{As}$  MOSFET の移動度向上とその物理的理解  
金相賢<sup>1</sup>, 横山正史<sup>1</sup>, 田岡紀之<sup>1</sup>, 中根了昌<sup>1</sup>, 安田哲二<sup>2</sup>, 市川磨<sup>3</sup>, 福原昇<sup>3</sup>, 秦雅彦<sup>3</sup>, 竹中充<sup>1</sup>, 高木信一<sup>1</sup>  
1 東京大学、2 産業総合研究所、3 住友化学
- (13:30-14:00) 原子スイッチの現状と将来  
青野正和、長谷川剛  
物質・材料研究機構 国際ナノアーキテクニクス研究拠点
- (14:00-14:30) 物理モデルに基づく高信頼性 ReRAM の開発  
魏志強、高木剛、神澤好彦、加藤佳一、二宮健生、河合賢、岡俊作、三谷覚、片山幸治、藤井覚、宮永良子、川島良男、三河巧、島川一彦、青野邦年  
パナソニック株式会社 先行デバイス開発センター

休憩 14:30-14:40

- (14:40-15:10) 光学モバイル用途に優れた SOQ(シリコン・オン・クォーツ)デバイス  
永田敏雄<sup>1</sup>, 金丸浩<sup>1</sup>, 池上正美<sup>1</sup>, 長友良樹<sup>2</sup>, 半田正人<sup>3</sup>, 中村里克<sup>3</sup>, 内堀邦彦<sup>3</sup>  
1 ラピスセミコンダクタ宮崎株式会社 生産本部 デバイス技術部  
2 ラピスセミコンダクタ株式会社 生産本部 デバイス開発部  
3 シチズンファインテックミヨタ株式会社 電子デバイス部

10. (15:10-15:40) High-K/Metal Gate MOSFETs における新しいレイアウト依存性  
M. Hamaguchi, D. Nair<sup>1</sup>, D. Jaeger<sup>1</sup>, H. Nishimura, W. Li<sup>1</sup>, M-H. Na<sup>1</sup>, C. Bernicot<sup>4</sup>, J. Liang<sup>3</sup>, K. Stahrenberg<sup>3</sup>, K. Kim<sup>3</sup>, M. Eller<sup>3</sup>, K-C. Lee<sup>5</sup>, T. Iwamoto<sup>7</sup>, Y-W. Teh<sup>6</sup>, S. Mori, Y. Takasu, JH Park<sup>5</sup>, L. Song<sup>1</sup>, N-S. Kim<sup>6</sup>, S. Kohler<sup>4</sup>, H. Kothari<sup>4</sup>, J-P. Han<sup>3</sup>, S. Miyake<sup>7</sup>, H.V. Meer<sup>8</sup>, F. Arnaud<sup>4</sup>, K. Barla<sup>4</sup>, M. Sherony<sup>1</sup>, R. Donaton<sup>1</sup>, M. Celik<sup>4</sup>, K. Miyashita, V. Narayanan<sup>2</sup>, R. Wachnik<sup>1</sup>, M. Chudzik<sup>1</sup>, J. Sudijono<sup>6</sup>, J.-H. Ku<sup>5</sup>, J.D. Kim<sup>5</sup>, M. Sekine<sup>7</sup>, S. Johnson<sup>8</sup>, W. Neumueller<sup>3</sup>, R. Sampson<sup>4</sup>, E. Kaste<sup>1</sup>, R. Divakaruni<sup>1</sup> and F. Matsuoka<sup>9</sup>  
Toshiba Corporation, 1 IBM Semiconductor Research and Development Center, 2 IBM Research Division, T.J. Watson Research Center, 3 Infineon Technologies, 4 STMicroelectronics, 5 Samsung Electronics, 6 GLOBALFOUNDRIES Singapore, 7 Renesas Electronics, 8 GLOBALFOUNDRIES, 9 Toshiba America Electronic Components Inc.
11. (15:40-16:10) 低電圧・極低電力 CMOS ロジック回路における回路特性のデバイスパラメータ依存性の評価  
更田裕司\*, 安福正\*, 飯田智士\*, 高宮真\*, 野村昌弘\*\*, 篠原尋史\*\*, 桜井貴康\*  
\* 東京大学、 \*\* 半導体理工学研究センター
12. (16:10-16:50) 総合討論
- 17:00- 懇親会